



国际电气工程先进技术译丛

CRC Press
Taylor & Francis Group

集成电力电子 变换器及数字控制

**Integrated Power Electronic
Converters and Digital
Control**

Ali Emadi

Alireza Khaligh

(美)

Zhong Nie

著

Young Joo Lee

连晓峰

等译

 机械工业出版社
CHINA MACHINE PRESS



本书特色

随着现代电力电子系统要求效率更高、输出纹波更小、变换器尺寸更小等需求，传统开关电源将被集成电力电子变换器所替代。综合集成变换器以及相关数字控制技术可解决数字电源管理与实现中的关键问题，诸如成本、空间、柔性、能源效率和电压调节等因素。

为满足从事电力电子行业的专家以及高年级工程专业学生的需求，本书阐述了集成变换器的许多优势。用翔实的文字介绍了升压型、降压型和降压升压型集成拓扑以及其他集成结构，讨论了工作模式及其概念以及特殊应用。



国际电气工程先进技术译丛

集成电力电子变换器 及数字控制

Ali Emadi

(美) Alireza Khaligh 著
Zhong Nie

Young Joo Lee

连晓峰 等译



机械工业出版社

本书系统地介绍了各种类型的集成电力电子变换器拓扑、功率因数校正和同步整流的基本概念及其在电力电子变换器中的应用,并对常用集成变换器进行了稳态和动态分析,介绍了集成开关电源变换器在不同断电源(UPS)和开关磁阻电动机驱动中的应用,最后阐述了电力电子变换器数字控制技术的不同应用,并详细介绍了基于数字信号处理器(DSP)的数字控制实现。

本书可作为高等院校电力电子、电气工程、自动控制 and 电子等相关专业的教材或参考书,也可供从事电力电子和电动机驱动等工作的相关技术人员参考。

Authorized translation from the English language edition, entitled **Integrated Power Electronic Converters and Digital Control**, ISBN: 978-1-4398-0069-0, edited by Ali Emadi, Alireza Khaligh, Zhong Nie, Young Joo Lee, published by Taylor&Francis Group, LCC.

Copyright©2009 by Taylor&Francis Group, LCC. All Rights Reserved (including those of translation into other language). No part of this book may be reproduced in any form-by photoprint, microfilm, or any other means-nor transmitted or translated into a machine language without written permission from the publisher.

This translation published under license.

Simplified Chinese Translation Copyright©2010 by China Machine Press.

本书中文简体字版由机械工业出版社出版,未经出版者书面允许,本书的任何部分不得以任何方式复制或抄袭。

版权所有,翻印必究。

本书版权登记号:图字 01-2009-6546 号

图书在版编目(CIP)数据

集成电力电子变换器及数字控制/(美)埃玛迪

(Emadi, A.)等著;连晓峰等译. —北京:机械工业出版社,2010.11

(国际电气工程先进技术译丛)

Integrated Power Electronic Converters and Digital Control

ISBN 978-7-111-32195-8

I. ①集… II. ①埃…②连… III. ①集成电路—电能—变换器
②集成电路—数字控制 IV. ①IN4②TM712

中国版本图书馆 CIP 数据核字 (2010) 第 197306 号

机械工业出版社 (北京市百万庄大街 22 号 邮政编码 100037)

策划编辑:顾 谦 责任编辑:顾 谦

版式设计:霍永明 责任校对:陈延翔

封面设计:马精明 责任印制:杨 曦

北京中兴印刷有限公司印刷

2011 年 1 月第 1 版第 1 次印刷

169mm×239mm·17.25 印张·333 千字

0 001—3 000 册

标准书号:ISBN 978-7-111-32195-8

定价:68.00 元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

电话服务

网络服务

社服务中心:(010)88361066

门户网:<http://www.cmpbook.com>

销售一部:(010)68326294

教材网:<http://www.cmpedu.com>

销售二部:(010)88379649

读者服务部:(010)68993821

封面无防伪标均为盗版

译者序

电力电子技术的诞生和发展对人类利用电能产生了巨大影响，随着技术的不断进步，对现代电力电子系统有着越来越高的要求，传统的开关电源将被集成电力电子变换器所替代。集成电力电子变换器可有效减少元器件个数，使得尺寸更小、成本更低、效率和可靠性更高。它具有功率因数校正和输出调节功能，从而性能更好。

本书是美国伊利诺伊理工大学的 Ali Emadi 教授及其同事在电力电子与电动机驱动等领域多年的教学和研究工作的积累。本书系统地介绍了不同集成电力电子变换器，如升压型、降压型和降压升压型拓扑以及其他类型的集成结构，功率因数校正的基本概念及其在降压、升压、降压升压、Ćuk、单端初级电感（SEPIC）、Zeta、反激和正激变换器中的应用，集成电力电子变换器的概念和集成开关电源的定义，以及常用集成电力电子变换器的稳态和动态分析，介绍了同步整流及其在非隔离式/隔离式 DC-DC 变换器中的应用，另外还介绍了集成开关电源变换器在不间断电源（UPS）和开关磁阻电动机驱动中的应用。本书阐述了集成电力电子变换器数字控制技术的不同应用，并详细介绍了基于 DSP（数字信号控制器）的数字控制实现。全书语言精炼，内容深入浅出，阐述严谨，是集成电力电子变换器及数字控制方面的一本精品著作。

本书第 1~10 章由连晓峰翻译，第 11 章由唐亚男翻译，第 12 章由黄仕安翻译，第 13 章由王小艺翻译，第 14、16 章由张晓伟翻译，第 15 章由闫峰翻译。全书由连晓峰审校整理，并对原书中的错误进行了注释。

本书可作为电气工程专业、自动控制专业和电子专业高年级本科生、硕士生或博士生的教学参考书，也可供从事电力电子和电动机驱动等应用开发工作的技术人员参考。

限于译者的经验和水平，书中难免存在缺点和错误，敬请广大读者批评指正。

译者

前 言

随着现代电力电子系统要求效率更高、输出纹波更小、变换器尺寸更小等需求，传统开关电源将被集成电力电子变换器所替代。集成电力电子变换器是基于整体系统集成，即系统目标简化，并能实现与独立变换器相似的系统功能的综合装置。根据设计要求，集成电力电子变换器应减少元器件数目、尺寸更小、重量更小、成本更低、效率更高、可靠性更高、开关压力更小、变换范围更宽、具有功率因数校正和输出调节功能性能更好。

本书的前 14 章介绍了不同的集成电力电子变换器，如升压型、降压型和降压升压型拓扑以及其他类型的集成结构。随后介绍了升压集成反激整流器/储能 DC-DC (BIFRED) 变换器和降压集成正激变换器的稳态和动态分析。第 1 章介绍了非隔离式 DC-DC 变换器，如降压变换器、升压变换器和降压升压变换器。第 2 章介绍了隔离式 DC-DC 变换器，如反激、正激、推挽、全桥和半桥变换器。在第 3 章中，针对功率因数校正的基本概念及其在降压、升压、降压升压、Ćuk、单端初级电感 (SEPIC)、Zeta、反激和正激变换器中的应用进行了阐述。第 4 章重点介绍了集成变换器的概念和集成开关电源的定义。第 5~7 章分别介绍了升压型、降压型和降压升压型的集成拓扑。其他类型的集成拓扑则在第 8 章中进行了介绍。

第 9 章中对升压集成反激整流器/储能变换器进行了稳态分析，第 10 章则对降压集成正激变换器进行了动态分析。第 11 章简述了同步整流及其在非隔离式 DC-DC 降压、升压和降压升压变换器中的应用。同步整流在隔离式 DC-DC 变换器（如反激和正激变换器）中的应用则在第 12 章中进行了介绍。第 13 章主要介绍了同步整流在集成高品质整流稳压器中的应用。另外，第 14 章介绍了集成开关电源变换器在不间断电源 (UPS) 和开关磁阻电动机驱动中的应用。

本书最后两章介绍了基于 DSP (数字信号处理器) 的数字控制。在过去的几十年中，基于通用微处理器、特殊应用集成电路、DSP 或可编程逻辑装置等在电力电子应用中得到了广泛应用，特别是体现了在数字电源管理和控制方面的显著商业价值。大多数电力电子器件公司已逐步开始引入集成数字电源管理和控制集成电路 [混合型 (模拟和数字) 或纯数字型]。同时，系统制造商也意识到数字控制的巨大优势，并逐步引入到自己的产品中。这些优势都体现在系统数字电源管理的不同实现层次，如电源变换、变换器管理、板级管理和封装管理等。在数字电源管理和实现中，成本、空间大小、柔性、能源效率和电压调节都是关

键因素。

本书阐述了电力电子变换器数字控制技术的不同应用，并详细介绍了基于 DSP 的数字控制实现。第 15 章给出了全面的电力电子数字控制技术的理论分析。最后，在第 16 章中，介绍了基于 DSP 的数字控制实现技术，其中详细介绍了反相降压升压变换器的软、硬件实现。

在此，非常感谢 Ritesh Oza 先生对本书的贡献，第 3、11、12 和 13 章中的内容大多来自他在伊利诺伊理工大学的毕业研究成果。同时，也非常感谢 CRC 出版社 Taylor&Francis 组工作人员的支持和帮助。

Ali Emadi

Alireza Khaligh

Zhong Nie

Young Joo Lee

作者简介

Ali Emadi (IEEE 初级会员, 1998 年; IEEE 会员, 2000 年; IEEE 高级会员, 2003 年) 分别于 1995 年和 1997 年在伊朗德黑兰谢里夫理工大学 (Sharif University of Technology) 获得电气工程学士学位和硕士学位, 并于 2000 年在美国德克萨斯农工大学 (Texas A&M University) 获得电气工程博士学位。目前任伊利诺伊理工大学 (Illinois Institute of Technology, IIT) 电气工程教授, 电力电子中心和格兰杰 (Grainger) 实验室导师。在此他创立了电力电子、电动机驱动和车辆动力系统等课程的科研和教学团队。Emadi 博士是混合动力电动汽车科技公司 (HEVT) 的创始人和首席技术执行官。同时, 他也是先进汽车系统行业/大学联盟 (IMCAAS) 的创始人和董事会主席。

Emadi 博士曾获得无数奖项和荣誉。由于其在混合动力电动汽车方面的突出贡献, 被电气工程荣誉学会授予 2003 年度 Eta Kappa Nu 杰出青年电子工程师, 还被 IEEE 电力电子学会授予 2005 年度 Richard M. Bass 杰出青年电力电子工程师。2005 年, 被伊利诺伊理工大学学生评为年度最佳教授。此外, Emadi 博士还于 2002 年获得伊利诺伊理工大学优秀教学奖, 2004 年伊利诺伊理工大学优秀科研奖 Sigma Xi。他所指导的学生团队设计的新型电动机驱动器于 2003 年在 IEEE/DOE/DOD 未来能源挑战国际会议上获得电动机竞赛组第一名。

Emadi 博士作为第一作者和合作者发表了 200 多篇期刊和会议论文以及多本专著, 其中专著包括《车辆电力系统: 陆地、海上、空中和空间车辆》(Vehicular Electric Power Systems: Land, Sea, Air, and Space Vehicles) (Marcel Dekker 出版社, 2003), 《高效节能电动机》(Energy Efficient Electric Motors) (Marcel Dekker 出版社, 2004), 《不间断电源和有源滤波器》(Uninterruptible Power Supplies and Active Filters) (CRC 出版社, 2004), 《现代电动汽车, 混合动力电动汽车和燃料电池车——基本原理、理论及设计》(Modern Electric, Hybrid Electric, and Fuel Cell Vehicles: Fundamentals, Theory, and Design) (CRC 出版社, 2004)^①。同时, Emadi 博士还担任了汽车电力电子技术和电动机驱动器手册 (Handbook of Automotive Power Electronics and Motor Drives) 的

① 该书已出版第 2 版, 现已被机械工业出版社引进并出版为中文翻译版本, 中文翻译版本书号为 ISBN978-7-111-31134-8。——编辑注

编委 (CRC 出版社, 2005)。

Emadi 博士曾担任 2005 年第一届 IEEE 车辆动力与推进会议的成立大会主席和 SAE 未来交通技术国际会议主席, 目前为 IEEE 车辆动力与推进转向委员会主席, IEEE 电力电子学会交通电力电子技术委员会主席, IEEE 工业电子学会电力电子技术委员会主席。此外, 他还曾担任 2007 年 IEEE 未来能源挑战国际会议的主席。

Emadi 博士是电动和混合动力汽车国际期刊 (International Journal of Electric and Hybrid Vehicles) 的编委 (北美区), 同时也是 IEEE transactions on power electronics 期刊汽车电力电子和电动机驱动专辑的客座主编, IEEE transactions on vehicular technology 期刊混合动力电动汽车和燃料电池车专辑的特邀编委, IEEE transactions on industrial electronics 期刊汽车电子和电力驱动专辑的特邀编委, 此外还是 IEEE transactions on vehicular technology、IEEE transactions on power electronics、IEEE transactions on industrial electronics 的副主编。

Alireza Khaligh (IEEE 初级会员, 2004 年; IEEE 会员, 2006 年) 分别于 1999 年和 2001 年在伊朗德黑兰谢里夫理工大学获得电气工程学士和硕士学位, 并于 2006 年在美国伊利诺伊理工大学获得电气工程博士学位, 同时是伊利诺伊大学尚佩恩 (Champaign) 分校电气与计算机工程系的博士后研究助理。

Khaligh 博士现任伊利诺伊理工大学电气与计算机工程系电力电子中心 (EPPEC) 能源采集与可再生能源实验室 (EHREL) 的助理教授和导师, 是谢里夫理工大学优秀人才奖学金获得者, 也是由伊朗科学研究与技术部和校长联合颁发的优秀本科毕业生获奖者, 同时也是能源挑战和纳米技术的美国国家科学基金会 (NSF) 奖学金获得者。

Khaligh 博士是 IEEE 车辆技术学会 (VTS)、IEEE 电力电子学会 (PELS)、IEEE 工业电子学会 (IES) 和汽车工程师学会 (SAE) 的车辆动力与推进委员会委员, 目前以第一作者和合作者发表出版论文、专著和发明专利共 50 余篇, 主要研究领域为电力电子变换器的建模、分析、设计和控制, 环境能源的清除与采集, 电动汽车和混合动力电动汽车, 电池供电便携式应用的高效电源设计等。Khaligh 博士还担任 IEEE transactions on vehicular technology 副主编和 IEEE transactions on vehicular technology 车辆储能系统专辑的特邀编委。

Young Joo Lee (IEEE 初级会员, 2007 年) 于 1996 年在韩国技术教育大学 (Korea University of Technology and Education) 获得电气工程学士学位, 1995 年进入主要生产高度专业化的工业缝纫机、控制器和电动机的韩国仁川 SunStar R&C 公司, 2003 年获得韩国光宇大学 (Gwang-Woon University) 硕士学位, 毕业后进入主要生产医疗手术中 X 光透视设备的韩国 Genoray 公司。他拥有 10

多年的工业现场经验，开发了许多缝纫机的控制器和医疗 X 光透视设备，其中包括 BLDC（无刷直流）电动机、PMSM（永磁同步电动机）、异步电动机、步进电动机、高频全桥变换器、X 射线电子管和其他电动/气动执行器。2006 年至今，他在伊利诺伊理工大学攻读博士学位，博士研究领域为充电式混合动力电动汽车的集成双向变换器。

Zhong Nie（IEEE 初级会员，2001 年；IEEE 会员，2005 年）于 1998 年在中国华中科技大学获得学士学位，2001 年在中国华北电力大学获得硕士学位，在伊利诺伊理工大学获得电气工程电力电子和电动机驱动方向的博士学位。

2001~2004 年，Zhong Nie 任伊利诺伊理工大学格兰杰电力电子中心和实验室研究助理，目前为美国 Inductoheat 公司的产品研发工程师，主要研究感应加热应用中的大功率变频器设计。他的研究领域包括大功率变频器、不间断电源系统、功率因数校正和开关磁阻无刷直流电动机驱动。

目 录

译者序

前言

作者简介

第 1 章 非隔离式 DC-DC 变换器	1
1.1 降压变换器	1
1.1.1 CCM 下的降压变换器	2
1.1.2 DCM 下的降压变换器	2
1.1.3 降压变换器的设计	3
1.2 升压变换器	6
1.2.1 CCM 下的升压变换器	6
1.2.2 DCM 下的升压变换器	8
1.2.3 升压变换器的设计	8
1.3 降压升压变换器	9
1.3.1 CCM 下的降压升压变换器	9
1.3.2 DCM 下的降压升压变换器	10
1.3.3 降压升压变换器的设计	11
参考文献	12
第 2 章 隔离式 DC-DC 变换器	13
2.1 反激变换器	14
2.2 正激变换器	15
2.3 推挽式变换器	17
2.4 全桥变换器	19
2.5 半桥变换器	20
参考文献	22
第 3 章 功率因数校正	23
3.1 功率因数校正概念	23
3.2 功率因数校正电路的一般分类	26
3.3 高开关频率拓扑的功率因数校正	27

3.3.1 降压变换器作为功率因数校正电路	27
3.3.2 升压变换器作为功率因数校正电路	28
3.3.3 降压升压变换器作为功率因数校正电路	29
3.3.4 Ćuk变换器作为功率因数校正电路	30
3.3.5 SEPIC变换器作为功率因数校正电路	31
3.3.6 Zeta变换器作为功率因数校正电路	32
3.3.7 反激变换器作为功率因数校正电路	34
3.3.8 正激变换器作为功率因数校正电路	35
3.4 先进电动机驱动中功率因数校正的应用	36
参考文献	39
第4章 集成开关电源变换器	40
4.1 开关电源	40
4.2 集成变换器的概念	43
4.2.1 集成变换器的配置	43
4.3 集成开关电源的定义	44
参考文献	45
第5章 升压型集成拓扑	47
5.1 升压型集成拓扑的一般结构	47
5.2 升压反激变换器	47
5.3 升压双端反激变换器	47
5.4 升压串/并联反激变换器	48
5.5 升压并联反激变换器	49
5.6 升压正激变换器	49
5.7 升压双端正激变换器	50
5.8 升压串/并联正激变换器	51
5.9 升压并联正激变换器	51
5.10 升压全桥变换器	52
5.11 升压半桥变换器	53
5.12 升压推挽式变换器	53
5.13 升压降压升压变换器	54
5.14 升压集成反激整流器/储能变换器	55
5.15 降压升压变换器(Ćuk变换器)	55
5.16 升压集成降压整流器/储能变换器	56
参考文献	57

第 6 章 降压型集成拓扑	58
6.1 降压集成变换器的概念	58
6.2 降压反激变换器	58
6.3 降压双端反激变换器	58
6.4 降压串/并联反激变换器	59
6.5 降压并联反激变换器	60
6.6 降压正激变换器	60
6.7 降压双端正激变换器	61
6.8 降压串/并联正激变换器	62
6.9 降压并联正激变换器	62
6.10 降压全桥变换器	63
6.11 降压半桥变换器	64
6.12 降压推挽式变换器	64
参考文献	65
第 7 章 降压升压型集成拓扑	66
7.1 降压升压型集成拓扑的结构	66
7.2 降压升压反激变换器	66
7.3 降压升压双端反激变换器	67
7.4 降压升压串/并联反激变换器	67
7.5 降压升压并联反激变换器	68
7.6 降压升压正激变换器	69
7.7 降压升压双端正激变换器	69
7.8 降压升压串/并联正激变换器	70
7.9 降压升压并联正激变换器	71
7.10 降压升压全桥变换器	71
7.11 降压升压半桥变换器	72
7.12 降压升压推挽式变换器	73
7.13 反激正激变换器	73
7.14 反激全桥变换器	74
7.15 反激半桥变换器	74
7.16 反激推挽式变换器	75
参考文献	76

第 8 章 其他类型的集成拓扑	77
8.1 其他类型的集成拓扑概述	77
8.2 降压-降压变换器	77
8.3 降压-降压升压变换器	78
8.4 降压-Zeta 变换器	78
8.5 降压升压-降压升压变换器	79
8.6 Zeta-降压升压变换器	79
8.7 Zeta-Zeta 变换器	80
8.8 升压-升压变换器	80
8.9 升压-Ćuk变换器	81
8.10 升压-SEPIC 变换器	81
8.11 Ćuk-Ćuk变换器	82
8.12 SEPIC-Ćuk变换器	82
8.13 SEPIC-SEPIC 变换器	83
8.14 反激-正激变换器	83
8.15 升压-正激变换器	84
参考文献	84
第 9 章 稳态分析	86
9.1 小纹波近似、电感伏-秒平衡及电容充放电平衡	86
9.1.1 小纹波近似	86
9.1.2 电感伏-秒平衡原理	86
9.1.3 电容充放电平衡原理	86
9.2 BIFRED 变换器示例	87
参考文献	93
第 10 章 动态分析	94
10.1 方法学	94
10.2 降压集成正激变换器示例	94
参考文献	115
第 11 章 同步整流	116
11.1 肖特基二极管与 MOSFET 的选择标准	116
11.2 基本开关电源拓扑的同步整流	117

11.2.1 同步整流降压变换器	117
11.2.2 同步整流升压变换器	121
11.2.3 同步整流降压升压变换器	121
11.3 同步整流器的控制	122
11.4 电流模式控制方法	123
11.5 同步整流的独立和集成方法	124
11.6 二极管与同步整流器的比较	124
11.7 仿真结果	125
参考文献	128
第 12 章 反激和正激变换器的同步整流	129
12.1 反激变换器的同步整流	129
12.1.1 CF CCM	130
12.1.2 CF DCM 反激变换器	133
12.1.3 VF DCM 反激变换器	136
12.1.4 VF DCM 零电压开关的反激变换器	137
12.2 正激变换器的同步整流	138
12.2.1 具有 RCD 钳位和自驱动 SR 的正激变换器	138
12.2.2 有源钳位自驱动 SR 正激变换器	140
12.2.3 控制驱动 SR 正激变换器	141
12.3 仿真结果	143
12.4 小结	147
参考文献	148
第 13 章 集成高品质整流稳压器的同步整流	150
13.1 IHQRR 的同步整流	150
13.1.1 同步整流的 BIFRED	150
13.1.2 同步 BIFRED 的工作原理	151
13.1.3 同步整流的 BIBRED	154
13.2 同步 IHQRR 的控制	155
13.3 IHQRR 的一般效率考虑	156
13.4 肖特基 IHQRR 和同步 IHQRR 中的功率损耗比较	156
13.5 仿真结果和观察	159
13.6 小结	165
参考文献	165
第 14 章 集成开关电源的应用	168
14.1 集成开关电源变换器在 UPS 中的应用	168

14.1.1	正常工作模式	169
14.1.2	电池充电稳压模式	172
14.1.3	备份模式	173
14.1.4	控制策略	173
14.2	集成开关电源变换器在开关磁阻电动机驱动中的应用	174
	参考文献	178
第 15 章	电力电子中的数字控制技术	180
15.1	数字控制的优点	180
15.1.1	集成	180
15.1.2	性能	180
15.2	数字控制的缺点及发展趋势	181
15.2.1	模/数转换的分辨率与范围	181
15.2.2	数字 PWM 的分辨率	181
15.2.3	稳态振荡(极限环)	183
15.2.4	固有的延迟时间	183
15.3	数字控制器的结构	183
15.4	数字设计	184
15.4.1	通过仿真的数字法	184
15.4.2	直接数字法	185
15.4.3	根轨迹法	185
15.4.4	伯德图或频率响应法	185
15.4.5	最少拍控制	185
15.4.6	Raggazini 控制器设计方法	187
15.4.7	状态空间设计	187
15.5	数字控制技术	189
15.5.1	数字电流控制模式	189
15.5.2	预测控制	190
15.5.3	滑模控制	193
15.5.4	状态向量控制	194
15.5.5	模糊控制	198
15.5.6	脉冲序列控制方法	199
15.6	数字控制的应用	199
15.6.1	PWM	199
15.6.2	电动机驱动	201
15.6.3	功率因数校正	202
15.6.4	有源功率滤波的备用电源	203
15.6.5	分布式电源系统	204

15.6.6 DC-DC 变换器	205
15.6.7 电子镇流器	206
15.7 数字控制器的实现	207
15.8 小结	208
参考文献	208
第 16 章 基于 DSP 的数字控制实现	214
16.1 基于 DSP 的数字控制实现概述	214
16.1.1 DSP 的基本概念 (从软件和硬件角度看)	214
16.1.2 期望系统描述	217
16.1.3 基于状态框图的控制流程	220
16.1.4 DSP 及微控制器的选择	221
16.1.5 参数表及使用说明	223
16.2 同相降压升压变换器和 DSP 控制板的硬件设计简图	226
16.2.1 同相降压升压变换器简图	226
16.2.2 所选 DSP 芯片的连接	228
16.2.3 模拟和数字信号接口	229
16.2.4 低压电源和 DSP 芯片复位电路	230
16.2.5 降压模式选择电路	230
16.2.6 RS232 串口通信电路	230
16.2.7 数/模转换器、EEPROM 和 JTAG 端口的串口	230
16.3 控制系统的软件实现	236
16.3.1 根据功能 (任务) 定义程序模块图	236
16.3.2 连接命令文件	237
16.3.3 启动代码	238
16.3.4 定义特殊功能寄存器的头文件和模块	239
16.3.5 控制器控制流程图的构建	240
16.3.6 同相降压升压变换器的编译源代码	240
16.3.7 可执行代码文件的注释和执行	249
16.3.8 同相降压升压变换器的测试操作	254
16.4 小结	256
参考文献	257

第 1 章 非隔离式 DC-DC 变换器

DC-DC 变换器广泛应用于稳压开关模式的直流电源以及直流电动机驱动。变换器的输入通常是线电压整流后的非稳压直流电压，因此线电压幅值的变化会引起输入电压波动。通过开关模式，DC-DC 变换器可将输入的非稳压直流电压变换为期望输出的可控直流电压^[1]。

在开关模式直流电源中，DC-DC 变换器通常与电气隔离变压器一起使用，而在直流电动机驱动中，通常并不需要隔离变压器^[2]。

降压变换器、升压变换器和降压升压变换器都是基本的变换器拓扑。变换器的拓扑选择范围很广，每一种变换器都有各自的优、缺点，使之可适用于特定的电源应用场合^[1-6]。接下来将介绍常用变换器的基本工作原理，优、缺点以及应用领域。

1.1 降压变换器

降压变换器是最基本的非隔离式开关电源拓扑之一^[3,4]，其输出电压总是低于输入电压，因此称为降压变换器，其功率级电路如图 1-1 所示。

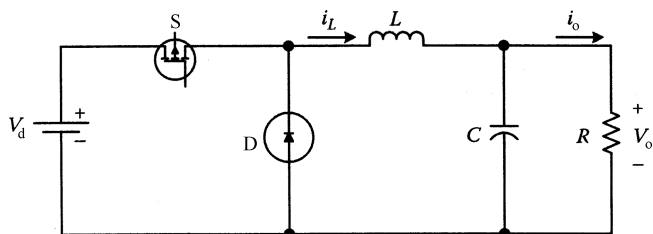


图 1-1 降压变换器

根据通过电感 L 的电流，变换器可以有两种基本的工作模式：连续导通模式（CCM）和断续导通模式（DCM）。如果通过电感的电流不为零（如 i_L 总为正），则称为连续导通模式；相反，如果电感电流为零并保持一定时间，则称为断续导通模式。两者之间的交界称为临界连续导通模式（CCCM）或临界断续导通模式（CDCM）。

开关 S 闭合时，输入电压作用于电感 L ，电压输出到负载。根据法拉第定律产生电感电流。开关 S 断开时，电感 L 两端电压反向，续流二极管 D 正向偏置，

使得电感中储存的能量输出到负载。通过输出电容 C ，连续电流变得平滑。

LC 滤波器对于脉冲输入具有均化效应，产生具有极小纹波叠加分量的平滑直流电压和电流。在稳态下，一个完整的开关周期内电感两端的平均电压为零。

1.1.1 CCM 下的降压变换器

开关 S 闭合，进入工作模式。假设变换器工作在 CCM 下。此时，电感电流具有某一最小值，且二极管两端承受负电压，迫使其关断，因此电流通过电感使得电感电流线性增大，即电感在此子区间充电。该工作模式下变换器的功率级电路如图 1-2 所示。

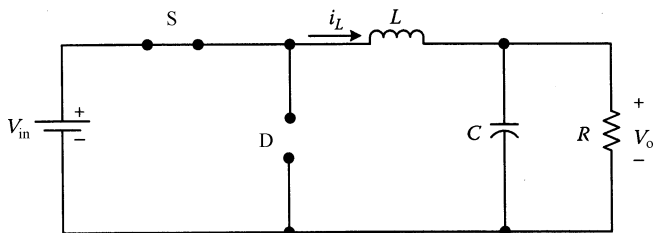


图 1-2 开关 S 闭合时的降压变换器

开关 S 断开，第一子区间结束。开关断开命令来自控制电路。一旦开关断开，电感电流将强迫二极管导通，电感电流逐渐减小。该工作模式下变换器的功率级电路如图 1-3 所示。

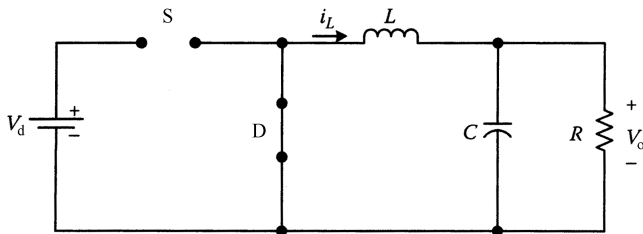


图 1-3 开关 S 断开时的降压变换器

在第二子区间中电感电流继续减小。如前所述，假设变换器工作于 CCM 下，因此开关必须在电感电流降为 0 之前闭合。一旦开关重新闭合，该工作模式结束，电感电流再次增大，依次循环进行。

1.1.2 DCM 下的降压变换器

根据 DCM 的定义，当电感电流为 0 并且保持一段时间时，则称变换器工作于 DCM 下。因此，在 DCM 下，同样也有上述的两个子区间，不同之处在于在第二子区间中电感电流减小为 0，并可能为负值，使得二极管反向偏置而停止导通。此时，变换器进入第三子区间，电感电流在一段时间内保持为 0，负载完全

依靠输出电容供电。开关闭合，该工作模式结束，电感电流再次从 0 开始增加（与 CCM 中初始电感电流具有某一最小值不同）。在第三子区间，变换器的功率级电路如图 1-4 所示。

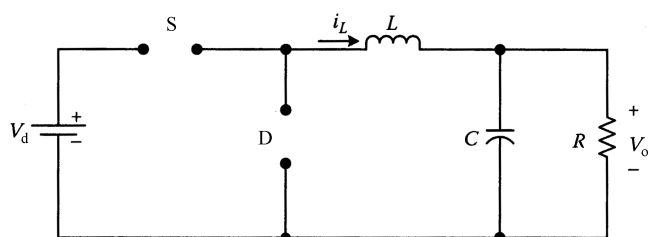


图 1-4 开关 S 和二极管 D 都断开时的降压变换器

1.1.3 降压变换器的设计

为使变换器工作在任何一种期望模式下，其组成结构需要特殊设计。如前所述，电感电流决定了工作模式，因此必须通过电感的设计，以使变换器工作在所期望的 CCM 或 DCM 下（见图 1-5 和图 1-6）。为使输出电压中包含特定纹波，电容也需要设计^[4]。要获得这些电感值和电容值，在开关周期的每一个子区间，都需要计算变换器的稳态方程。

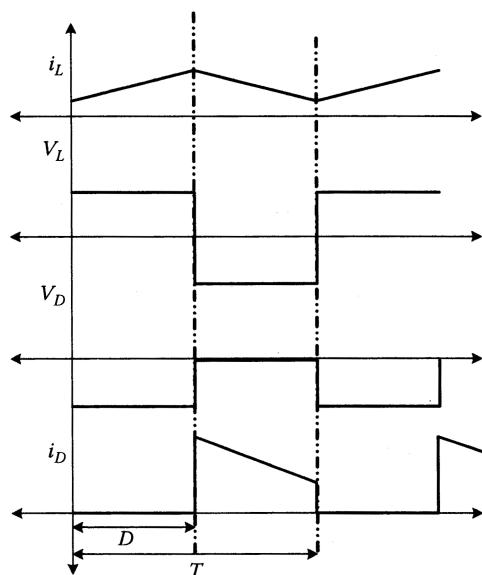


图 1-5 CCM 下降压变换器的工作波形

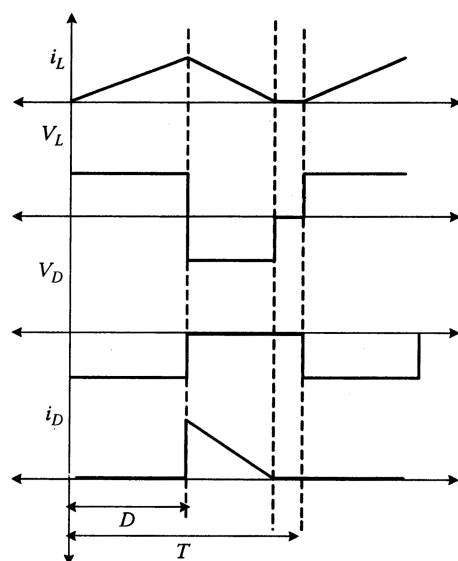


图 1-6 DCM 下降压变换器的工作波形

这里阐述降压变换器的完整工作过程，由于不可能面面俱到，对于其余拓扑将直接给出最终的设计值。

例如,从开关闭合到断开的第一子区间可表示为

$$0 < t < DT \quad (1-1)$$

$$V_d = V_L + V_o \quad (1-2)$$

$$\frac{di_L}{dt} = \frac{V_d - V_o}{L} \quad (1-3)$$

$$i_L(t) = \frac{V_d - V_o}{L}t + I_{L,\min} \quad (1-4)$$

$$i_L(t=DT) = I_{L,\max} \quad (1-5)$$

$$I_L = I_{L,\max} - I_{L,\min} = \frac{V_d - V_o}{L}DT \quad (1-6)$$

对于第二子区间,则有

$$DT < t < T \quad (1-7)$$

$$V_L = -V_o \quad (1-8)$$

$$\frac{di_L}{dt} = \frac{-V_o}{L} \quad (1-9)$$

$$i_L(t) = \frac{-V_o}{L}(t - DT) + I_{L,\max} \quad (1-10)$$

$$i_L(t=T) = I_{L,\min} \quad (1-11)$$

$$I_L = I_{L,\max} - I_{L,\min} = \frac{V_o}{L}(1-D)T \quad (1-12)$$

根据式(1-12)和式(1-6)中的 I_L 相等可得

$$\frac{V_d - V_o}{L}DT = \frac{V_o}{L}(1-D)T \quad (1-13)$$

$$V_o = DV_d$$

式中

$$D = \frac{t_{\text{on}}}{T} \quad (1-14)$$

因此,降压变换器是一种输出电压总是低于输入电压的变换器。若变换器工作在CCCM/CDCM下,其最小电感电流 $I_{L,\min}$ 为0,因此 I_L 为

$$I_L = \frac{V_o}{L}(1-D)T = \frac{V_o}{L}\left(1 - \frac{V_o}{V_d}\right)T \quad (1-15)$$

由此可得

$$I_L = I_o = \frac{V_o}{R} \quad (1-16)$$

设最小电感电流为零,则可得

$$I_L = \frac{V_o}{L}(1-D)T = \frac{V_o}{L}\left(1 - \frac{V_o}{V_d}\right)T \quad (1-17)$$

$$I_{L,\min} = 0 \quad \frac{1}{R} - \frac{(V_d - V_o)}{2LfV_d} = 0 \quad (1-18)$$

$$L = \frac{(V_d - V_o)R}{2fV_d} = \frac{(1-D)R}{2f} \quad (1-19)$$

由此可得维持降压变换器工作在 CCM 下的电感最小值, 如果需要降压变换器工作在 DCM 下, 则在给定负载、输入/输出电压和开关频率的条件下, 电感值需小于该值。

现在再来考虑电容。根据变换器的工作过程, 在开关闭合期间, 电容充电, 而在开关断开期间, 电容放电。它可用数学形式表示为

$$i_L = i_C + i_o$$

$$i_C \approx i_L - I_o = i_L - \frac{V_o}{R} \quad (1-20)$$

$$i_C = C \frac{dV_o}{dt} \quad (1-21)$$

对式 (1-21) 进行积分可得

$$i_C = C \frac{dV_o}{dt} \quad (1-22)$$

$$V_o = \frac{1}{C} \int_{t_1}^{t_2} i_C dt = \frac{1}{C} Q = \frac{1}{C} \frac{1}{2} \frac{T}{2} \frac{I_L}{2} \quad (1-23)$$

如果将式 (1-15) 中的 I_L 代入式 (1-23) 可得[⊖]

$$V_o = \frac{1}{8Cf} \frac{V_o}{L} (1-D) T \quad (1-24)$$

$$V_o = \frac{(1-D)V_o}{8LCf^2} \quad (1-25)$$

$$\frac{V_o}{V_o} = \frac{1-D}{8LCf^2} \quad (1-26)$$

$$C = \frac{1-D}{8Lf^2 V_o/V_o} \quad (1-27)$$

这是对于纹波电压 V_o/V_o [⊖] 时的电容值。

开关选择应能满足电感电流最大值及输入电压, 可选择二极管用于负载电流和输入电压。

通过调节开关周期的占空比可对输出电压进行稳压。LC 电路可对电感电流进行有效滤波, 因此降压变换器及其派生变换器都具有输出纹波很小的特性。降压变换器通常工作于峰值电流很低且平滑电容很小的 CCM。在 CCM 下, 降压变换器的控制比较简单。降压变换器中的传统比例积分 (PI) 控制器如图 1-7 所示。

⊖ 式 (1-24) ~ 式 (1-27) 中的 V_o 易混淆, 但其表意未错, 此处式 (1-24) ~ 式 (1-27) 可分别写为 $V_o' = \frac{1}{8Cf} \frac{V_o}{L} (1-D) T$ 、 $V_o' = \frac{(1-D) V_o}{8LCf^2}$ 、 $\frac{V_o'}{V_o} = \frac{(1-D)}{8LCf^2}$ 和 $C = \frac{(1-D)}{8Lf^2 V_o'/V_o}$ 。——译者注

⊖ 此处可写为 V_o'/V_o 。——译者注

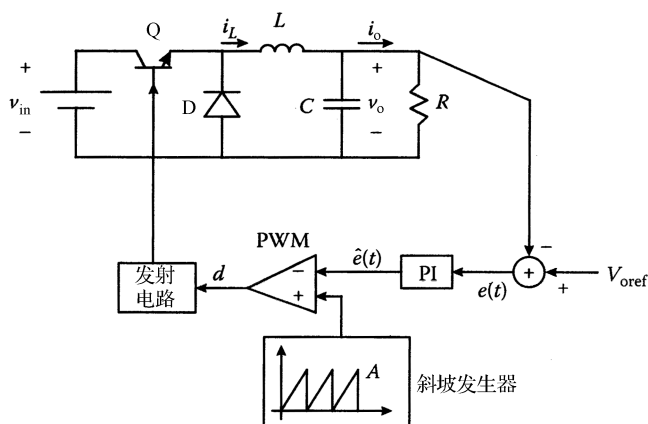


图 1-7 降压变换器的传统 PI 控制器

1.2 升压变换器

升压变换器的工作过程要比降压变换器更复杂。当开关闭合，二极管 \$D\$ 反向偏置，电感 \$L\$ 两端电压为 \$V_{in}\$，电感电流从断续模式下的 0 或从连续模式下的初始值逐渐增大到峰值。当开关断开，电感 \$L\$ 两端电压反向，导致二极管两端电压大于输入电压。二极管导通使得电感中储存的能量以及电源能量都传送到平滑电容和负载。因此，\$V_o\$ 总是大于 \$V_{in}\$，称为升压变换器^[5]，其功率级电路如图 1-8 所示。工作在 CCM 时，类似于降压变换器，可得到如下升压方程：

$$\frac{V_o}{V_{in}} = \frac{1}{1-D} \quad (1-28)$$

与降压变换器类似，同样也是电感电流的状态决定了工作模式。升压变换器也可工作于 CCM 和 DCM 下，这将在后面详细介绍。

1.2.1 CCM 下的升压变换器

讨论升压变换器工作在 CCM 下时，假设在开关闭合之前，电感流过很小的电流。一旦开关闭合，第一子区间开始，电感电流线性增大，二极管两端的反向电压迫使其关断。因此，没有电流流过二极管，负载完全靠输出电容供电。它的功率级电路如图 1-9 所示。

电感电流将继续线性增大直到开关断开。开关断开，第二子区间开始。此时

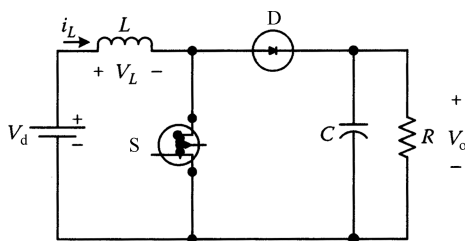


图 1-8 升压变换器

电感中所储存的能量开始消耗，从而使得二极管导通，电感中的能量一部分提供给负载，另一部分用于电容充电。该子区间的功率级电路如图 1-10 所示。

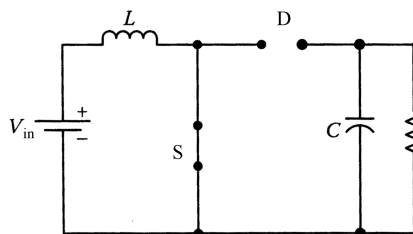


图 1-9 开关 S 闭合时的升压变换器

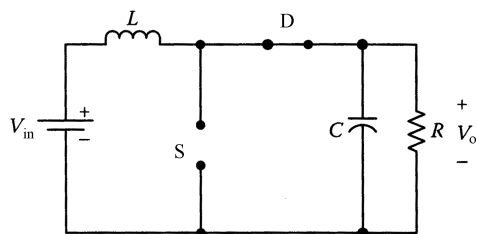


图 1-10 开关 S 断开时的升压变换器

电感电流继续减小直到开关再次闭合或电流趋近于 0。假设变换器工作在 CCM 下，则在电感电流为 0 之前，需再次闭合开关。从而电流又逐渐增大，以此循环。升压变换器在 CCM 下的工作波形如图 1-11 所示。

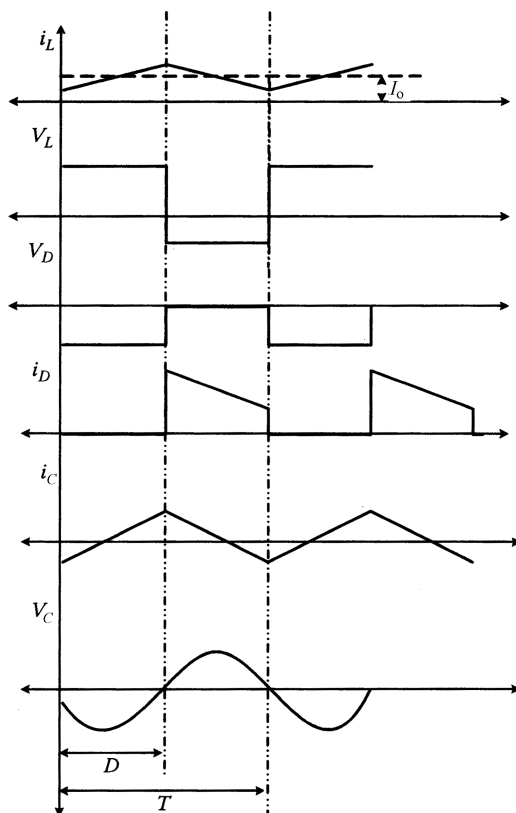


图 1-11 CCM 下升压变换器的工作波形

1.2.2 DCM 下的升压变换器

同样, 类似于降压变换器, 当电感电流为 0 或保持为 0, 称为 DCM。该操作模式的前两个子区间与 CCM 下的情况相同^[6]。在第二子区间, 电感电流减小, 但在电流为 0 之前开关并未闭合, 这样电流为 0, 第三子区间开始, 电流变为负, 但二极管具有单向导通性, 因此电流保持为 0 一定时间, 除非开关闭合。第三子区间的电路如图 1-12 所示。

一旦开关再次闭合, 电流开始从 0 增大, 该子区间结束, 以此循环。DCM 下的波形与降压变换器的 DCM 下的波形相同。

1.2.3 升压变换器的设计

与降压变换器类似, 升压变换器也包括开关、二极管、电感和电容。开关和二极管的设计取决于电压和电流, 必须可以处理所有可能的操作条件。电感设计使得变换器在正确的操作模式下正常工作。电容应满足输出电压纹波的需求。

在极端情况下, 开关需承受输入电压, 最大电流大约是负载电流的两倍。这种极端的情况也适用于二极管。如果电感电流和电容电压的稳态方程适用于升压变换器的所有操作模式, 如 CCM、CCCM 和 DCM, 则可能需保持电感和电容的设计方程。电感值如下:

$$L = \frac{RD(1-D)^2}{2f} \quad (1-29)$$

式中, L 是电感值; R 是负载; D 是占空比; f 是开关频率。

这是在 CCM 下所有线性负载情况下的电感值。电容值如下:

$$C = \frac{D}{RfV_o/V_o^\ominus} \quad (1-30)$$

式中, C 是输出电容的最小值, 用于限制输出电压纹波低于 V_o/V_o^\ominus ; D 是占空比; R 是负载; f 是开关频率。

在升压变换器中, 通过控制占空比可实现输出调节。从升压变换器的波形可看出, 二极管 D 的电流总是断续的。因此, 输出电容必须较大, 采用一个较小的等效串联电阻来产生相对可接受的输出纹波。另外, 升压变换器的输入电流就是连续的电感电流, 因此具有输入纹波较小的特性。对于容性负载应用场合, 如相机闪光灯和电池充电器, 升压变换器应用广泛。

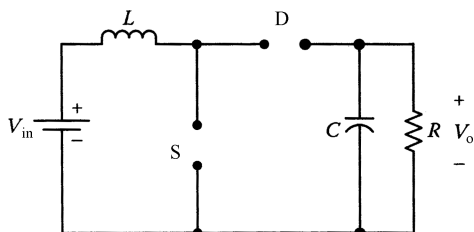


图 1-12 开关 S 和二极管 D 都断开时的升压变换器

⊖ 此处 V_o/V_o 应写为 V_o'/V_o 。——译者注

⊖ 此处 V_o/V_o 应写为 V_o'/V_o 。——译者注

如果升压变换器工作在断续模式,那么晶体管和二极管的峰值电流将会更大,若要达到与连续模式下同样的输出纹波,则输出电容的尺寸需要大一倍。在断续模式下,每个周期起始时的电感能量为零。这将消除小信号响应中的电感影响,而只受输出电容的影响。所产生的这种响应信号比较简单,容易补偿和控制。

1.3 降压升压变换器

降压升压变换器也是广泛用于先进开关电源的 DC-DC 变换器系列中的一员,该拓扑的功率级电路如图 1-13 所示。开关闭合,二极管反向偏置,输入通过电感连接,如前所述,电感用于储存能量;开关断开,电感电压反向,所储存的能量通过正向偏置整流二极管传输到电容和负载。这里存在极性反转,即相对于输入电压,产生的输出电压为负。连续模式下直流量程如下:

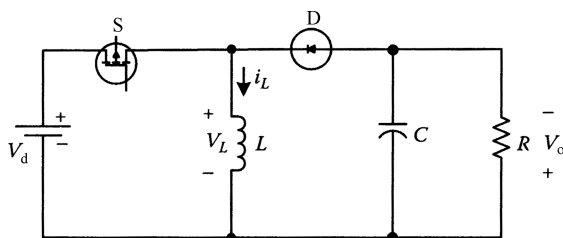


图 1-13 降压升压变换器

$$\frac{V_o}{V_{in}} = \frac{D}{1-D} \quad (1-31)$$

式 (1-31) 中, D 的选择使得输出电压大于或小于输入电压,这使得变换器可以灵活地增加或减少供电^[7-9]。由于输入和输出电流均为脉动电流,采用降压升压变换器难以达到低纹波水平,需要超大输出滤波电容,通常为降压变换器电容的 8 倍。另外,晶体管开关需能够导通大峰值电流,并承受更高的总电压。

尽管输出电压的极性与输入电压不同,与升压变换器和降压变换器不同,但降压升压变换器可执行相似的工作模式,如 CCM 或 DCM。将在后续的内容中详细介绍这些工作模式。

1.3.1 CCM 下的降压升压变换器

假设变换器工作于 CCM 下,在 $t=0$ 时刻之前,如开关闭合之前,电感电流具有某一最小值。一旦开关闭合,开关周期的第一子区间开始。电感电流从最小值逐级增大,二极管反向偏置直到关断,输出电容为负载供电,因此它是放电。它的功率级电路如图 1-14 所示,电容电压同样呈线性减少。

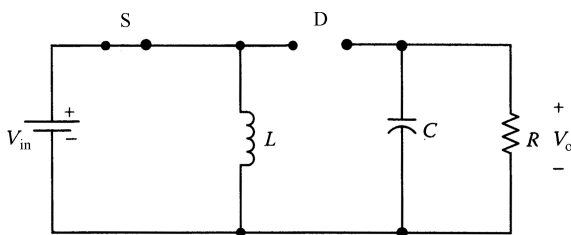


图 1-14 开关 S 导通时的降压升压变换器

电感电流不断增大直到开关断开，断开命令可由脉宽调制（PWM）、脉频调制（PFM）或其他控制器给出。一旦开关断开，第一子区间结束，第二子区间开始。在第二子区间中，电感能量部分消耗在输出电容上，部分消耗在负载上。因此，电感电流线性减小，电容充电线性增大。二极管导通并允许电感电流流过。该子区间的功率级电路如图 1-15 所示。

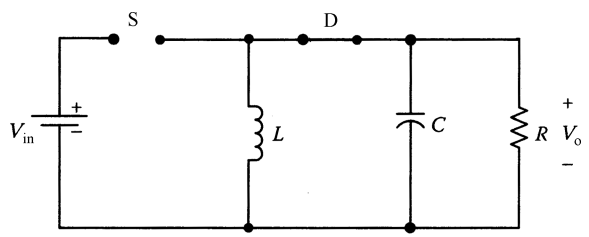


图 1-15 开关 S 断开二极管 D 导通时的降压升压变换器

电感电流不断减少直到为零或开关重新闭合。由于变换器工作于 CCM 下，电感电流不能为零，因此在电感电流为零之前，开关需闭合，电感电流重新开始增大，以此循环。降压升压变换器在 CCM 下的工作波形如图 1-16 所示。

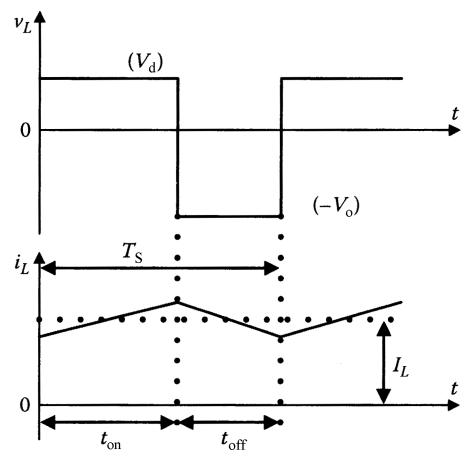


图 1-16 CCM 下降压升压变换器的工作波形

1.3.2 DCM 下的降压升压变换器

与其他变换器类似，对于降压升压变换器，DCM 下的前两个子区间保持相同。DCM 下的工作包括第三子区间，第二子区间继续直到开关电流不断减小而不为零。一旦电感电流为零，第三子区间开始。电感电流为负，但二极管不能反向导通，因此电流保持为零。电容电压保持初始值，如为常数。开关断开，该子区间结束。第三子区间的功率级电路如图 1-17 所示。

一旦开关再次闭合，电感电流从零开始增大。值得注意的是电感电流为零

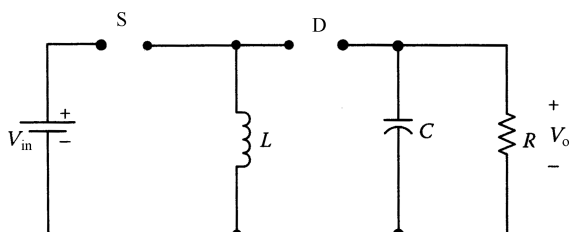


图 1-17 开关 S 和二极管 D 都断开时的降压升压变换器

后，开关总是保持闭合，而不是为零之前，因此电感电流具有零初始值。DCM 下的工作波形如图 1-18 所示。

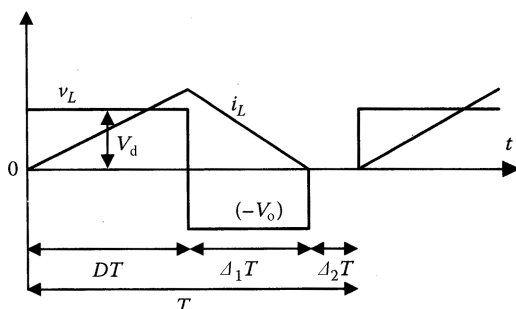


图 1-18 DCM 下降压升压变换器的工作波形

1.3.3 降压升压变换器的设计

与前面所述的降压变换器和升压变换器类似，降压升压变换器也包括一个开关、一个二极管、一个电感和一个电容。所有元器件的设计标准以及设计过程也相同，在此不再赘述。两种工作模式下的数学分析及电感电流方程的解如下：

$$L = \frac{R(1-D)^2}{2f} \quad (1-32)$$

式中， L 是电感值； R 是负载阻抗； D 是占空比； f 是开关频率。

电感值若大于式 (1-32) 中的给定值，变换器将工作于 CCM 下；反之，若小于该值则变换器工作于 DCM 下。电容值为

$$C = \frac{D}{RfV_o/V_o^\ominus} \quad (1-33)$$

式中， C 是电容最小值，单位为 F，需要限制输出电压纹波小于 V_o/V_o^\ominus ，一般为百分数； D 是开关的占空比； R 是负载阻抗； f 是开关频率。

开关选择使得输入电压最大和电感电流最大，而二极管要满足负载电流和负

⊖ 此处 V_o/V_o 应写为 V_o'/V_o 。——译者注

⊖ 此处 V_o/V_o 应写为 V_o'/V_o 。——译者注

载电压。

参 考 文 献

- [1] Billings, K. 1990. *Switching power supply handbook*. Prentice Hall, Inc.
- [2] Pressman, A. 1987. *Switching power supply design*. John Wiley & Sons, Inc.
- [3] Mohan, N., T. M. Undeland, and W. P. Robbins. 1995. *Power electronics—converters, applications, and design*. 2nd ed. John Wiley & Sons, Inc.
- [4] Rashid, M. H. 1994. *Power electronics—circuits, devices, and applications*. 2nd ed. Prentice Hall, Inc.
- [5] Bird, B. M., and K. G. King. 1983. *An introduction to power electronics*. John Wiley & Sons, Inc.
- [6] Kasakian, J. G., M. F. Schlecht, and G. C. Varghese. 1991. *Principles of power electronics*. Addison-Wesley.
- [7] Hoft, R. G. 1986. *Semiconductor power electronics*. Van Nostrand Reinhold.
- [8] Wu, T. F., and Y. K. Chen. 1998. Modeling DC-DC PWM converters out of basic converter units. *IEEE Transactions on Power Electronics* 13(5):870–81.
- [9] Xu, J. 1991. An analytical technique for the analysis of switching DC-DC converters. In *IEEE international symposium on circuits and systems*. 2 (June): 1212–1215.

第 2 章 隔离式 DC-DC 变换器

大多数电源和电力电子电路的设计都需部分或全部满足以下需求^[1-5]：

- 1) 电气隔离。电气隔离的最大优点在于输入和输出之间无电气连接。输入电源接地，而输出无需共地。在该结构中，变压器主要提供两种功能：一是隔离作用；二是降低或提高时变电压和电流。另外，高频开关可使变压器体积最小。
- 2) 稳压输出。
- 3) 多重输出电压以同时满足不同负载需求。

本章重点介绍最常用的隔离式 DC-DC 变换器，如全桥、半桥、反激、正激和推挽式变换器，以及它们各自的工作原理。全桥变换器和半桥变换器都来自降压变换器，反激变换器来自降压升压变换器，正激和推挽式变换器来自隔离式降压变换器。

上述变换器铁心的励磁方式可分为两大类：一类是单向励磁，只在 $B-H$ 回路的正部分（Ⅰ象限）中使用，如反激变换器和正激变换器；另一类是双向励磁，在 $B-H$ 回路的正部分（Ⅰ象限）和负部分（Ⅲ象限）交替使用，如推挽式变换器、半桥变换器和全桥变换器。整个系统的结构如图 2-1 所示。

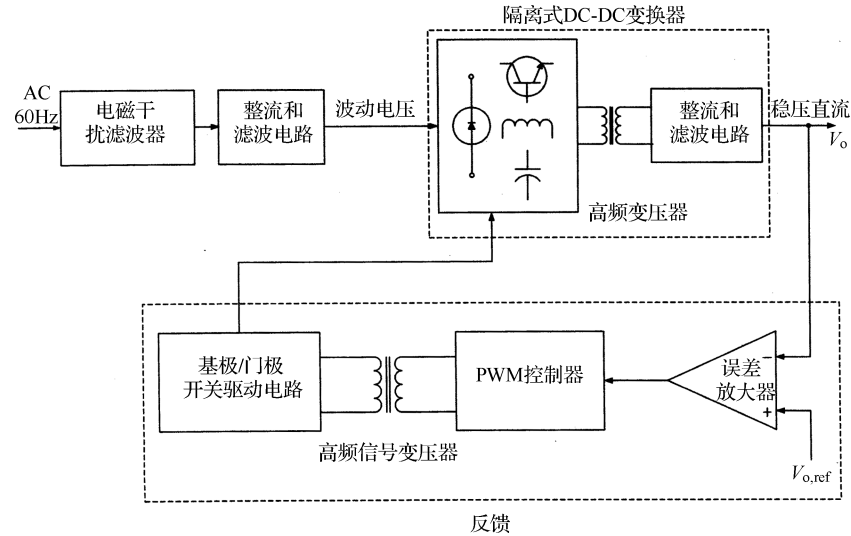


图 2-1 隔离式变换器的系统结构

2.1 反激变换器

反激变换器的拓扑电路如图 2-2 所示，其中只有一个晶体管开关，这表明变压器只能单向驱动^[4]，因此变压器铁心较大。反激变换器是隔离式的降压升压变换器，其无需变压器，但需要一个耦合电感。当晶体管导通时，产生变压器一次电流，能量储存于变压器铁心；当晶体管关断时，能量通过变压器二次侧释放到输出电路。

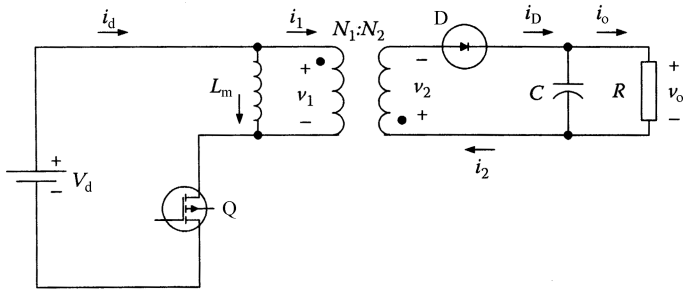


图 2-2 反激变换器

反激变换器的所有输出能量都需储存于变压器铁心，这意味着铁心的尺寸和成本都要高于其他拓扑，只有铁心励磁（磁化）能量通常较小，因此变压器体积较大是反激变换器的最大缺陷。为了获得足够的储存能量，反激变换器的一次电感较小，以此来得到较高的峰值电流。这可通过铁心气隙来实现，气隙可减小电感，由此使得大部分能量储存于铁心气隙，从而避免变压器饱和（见图 2-3 和图 2-4）。

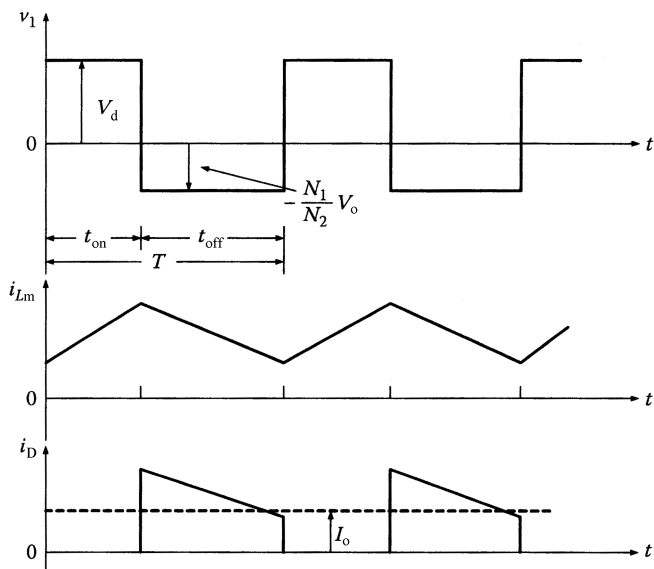


图 2-3 CCM 下电感和二极管的电流波形

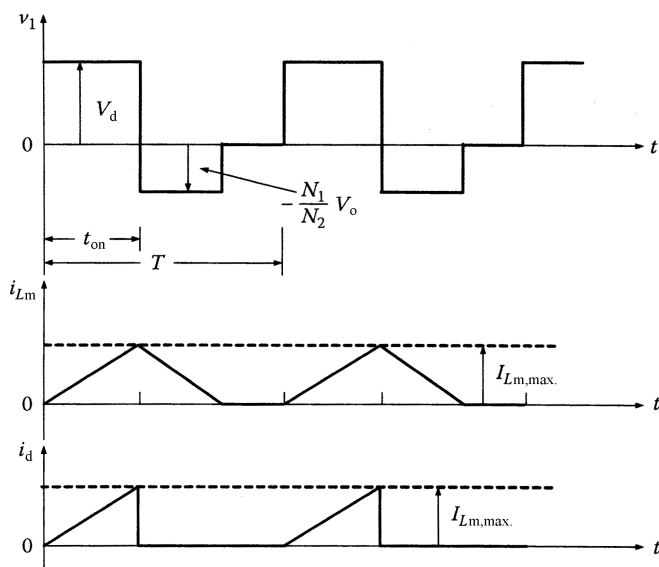


图 2-4 DCM 下电感和二极管的电流波形

在 CCM 下，反激变换器中电感和电容的最小值由下式给出，即

$$L_{m,\min} = \frac{R(1-D)^2 \left(\frac{N_1}{N_2}\right)^2}{2f} \quad (2-1)$$

$$\frac{V_o}{V_o} = \frac{D}{RCf\Theta} \quad (2-2)$$

在反激变换器中，电流流过负载时，二次电感与输出二极管串联。因此，每个输出仅需一个二极管和一个输出滤波电容。对于要求低成本、多重输出电源以及高输出电压的场合，反激变换器是理想选择。但由于在变压器漏感中有储存能量，在开关关断时会产生电压尖峰。晶体管应能阻断大约两倍的电源电压与漏感的尖峰电压的总和。反激变换器比其他拓扑具有更大的输出纹波，同时峰值电流、电容和变压器都较大，这些因素使得反激变换器只能应用于 20~200W 范围的低输出功率场合。

2.2 正激变换器

正激变换器的拓扑电路如图 2-5 所示。在 CCM 下，其波形如图 2-6 所示。它的电压比为

$$V_o = \frac{N_2}{N_1} DV_d \quad (2-3)$$

⊖ 此处 V_o/V_o 应写为 V_o'/V_o 。——译者注

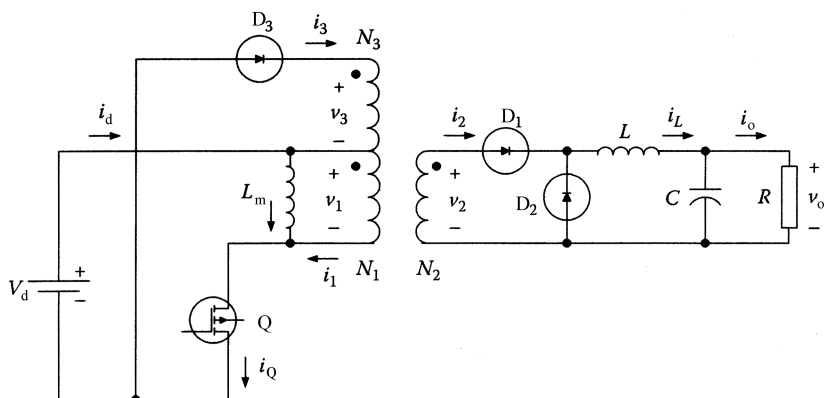


图 2-5 正激变换器

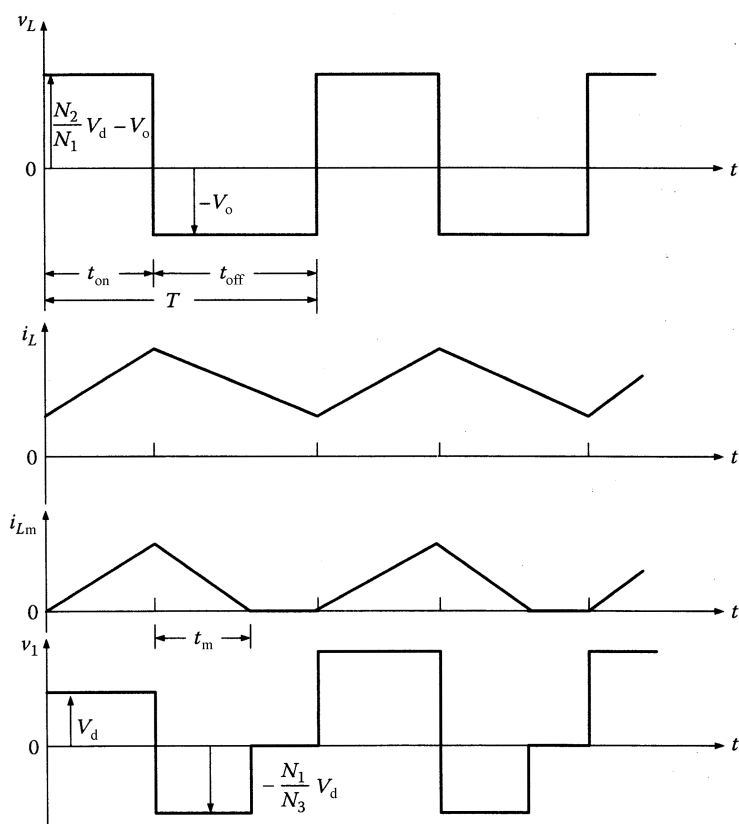


图 2-6 CCM 下的电路波形

电感和电容的最小值可由下式得到

$$L = \frac{\left(V_d - \frac{N_1}{N_2}V_o\right)R}{2fV_d} = \frac{(1-D)R}{2f} \quad (2-4)$$

$$\frac{V_o}{V_o'} = \frac{1-D}{8LCf^2} \quad (2-5)$$

正激变换器是在降压变换器基础上产生的一种单开关隔离拓扑。与反激变换器不同，正激变换器具有一个实际变压器。当晶体管导通时，能量通过电感直接传输到输出；当晶体管关断时，二次电压反向， D_1 由导通变为关断，则续流二极管 D_2 正向偏置，为电感电流提供续流通路。由此使得当晶体管关断时， L 中储存的能量释放到负载。

正激变换器总是工作在连续模式下，这是因为其输入/输出峰值电流以及纹波分量都很小。由于该拓扑中变压器直接传输能量，因此相对而言，在铁心中所储存的能量可忽略不计。但仍需要很小的磁化能量来激励铁心，使其作为能量传输介质。相应的一次磁化电流也很小，这意味着通常需要较高的一次电感，而在反激变换器中所需的铁心气隙则不需要。一般采用磁导率较高的无气隙铁心来获得所需的大电感。由于储能很小，因此正激变换器中的变压器要比反激变换器中的小得多。在同样的总功率条件下，其铁心损耗也要小得多。

但是，变压器仍然是不对称工作，也就是说只有在开关闭合时才能传输功率，因此变压器还是要比对称工作情况下大得多。另外一个关键问题是在每次开关周期结束时如何消除铁心磁化能量。可以通过增加一个与一次侧极性相反的附加复位绕组来解决该问题。如果没有该绕组，就会产生直流磁通导致铁心饱和，从而损坏晶体管。

2.3 推挽式变换器

推挽式变换器（见图 2-7）主要通过中心抽头交替导通每个晶体管开关，由此双

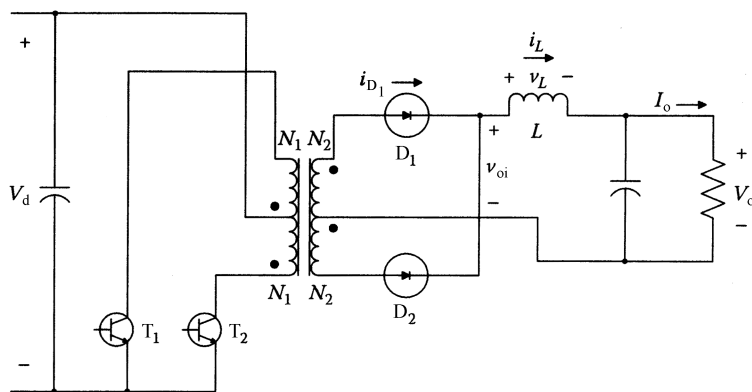


图 2-7 推挽式变换器

⊖ 此处 V_o/V_o' 应写为 V_o'/V_o 。——译者注

向驱动变压器。通常,推挽式变压器的大小是单端型变压器的一半,因此结构更加紧凑。推挽动作可使铁心在每半个周期内重置,因此无需钳位绕组。在每个晶体管导通周期内,功率传输到降压变换器的输出电路。推挽式变换器一般用于输出功率在100~500W范围的应用场合,因此其在高功率密度、低纹波输出的应用中性能优越。

推挽式变换器中,变压器和输出滤波电路的设计紧凑,同时输出纹波较低,因此适用于需要考虑空间问题的应用场合。然而,推挽式变换器的一个主要缺点是每个晶体管必须阻断两倍的输入电压,这是因为变压器一次侧中心抽头的倍增效应,即使两个晶体管同时工作。

推挽式变换器的另一个问题是易于产生磁通对称失衡。如果在每半个周期中磁通振荡不对称,伏-秒特性也将不平衡,由此导致变压器饱和,尤其是对于高输出电压的情况。对称失衡可能由于两个晶体管的特性不同所造成,如两极的储存时间不同和状态损耗不同。

中心抽头意味着需要额外的铜圈,并且需要之间具有良好的耦合关系来尽可能地减少漏感尖峰。值得注意的是,如果需要缓冲器来保护晶体管,则需要精确设计,因为它们之间可能会相互干扰。这对于所有对称驱动变换器都需注意。

推挽式变换器的这些优点说明其一般用于低电压输入的情况,如12V、28V或48V。在汽车和通信行业中的DC-DC变换器通常都采用推挽式变换器。在上述电压情况下可避免变压器饱和。由于推挽式变换器一般都工作于低直流电压,对于功率MOSFET(金属氧化物半导体场效应晶体管)可用于48V和96V的应用场合。

它的电压比为

$$V_o = 2 \frac{N_2}{N_1} D V_d \quad (2-6)$$

输出电感和二极管 D_1 的电流波形如图 2-8 所示。

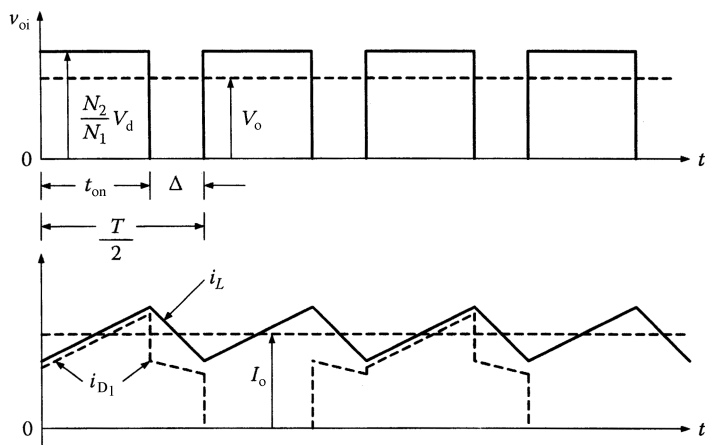


图 2-8 推挽式变换器输出电感和二极管 D_1 的电流波形

2.4 全桥变换器

对于半桥变换器，功率晶体管的最大额定电流决定了最大输出功率。晶体管成对交替驱动：先是 T_1 和 T_3 ，然后是 T_2 和 T_4 。变压器一次侧承受全部输入电压。对于给定功率，与半桥变换器相比，电流仅为其 $1/2$ 。因此采用相同的晶体管类型，全桥变换器（见图 2-9）的输出功率是半桥变换器的两倍。

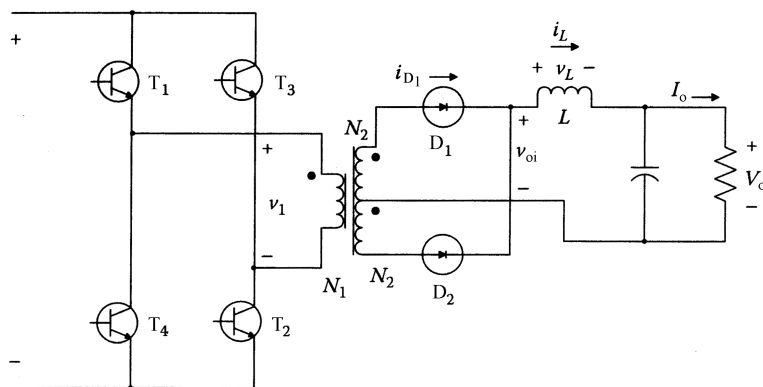


图 2-9 全桥变换器

二次电路与推挽式变换器和半桥变换器的工作方式完全相同，在很大的电流下产生很小的纹波输出。因此，全桥变换器波形与半桥变换器波形完全相同，除了整个一次电压是半桥的两倍。

全桥变换器非常适用于产生很大的输出功率。而电路复杂度也意味着全桥变换器可用于输出功率为 1kW 以上的场合。对于这种功率需求，通常选择达林顿晶体管，这是由于其超大的额定电流和开关特性可获得良好性能，在许多情况下也是非常经济的一种设计。

全桥变换器还有一个优点是只需一个平波电容，而半桥变换器则需要两个，因此可以节省空间。其他的主要优势和半桥变换器相同。

然而，全桥变换器需要 4 个晶体管和钳位二极管，对于其他对称型的变换器只需两个。全桥变换器还需要一个用于浮动电位晶体管的隔离驱动。相对于讨论过的所有变换器，全桥变换器设计最复杂，成本最高，仅用于其他变换器不能满足场合的要求。再次注意，4 个晶体管缓冲器必须小心安置，以免相互作用。

它的电压比为

$$V_o = 2 \frac{N_2}{N_1} D V_d \quad (2-7)$$

输出电感和二极管 D_1 的电流波形如图 2-10 所示。

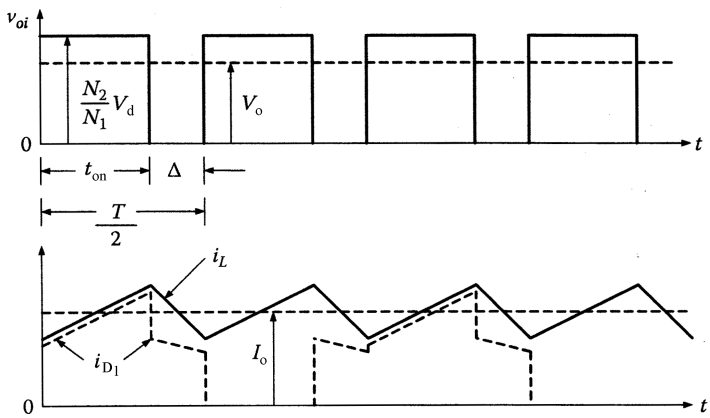


图 2-10 全桥变换器输出电感和二极管 D_1 的电流波形

2.5 半桥变换器

半桥变换器（见图 2-11）也可看作一种单端推挽式变换器，从原理上是正激变换器的平衡版，同时也是降压变换器的一种衍生。半桥变换器比推挽式变换器有某些关键优点，因此成为了 $500 \sim 1000\text{W}$ 大功率应用场合的首选。

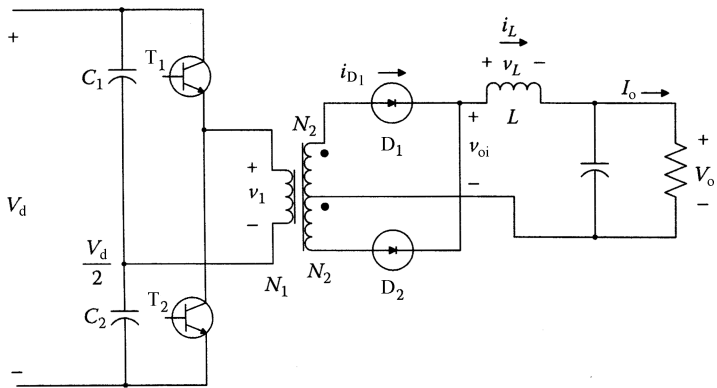


图 2-11 半桥变换器

如图 2-11 所示，两个大容量电容 C_1 和 C_2 串联，并提供一个人为输入电压的中心点。两个晶体管开关交替导通，在每半个周期内，每个电容与一次绕组相连。 $V_{in}/2$ 以推挽方式对称叠加在一次绕组上。采用全波降压输出滤波器而不是

半波滤波器，这样使得铁心的利用率很高。波形与推挽式相同，除了晶体管上的电压是其 $1/2$ 。

这意味着半桥变换器尤其适合于高输入电压，如离线场合。比推挽变换器优越的另一个方面是由于磁通对称失衡而导致变压器饱和的问题不再发生。通过一个小电容，变压器中产生的直流磁通被阻断，只有输入中的对称交流通过。

半桥变换器中不引人注意的一个优点是两个串联储能电容已经存在，使得对于实现电压倍增电路非常理想。这样可允许电源输入选择 110V 或 220V 电压。

桥式电路具有与单端推挽式变换器相同的优点，包括良好的变压器应用、较低的输出纹波和高输出功率性能。半桥变换器可最大输出功率的限制因素是目前晶体管对于峰值电流的处理能力，功率上限通常为 1000W。对于高输出功率通常采用 4 个开关的全桥变换器。

然而，半桥结构中需要 2 个 50Hz 或 60Hz 输入电容是一个缺点，因为它们体积较大。顶端晶体管必须具有隔离驱动，因为门极和基极都可能零漂。另外，如果对功率晶体管采用缓冲器，必须高度小心，因为对称操作可能导致其相互作用，电路成本和复杂性也会相应增加。在许多情况下，通常不包括在低于 500W 功率输出下使用半桥变换器。

它的电压比为

$$V_o = 2 \frac{N_2}{N_1} D V_d \quad (2-8)$$

输出电感和二极管 D_1 的电流波形如图 2-12 所示。

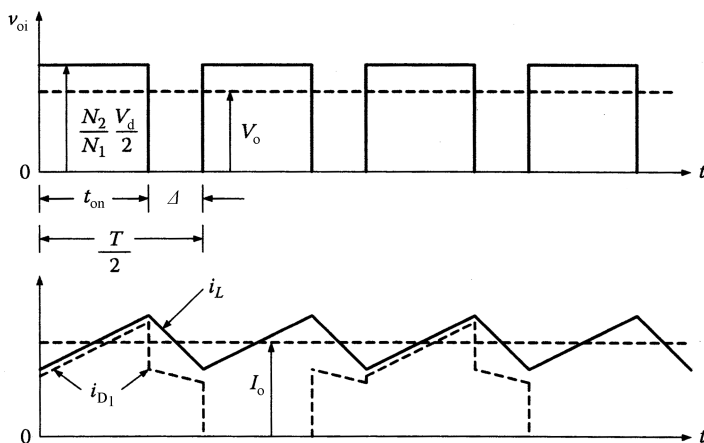


图 2-12 半桥变换器输出电感和二极管 D_1 的电流波形

参 考 文 献

- [1] Billings, K. 1990. *Switching power supply handbook*. Prentice Hall Inc.
- [2] Pressman, A. 1987. *Switching power supply design*. John Wiley & Sons, Inc.
- [3] Hoft, R. G. 1986. *Semiconductor power electronics*. Van Nostrand Reinhold.
- [4] Mohan, N., T. M. Undeland, and W. P. Robbins. 1995. *Power electronics—converters, applications, and design*. 2nd ed. John Wiley & Sons, Inc.
- [5] Akagi, H. 1998. The state of art power electronics in Japan. *IEEE Transactions on Power Electronics* 13.2 (March): 345–356.

第 3 章 功率因数校正

连接主电路的电子设备与供电网络有着不同程度的交互。无源负载，如电阻加热器，会使电流线性减小，而不会影响与主电路连接的其他设备的性能。大多数电力电子设备频繁开关，由此会以电流谐波的形式导致主网干扰。这些由设备开关动作所产生的谐波会影响与主网连接的敏感电子设备。目前已有相关标准来指定电力电子设备影响主电路的可允许的反射谐波。电力公司不希望出现这种电力电子设备开关动作，因为这会导致需要为设备供给额外的电能，并需要安装超厚线缆来消耗环流。一些电力电子拓扑，主要是 DC-DC 变换器，会将开关负载看作电阻负载。换句话说，这些控制器使得线性电流与线性电压成比例下降。本章主要讨论不同电力电子变换器的功率因数校正 (PFC)，以及使得用于电动机驱动的特殊变换器达到良好的功率因数。

一般来说，与主电路相连的电源是由桥式整流器和一个直流侧电容构成的。DC-DC 稳压器由该直流侧电容提供电压，直流侧电容主要用于保证 DC-DC 变换器的输入电压稳定。只有当主电路瞬时电压大于电容电压时，电容才分流主电流。由于电容具有一定的保持时间，如果其时间常数远大于主电路的频率，主电路就会缺少一些循环次数。这意味着只有在很短时间内主电路瞬时电压大于电容电压（电容的充电时间）。在这段时间内，电容必须完成充电。因此，在较短时间内，线性电流具有一个大脉冲电流，这就是大多数交流整流信号具有电容滤波的原因。

3.1 功率因数校正概念

任何电气系统都可简化成如图 3-1 所示。

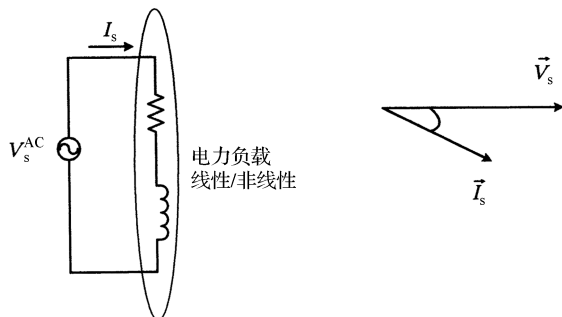


图 3-1 一般电气系统框图

电流波形根据负载的不同而不同。负载可能是线性的，如电阻加热器，也可能是非线性的，如变频空调。图 3-2 给出了负载对线性电流波形的影响效果，以及对电源质量的影响效果。

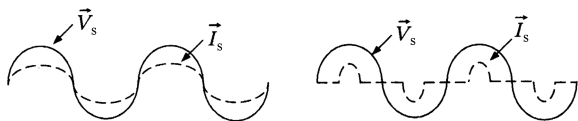


图 3-2 线性负载和非线性负载的电源电压和电流

如果是线性负载，电源电压和电流是正弦波，如图 3-2 所示，那么功率因数为

$$\cos\Phi = \frac{V_s}{I_s} \quad (3-1)$$

如前所述，在大多数开关电源的前端都具有二极管整流器，因此电流波形不再是正弦波，功率因数的定义也相应地改变为

$$PF = \frac{DPF}{\sqrt{1+THD^2}} \quad (3-2)$$

式中，DPF 是位移功率因数；THD 是总谐波失真。

DPF 和 THD 分别定义如下：

$$DPF = \cos\Phi_1 = \frac{V_s}{I_{s1}}$$

$$THD = \frac{I_{distortion}}{I_{s1}} \quad (3-3)$$

式中， I_{s1} 是电源电流的基波分量。

通常，非线性负载，如电力电子设备电源，会有如下问题：

- 1) 产生谐波和电磁干扰 (EMI)；
- 2) 损耗较大；
- 3) 多维需要；
- 4) 降低最大功率容量。

功率因数校正使得负载更像电阻元件，而不是没有功率因数校正的非线性负载。现代功率因数校正电路可使功率因数接近于 1（如 >0.99 ）。功率因数校正电路具有如下优点：

- 1) 电源效率更佳；
- 2) 电力设备成本整体较低；
- 3) EMI 低；
- 4) 峰值电流低；
- 5) 可作为 EMI 滤波器；
- 6) 为并联电源提供输入滤波；

7) 更好的代理选择。

然而，功率因数校正电路也有一些不足之处，具体如下：

1) 设计复杂；

2) 影响可靠性；

3) 由于功率因数校正电路需要附加滤波，导致产生电磁干扰（EMI）和射频干扰（RFI），使得输入滤波器更加复杂和昂贵；

4) 更多的部件需要成本更高的电力解决方案；

5) 应用成本高。

由 IEEE 和 IEC 制订的谐波标准在全世界许多地区包括欧洲都具有适用性。尽管这些标准在美国并非强制执行，但也在电力电子工业引起了高度关注。在大多数应用中，不难满足这些标准，然而最经济的选择仍在不断发展。国际谐波标准可大致分为以下 3 大类：

1. 客户系统限制

1) IEEE 519-1992 标准；

2) IEC 1000-3-2 标准（兼容性级别）；

3) IEC 1000-3-6 标准。

2. 设备约束

1) IEC 1000-3-2 标准；

2) IEC 1000-3-4 标准；

3) IEEE 中的新任务小组（单个周期负载的谐波限制）。

3. 如何测量谐波

IEC 1000-4-7 标准。

根据谐波电流的限制，上述规则的总结见表 3-1 和表 3-2。IEC 1000 系列标准主要处理电磁兼容，第 3 部分限制和系列 2 限制设备输入电流的谐波电流不大于 16A。

IEC 1000-3-4 标准不仅处理单个设备，还可限制整个系统安装。单相和三相的谐波限制都在本节中介绍。

另外，IEEE 519 标准制订了在共同耦合点（PCC）处谐波电压和电流的限制。该标准的原则是避免谐波电流返回电力系统而影响其他用户。表 3-3 和表 3-4 列出了 IEEE-519 标准对电压谐波和电流谐波的限制。

表 3-1 针对 D 类设备的 IEC 1000-3-2 标准限制

谐波次数 (n)	每瓦最大允许谐波电流/(mA/W)	最大允许谐波电流/A
3	3.40	2.30
5	1.90	1.14

(续)

谐波次数 (n)	每瓦最大允许谐波电流/(mA/W)	最大允许谐波电流/A
7	1.00	0.77
9	0.50	0.40
11	0.35	0.33

表 3-2 IEC 1000-3-4 标准的谐波限制

最小 R_{scc}	谐波失真因子的上限		I_1 的单次谐波限制 (%)			
	THD	PWHD	I_5	I_7	I_{11}	I_{13}
66	17	22	12	10	9	6
120	18	29	15	12	12	8
175	25	33	20	14	12	8
250	35	39	30	18	13	8
350	48	46	40	25	15	10
450	58	51	50	35	20	15

表 3-3 IEEE 519 标准的电压谐波限制

总线电压/kV	最大单次谐波分量 (%)	最大 THD (%)
69 及以下	3.0	5.0
115~161	1.5	2.5
161 以上	1.0	1.5

表 3-4 IEEE 519 的电流谐波限制

SCR	$H<11$	11~16	17~22	23~34	$35<H$	THD
<20	4	2.0	1.5	0.6	0.3	5
20~50	7	3.5	2.5	1.0	0.5	8
50~100	10	4.5	4.0	1.5	0.7	12
100~1000	12	5.5	5.0	2.0	1.0	15
>1000	15	7.0	6.0	2.5	1.4	20

3.2 功率因数校正电路的一般分类

根据电路的位置，功率因数校正可分为两大类：第一类是输入功率因数校正，第二类是输出功率因数校正。输入功率因数校正是指功率因数校正电路位于

网络输入处的系统，例如开关模式电源（SMPS）。当负载为无功负载时，如镇流器，功率因数校正电路位于负载和电源之间，这就是所谓的输出功率因数校正。

根据构成电路所需元器件，功率因数校正也可分为两类：一类是无源功率因数校正电路；另一类是有源功率因数校正电路。当使用简单的无功元件（如电感和电容）来校正线性电压和线性电流之间的偏差时，这就是无源功率因数校正电路。为解决功率因数低的问题，选择具有有源控制电路的总谐波失真开关变换器作为有源功率因数校正。这两者都有各自的优缺点。

有源功率因数校正电路一般用于补偿主电路电流的失真。这些电路大多是开关模式电源拓扑，这意味着比无源电路更加复杂。随着集成电路（IC）技术的发展，这些电路将会变得更简单、更紧凑，成本也更低。这些电力电子拓扑可达到功率因数大于 99%，THD 小于 5%。从工作频率来看，可以是开关频率低或开关频率高的拓扑。接下来将详细讨论开关频率高的拓扑。

3.3 高开关频率拓扑的功率因数校正

高开关频率拓扑的功率因数校正所有功率因数校正电路中最普通的。大多数生产商的控制集成电路都支持该拓扑。高频电路比无源和低频电路具有更多优势，包括权重低、电压控制精确、线性谐波失真低、操作电压范围大和设计简单等。

前置调节器可以是任何一种基本的 DC-DC 变换器拓扑。如升压、降压、降压升压、Ćuk、反激式、正激式、单端初级电感（SEPIC）和 Zeta 变换器。这些变换器的性能特点、结构框图、应用场合和优缺点在前面的内容中已介绍过。设计前置调节器以引出输入电流，其与瞬时输入电压成比例变化。控制电路用于控制线性电流的方均根（RMS）值。尽管这些电路比较复杂，但高频拓扑的功率因数可接近于 1。这些拓扑均可用于断续导通模式（DCM）和连续导通模式（CCM）。在没有特殊说明的情况下，本节主要介绍 DCM 下的变换器。

3.3.1 降压变换器作为功率因数校正电路

对于降压变换器，输出电压总是小于峰值输入电压（见表 3-5）。因此，当瞬时输入电压低于所需的输出电压时，无法实现功率因数校正^[1]。对于拓扑本身而言，也不适用于功率因数校正。如果与升压电路级联，则可提高性能。这样，电流可由升压电路限制，这是仅由升压电路无法实现的。降压拓扑与主电路或电源线之间串联一开关，这样可直接通断输入电流，由此也将产生 EMI 问题。其开关的驱动电路比升压电路的驱动要更加复杂。降压变换器的优点总结如下：大容量电容的电压较低、开关的额定电压要低于升压变换器的额定电压（对于额定功

率相同的变换器)、具有浪涌电流保护^[2]。它的缺点是当输入电压小于输出电压时,功率因数不能达到 98%,除非具有升压前置调节器,同时也需要较大的输入滤波器来降低 THD 和漂移驱动电路(见图 3-3 和图 3-4)。

表 3-5 功率因数校正降压变换器参数

参 数	值
输入电压 V_{in}	110V
开关频率 f_s	50kHz
输出电压 V_{out}	10V
电感 L	100 μ H

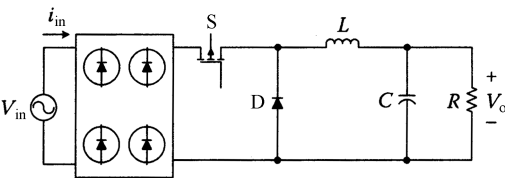


图 3-3 功率因数校正降压变换器

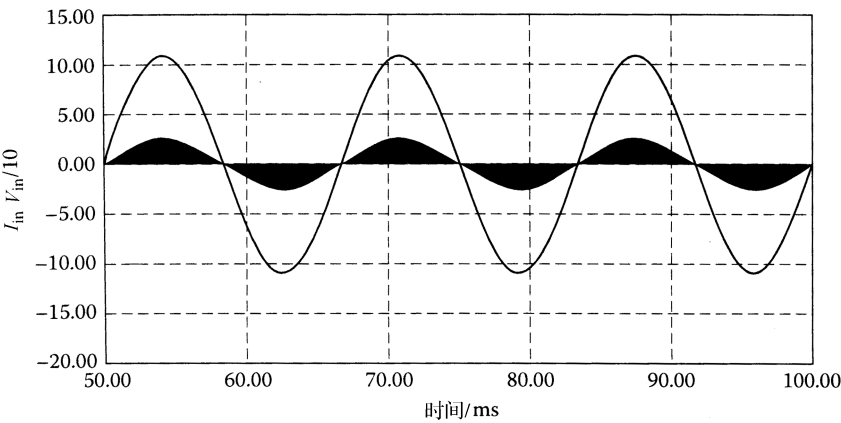


图 3-4 降压变换器作为功率因数校正的输入电压和电流

3.3.2 升压变换器作为功率因数校正电路

前置调节器广泛应用于功率因数校正^[3]。二极管桥式电路之后的直流侧电容电压通常设置为大于峰值输入电压的 10%。值得注意的是,如果峰值输入电压大于可控电容电压,那么就无法实现功率因数校正(见表 3-6)。这种拓扑下,主电路的输入电流不能直接削减,这是因为电感与电源直接串联。虽然这对于 EMI 有利,但需要注意线路中的高频电流。幸运的是,功率因数校正电路输入端的系列扼流圈可吸收部分瞬变线性电流。开关两端电压仅是输出电

压，即低电压源。最后，开关的发射极或源极为零电压，这使得驱动电路比其他拓扑要简单。由于输入电感相对较小，该方法无法限制浪涌电流，因此必须采用其他方法实现。升压变换器的优点总结如下：良好的 EMI 性能、开关的额定电压稍低于其他拓扑、可吸收瞬变线性电流、驱动电路简单。它的缺点是当输入电压大于输出电压时，无法实现功率因数校正，另外也不能限制浪涌电流（见图 3-5 和图 3-6）^[4]。

表 3-6 功率因数校正升压变换器参数

参 数	值
输入电压 V_{in}	110V
开关频率 f_s	50kHz
输出电压 V_{out}	10V
电感 L	100 μ H
电容 C	500 μ F

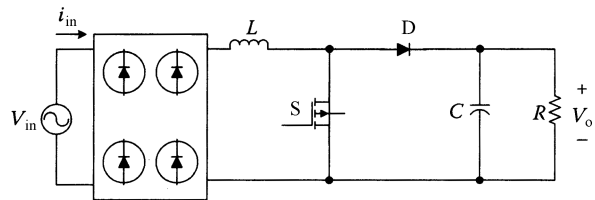


图 3-5 功率因数校正升压变换器

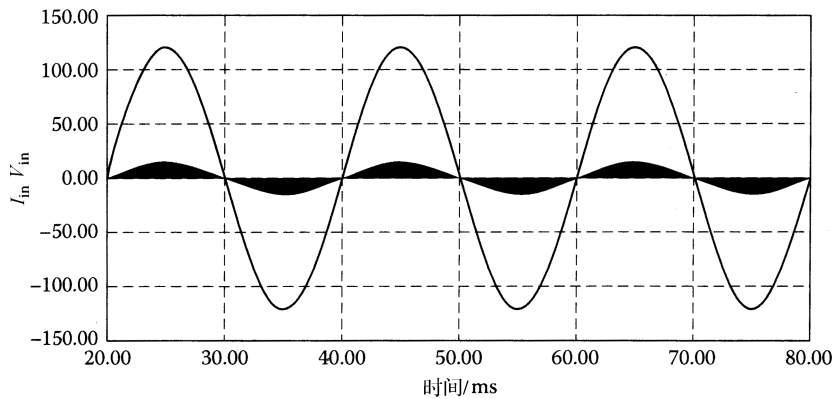


图 3-6 升压变换器作为功率因数校正的输入电压和电流

3.3.3 降压升压变换器作为功率因数校正电路

在该拓扑中，变换器从电网中提取的电流与输入电压成线性比例。因此可以称输入电流跟随输入电压^[5,6]。同时，输出电压允许在一个指定范围内独立变化

(见表 3-7)。这两个特性使得这种拓扑最适用于输出电压范围较大的应用场合。但这种拓扑也有其局限性：一是输出电压的极性相反，这意味着输入和输出需要有不同的地；另一个限制是该拓扑的驱动电路漂移。

表 3-7 降压升压变换器参数

参 数	值
输入电压 V_{in}	110V
开关频率 f_s	50kHz
输出电压 V_{out}	30V
电感 L	75 μ H
电容 C	470 μ F

降压升压变换器的功率级电路如图 3-7 所示，输入电压和电流的仿真实验结果如图 3-8 所示。

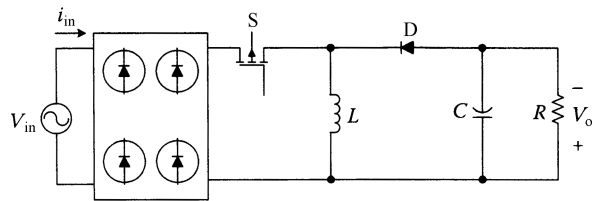


图 3-7 功率因数校正降压升压变换器

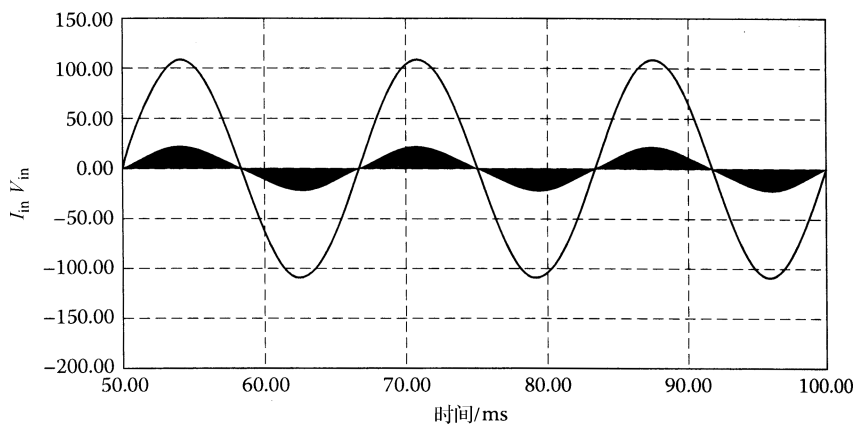


图 3-8 降压升压变换器作为功率因数校正的输入电压和电流

3.3.4 Ćuk变换器作为功率因数校正电路

该拓扑是双重降压升压变换器，具有两个电感，一个在输入端，另一个在输出端。当该拓扑工作在 DCM-CCM 下（输入电感是 DCM，输出电感是 CCM）时^[7]，输

入电流不仅跟随输入电压，还要受输出电流的影响（见表 3-8），同时还取决于输入电感的充电时间。工作在 DCM-DCM 下时，可获得良好的功率因数。优点是降压升压拓扑相同，输出电压在某一指定范围内独立变化（见图 3-9 和图 3-10）。

表 3-8 Ćuk变换器参数

参 数	值
输入电压 V_{in}	110V
开关频率 f_s	50kHz
输出电压 V_{out}	30V
电感 L_1	750 μ H
电感 L_2	15 μ H
电容 C_1	5 μ F
电容 C_2	470 μ F

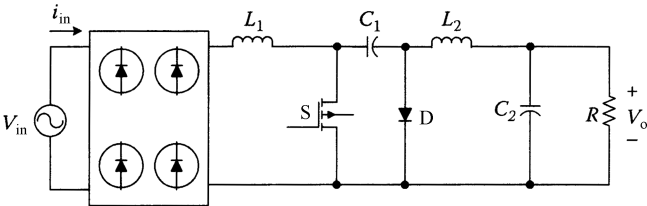


图 3-9 功率因数校正 Ćuk变换器

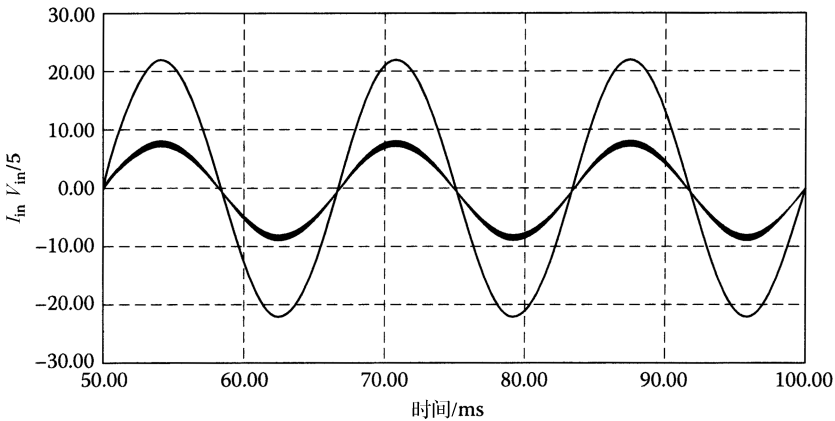


图 3-10 Ćuk变换器作为功率因数校正的输入电压和电流

3.3.5 SEPIC 变换器作为功率因数校正电路

SEPIC 变换器的基本结构如图 3-11 所示。如前所述，为达到自然功率因数校正^[8]，期望输入电感工作在 DCM 下（见图 3-12），在此同样适用于 SEPIC 变

换器。这里，DCM 的定义并不重要，输入和输出电感电流在这种模式下保持常数。换句话说，它们都不会改变能量状态。根据该变换器的状态方程，可看到电压、电流关系取决于开关频率和占空比（见表 3-9）。如果占空比和开关频率保持常数，强制电流跟随电压，通过 SEPIC 变换器可达到较高的功率因数。

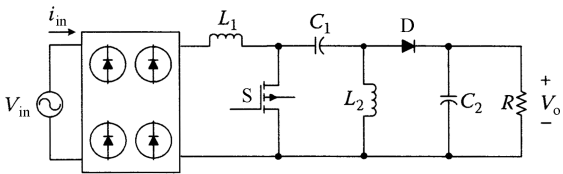


图 3-11 功率因数校正 SEPIC 变换器

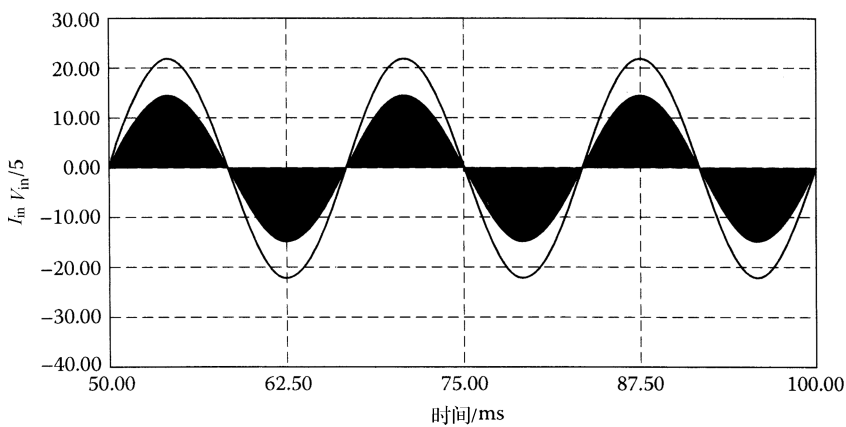


图 3-12 SEPIC 变换器作为功率因数校正的输入电压和电流

表 3-9 功率因数校正 SEPIC 变换器参数

参 数	值
输入电压 V_{in}	110V
开关频率 f_s	50kHz
输出电压 V_{out}	50V
电感 L_1	750 μ H
电感 L_2	150 μ H
电容 C_1	5 μ F
电容 C_2	500 μ F

3.3.6 Zeta 变换器作为功率因数校正电路

尽管 Zeta 变换器中输入电流是输入电感电流与输出电流之和，但其输入电压与输出电压之间的关系与降压升压变换器和Ćuk变换器中的电压关系相似^[9]，同时这也

限制了其应用于功率因数校正（见表 3-10）。这意味着每个储能单元的能量状态都不是相互独立的。当需要隔离式变换器时，输入电感使得这种拓扑更加适合，因为该电感可作为变压器的磁化电感，同时还可使得变压器铁心具有去磁化特性。与反激变换器相比，这种拓扑更适用于大功率场合，如 150~400W 的应用场合。

表 3-10 功率因数校正 Zeta 变换器参数

参 数	值
输入电压 V_{in}	110V
开关频率 f_s	50kHz
输出电压 V_{out}	30V
电感 L_1	100 μ H
电感 L_2	150 μ H
电容 C_1	450 μ F
电容 C_2	500 μ F

Zeta 变换器的电压转换率或增益方程与 Ćuk 变换器和降压升压变换器相同。从图 3-13 的拓扑中可看出 Zeta 变换器是双重 SEPIC 变换器，这样便可具有与 SEPIC 变换器相同的性能。Zeta 变换器的仿真结果如图 3-14 所示。

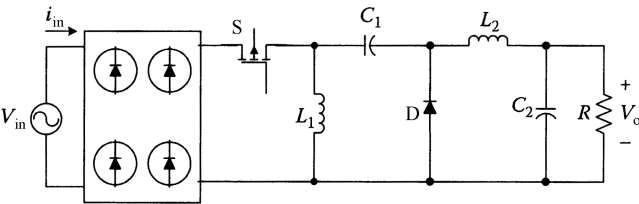


图 3-13 功率因数校正 Zeta 变换器

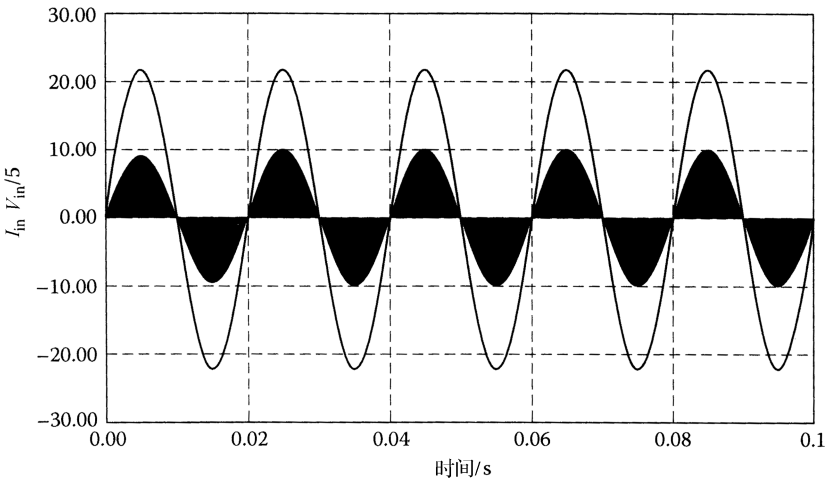


图 3-14 Zeta 变换器作为功率因数校正的输入电压和电流

3.3.7 反激变换器作为功率因数校正电路

在该拓扑下，输出电压可大于或小于峰值输入电压（见表 3-11），这可通过占空比和变压器匝数比来实现^[10]。开关与输入端串联可提供过载保护特性，同时还将削减输入电流而产生 EMI。这里，所产生的 EMI 可完全滤除。在此拓扑中，电感放置于与功率变压器集成并使得输入和输出隔离的位置上，并且只具有一个功率磁性元件。反激变换器的问题在于电流控制模式（CMC）下难以实现输入电流的半波，这是由于 CMC 只能控制峰值电感电流，该电流是升压变换器的输入电流而不是反激变换器的输入电流。在反激拓扑中，输入电流和电感电流随输入电压变化较大。对此，解决方法是采用平均电流控制模式，但相应的控制电路比较复杂。反激变换器的优点总结如下：输出可独立变化、提供电流保护并可提供输入和输出隔离。而缺点为需要为 EMI 提供一个大滤波器，开关额定电压是峰值输入电压和输出电压之和（见图 3-15 和图 3-16）。

表 3-11 功率因数校正反激变换器参数

参 数	值
输入电压 V_{in}	110V
开关频率 f_s	50kHz
输出电压 V_{out}	50V
电感 L_m	20 μ H
电容 C	600 μ F
匝数比 n	1

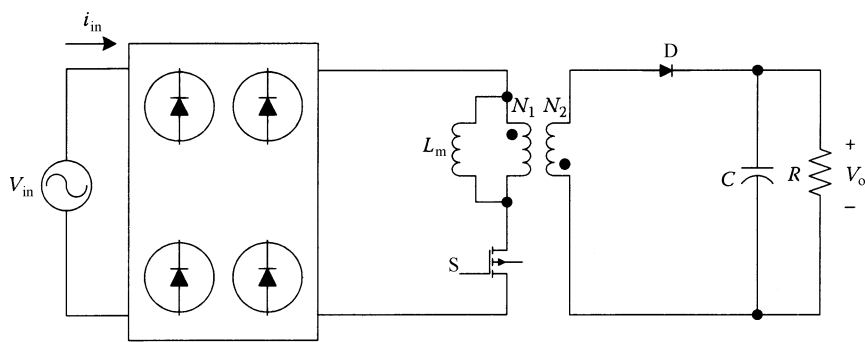


图 3-15 功率因数校正反激变换器

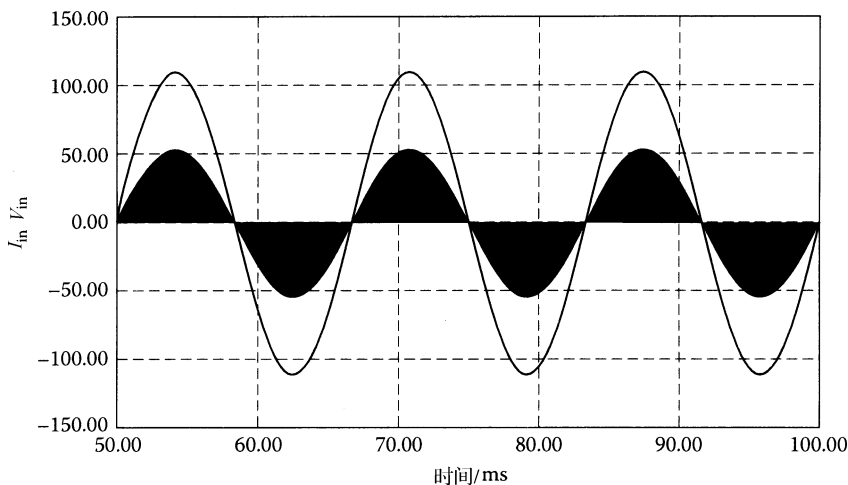


图 3-16 反激变换器作为功率因数校正的输入电压和电流

3.3.8 正激变换器作为功率因数校正电路

与反激拓扑相似，该拓扑也可实现输入和输出隔离（见表 3-12），但必须具有第三绕组为磁化电流充电。即使具有第三绕组，也还需输入端的二极管整流器来阻止负电流，由此可得在任何情况下这种结构都不适用于功率因数校正。这种拓扑更适用于大功率后级稳压器（见图 3-17 和图 3-18）。

表 3-12 功率因数校正正激变换器参数

参 数	值
输入电压 V_{in}	110V
开关频率 f_s	20kHz
输出电压 V_{out}	30V
电感 L_o	50 μ H
电容 C	500 μ F
匝数比 n	1

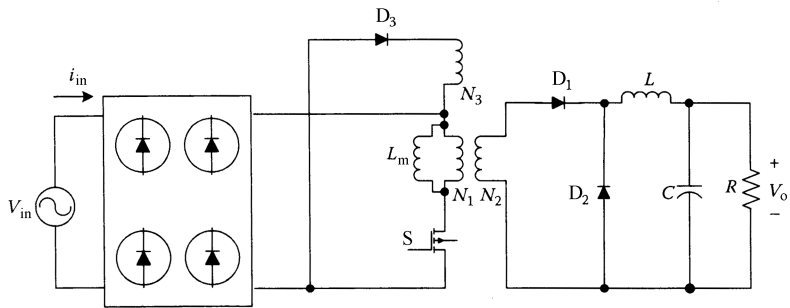


图 3-17 功率因数校正正激变换器

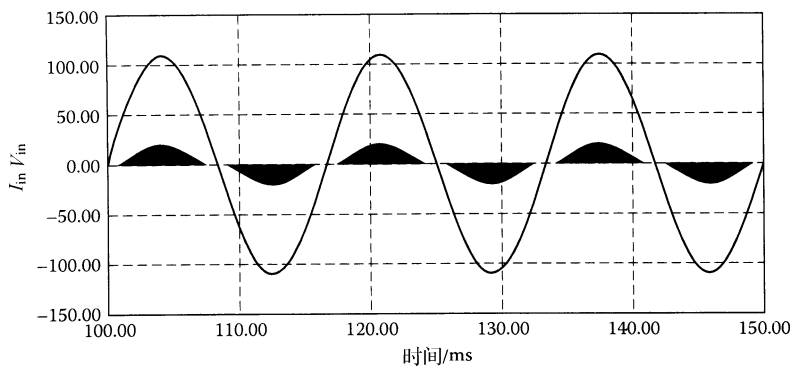


图 3-18 正激变换器作为功率因数校正的输入电压和电流

3.4 先进电动机驱动中功率因数校正的应用

开关磁阻电动机（SRM）是一个先进的调速装置，但不能直接与主电路相连，需要电力电子接口来使其最优运行。目前已提出各种电力电子拓扑，其中 C-dump 变换器拓扑是常用的驱动 SRM 的拓扑之一，此拓扑中包含无源元件的数目和复杂性最高。通常在最坏情况下，用于检验先进驱动的功率因数校正功能。图 3-19 给出了 SRM 模型及其驱动电路。

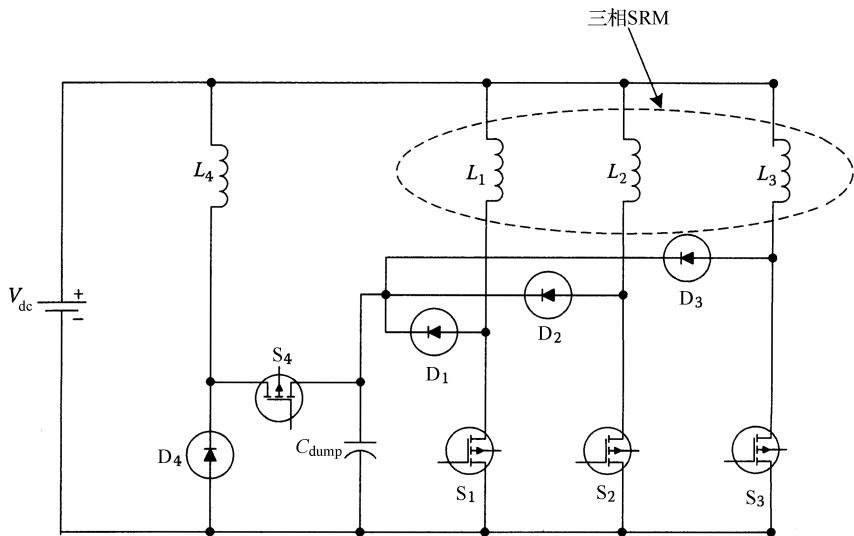


图 3-19 SRM 驱动的 C-dump 变换器

图 3-19 中，直流电源为变换器和电动机供电。尽管在现实情况中，通

常用交流供电,但通过不可控或可控整流器可将交流电转化为直流电。如3.3节所述,当只有在驱动和应用之间具有二极管桥式整流器(DBR)时,平波电容才能在高电平周期内充电和放电,同时在应用侧产生大尖峰电流。这将使得功率因数和系统整体性能下降。图3-20和图3-21所示为一个不可控直流侧的功率级以及工作波形。从电源电压和电流波形可看出,在电源侧发生扩展失真。

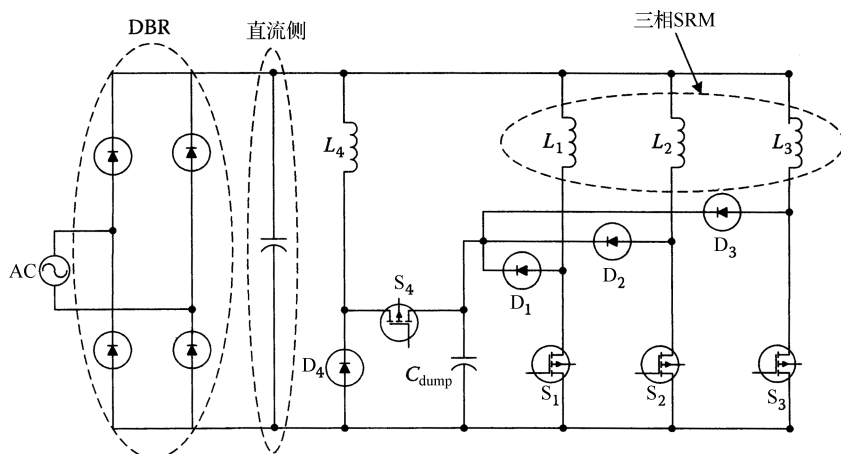


图 3-20 简单 DBR 作为直流侧的 SRM 驱动

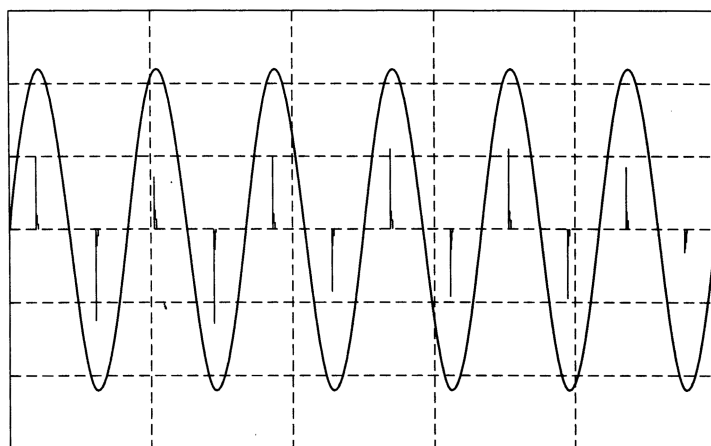


图 3-21 DBR 作为直流侧时 SRM 的输入电压和电流

正如前面所述,升压变换器是最适用于有源功率因数校正的拓扑。图3-22给出了升压变换器作为功率因数校正电路的 SRM 驱动的功率级框图。

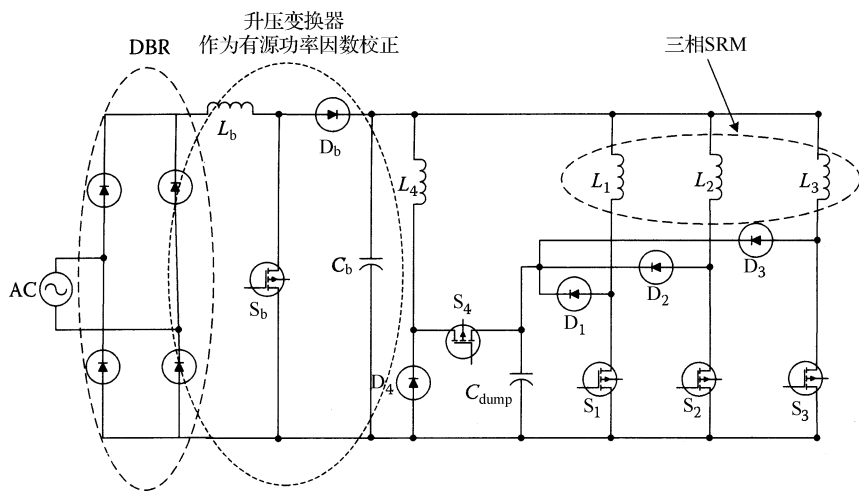


图 3-22 升压变换器作为前端功率因数校正的 SRM 驱动

从图 3-23 所示的波形可看出，采用 DC-DC 升压变换器，功率因数几乎可达到 1，并且无论包含多少无源元件，变换器的负载基本上为阻性负载，在电源电流波形中没有电流峰值。有关升压变换器工作的详细介绍可参见相关参考文献。

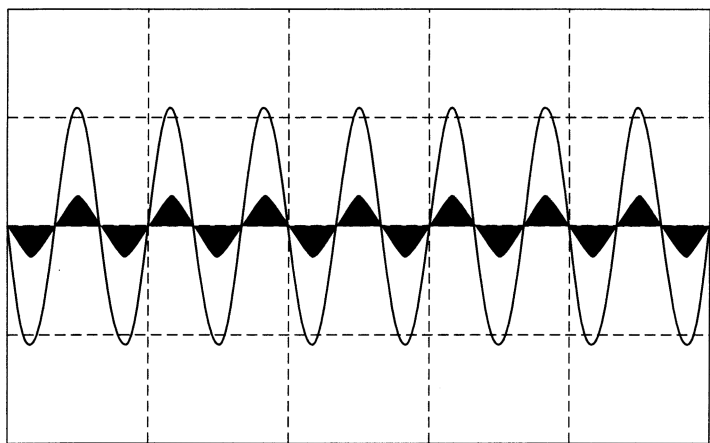


图 3-23 升压变换器作为前端功率因数校正的 SRM 的 V_{in} 和 I_{in}

这里，升压变换器的开关是可控的，考虑变换器的输出电压，无需控制 SRM 主驱动电路的开关。在动态情况下，需观测整体系统是否不稳定。有时，需要系统中的所有开关同步来避免这种问题。通过调节升压变换器开关的占空比，可控制输入电流来跟踪输入电压。在电流和电压具有低失真率和精确跟踪的条件下，增加一个前端升压变换器，通常可使功率因数大于 99%，输入电流的 THD 低于 5%。

本章讨论了采用功率因数校正技术的原因和各种方法以及各自的性能,并给出了仿真结果来验证理论分析。国际和 IEEE 标准强调谐波电压和谐波电流的限制,这里提出了各种电力电子电路的设计方案来满足这些标准,同时也利用计算机仿真对 IEC 标准进行了研究。通常,有源功率因数校正的有效性不是问题,但所需的电力电子电路成本是影响广泛应用的一个主要障碍。最简单的功率因数校正方法是通过无源方法实现 IEC 和 IEEE 标准,如采用一个 LC 滤波器。尽管利用这些无源功率因数校正方法可满足这些标准,但 EMI 问题、EMC 问题以及无源元件的尺寸大小还需验证。由此,本章的结束语是“对于电力电子工程师,如何设计一个满足谐波标准的成本低廉且没有副作用和系统干扰等问题的电力电子装置还是一个挑战。”

参 考 文 献

- [1] Wu, H. Y., X. M. Yuan, J. F. Zhang, and W. X. Lin. 1996. Novel single phase current source buck PFC with delta modulation control strategy. In *Sixth international conference on power electronics and variable speed drives*. 2 (September): 138–143.
- [2] Hirachi, K., and M. Nakaoka. 1998. Improved control strategy on buck-type PFC converters. *Electronic Letters* 31(12):1162–1163.
- [3] Ping L., N. Yu, K. Yong, Z. Hui, and J. Chen. 1999. Analysis of single-phase boost power factor correction converter. In *Proceedings of the IEEE 1999 international conference on power electronics and drives systems*. 2:933–937.
- [4] Gusseme, D., V. Syte, A. P. Bossche, and J. A. Melkebeek. 2003. Sample correction for digitally controlled boost PFC converter operating in both DCM and CCM. In *Eighteenth annual IEEE meeting: Applied power electronics conference and exposition*. 1:389–395.
- [5] Nishida, Y., S. Motegi, and A. Maeda. 1995. A single-phase buck-boost AC-DC converter with high quality input and output waveforms. In *Proceedings of the IEEE international symposium on industrial electronics*. 1:433–438.
- [6] Matsui, K., I. Yarmanoto, T. Kishi, M. Hasegawa, H. Mori, and F. Uceda. 2002. Comparison of various buck-boost converters and their application to PFC. In *IEEE 28th annual conference of the industrial electronics society*. 1:30–36.
- [7] Tseng, C., and C. Chen. 1999. A novel ZVT Cuk power factor corrector. *IEEE Transactions on Industrial Electronics*. 46(4):780–787.
- [8] Buso, S., G. Spiazzi, and D. Tagliavia. 2000. Simplified control technique for high power factor flyback, Cuk and SEPIC rectifiers operating in CCM. *Applications*. 36(5):1413–1418, Sept./Oct. 2000.
- [9] Cruz, M., C. Desouza, and I. Barbi. 1996. Zeta converter with high power factor operating in CCM. In *Proceedings of the 1996 IEEE IECON 22nd international conference*. 3:1802–1807.
- [10] Kim, S., and P. Enjeti. 2002. A parallel connected single-phase power factor correction approach with improved efficiency. In *Applied power electronics conference and exposition*. 1:263–269.

第 4 章 集成开关电源变换器

4.1 开关电源

开关电源（SMPS）由于其效率高、重量轻、体积小等优点，在工业和航空、航天领域已得到广泛、长久应用。

与传统线性电源相比，开关电源具有三大优势：高效及发热少、稳压、体积小且重量轻。传统线性电源效率低下是由于其将过多的电能转换为热能来稳压。传统线性电源通常只有 40%~50% 的效率，而开关电源的效率一般为 60%~90%。开关电源的另一个优点是对输出电压的调节能力，开关电源可连续调节并能快速跟随负载的变化。另外，开关电源具有一个特殊能力，即在低输入条件下可保证正确输出。实际上，开关电源能产生一个大于输入直流电压的输出电压。开关电源的最后一个优点是体积较小且重量较轻。由于开关电源工作于高频下，因此体积小于小功率的传统 60Hz 电源。变压器、电容和线圈的物理体积也小而轻^[1-5]。

开关电源有许多重要应用，它广泛应用于以下领域^[5-15]：

- 1) DC-DC 变换器+电动机驱动；
- 2) 有源滤波+UPS；
- 3) 功率因数校正+DC-DC 变换器；
- 4) 感应加热器；
- 5) 镇流器。

在功率因数校正+DC-DC 变换器中，传统开关电源的系统结构如图 4-1 所示。

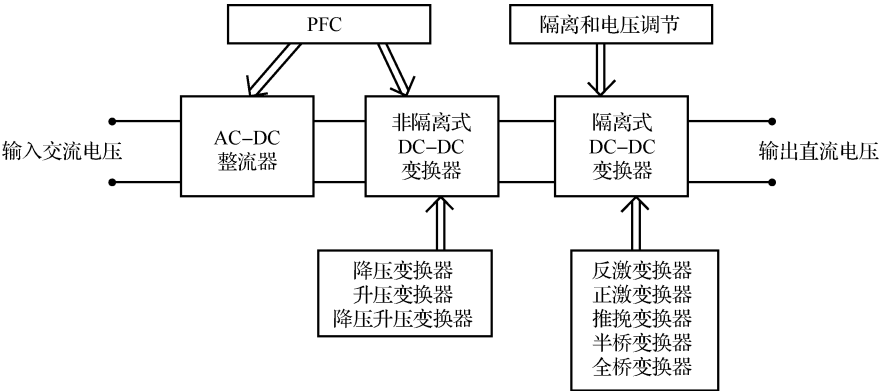


图 4-1 传统开关电源的系统结构

对于 DC-DC 开关电源，一般有两种控制方法：一种是电压控制模式；另一种是电流控制模式。其中，电流控制模式有 3 种：公差带控制、恒定关断时间控制和在时钟周期以恒定频率导通控制^[16-19]，分别如图 4-2～图 4-6 所示。

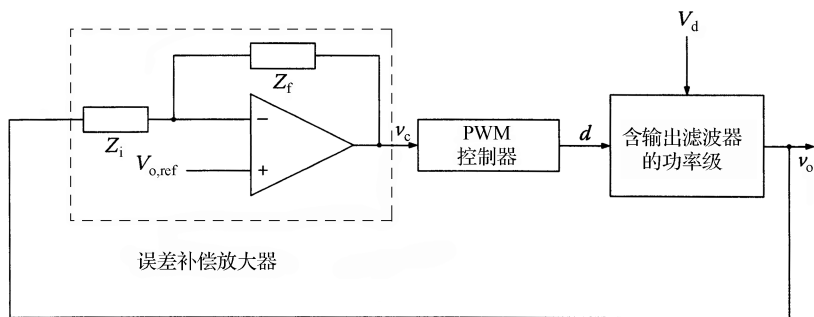


图 4-2 开关电源的控制结构

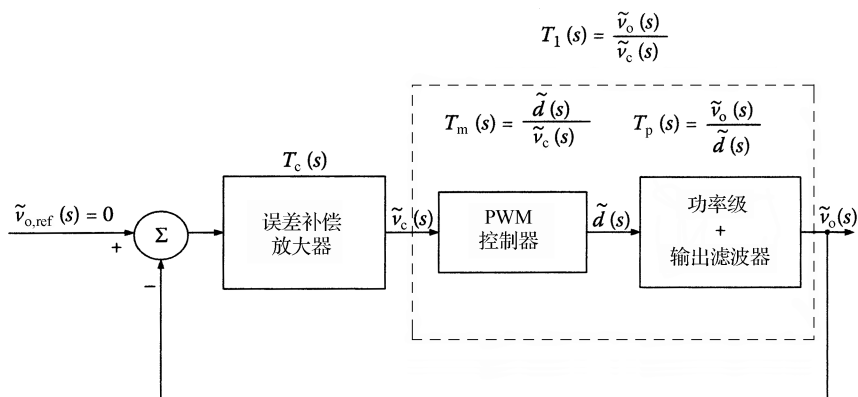


图 4-3 开关电源的传递函数控制方法

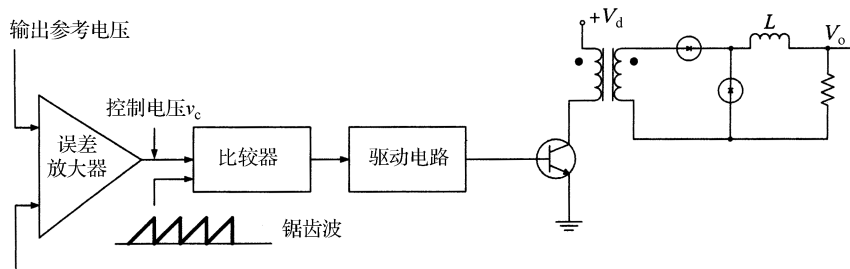


图 4-4 开关电源的电压控制模式

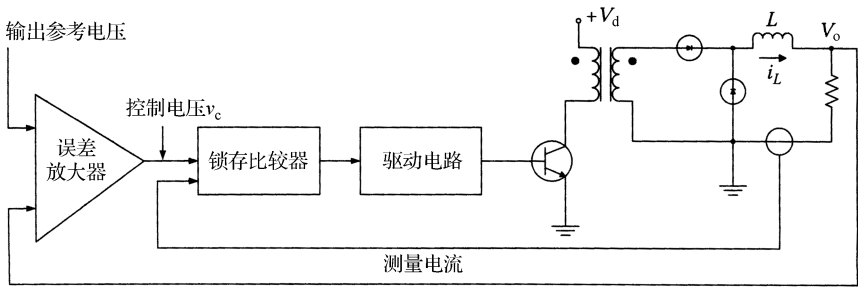


图 4-5 开关电源的电流控制模式

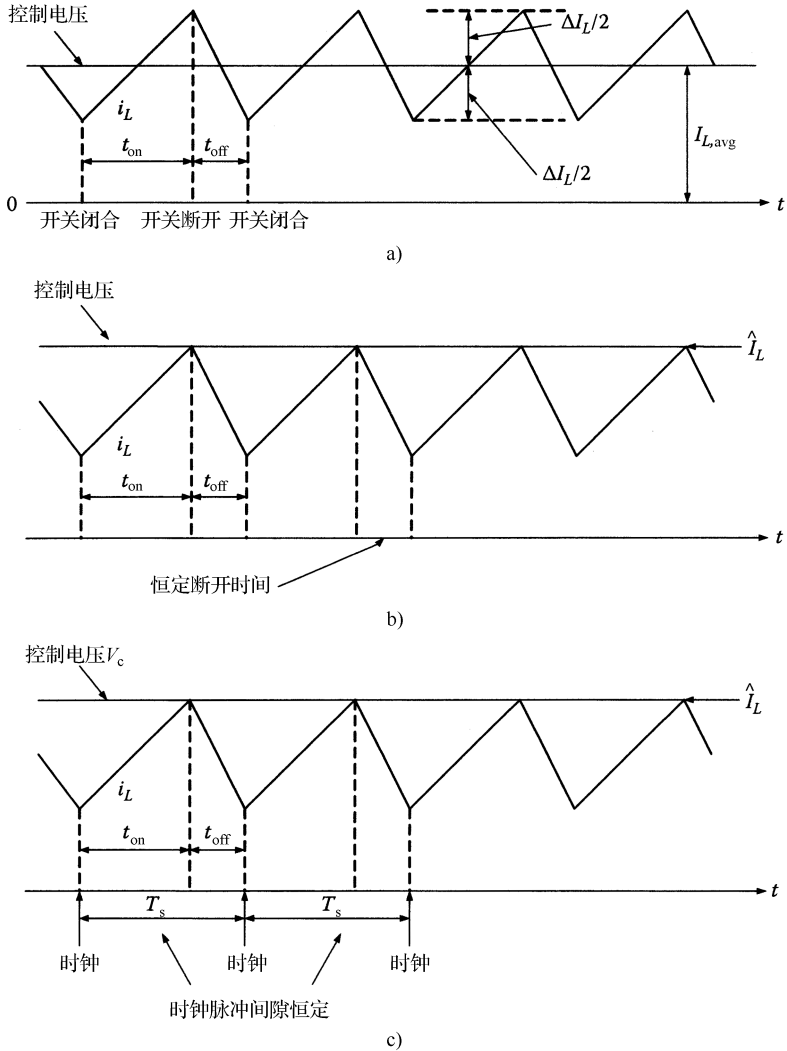


图 4-6 不同电流控制模式方法

a) 公差带控制 b) 恒定关断时间控制 c) 在时钟周期以恒定频率导通控制

4.2 集成变换器的概念

为构建传统开关电源，实际经验是将单个电力电子变换器级联，然后对电路逐级调试和测试。与线性电源相比，这种方法有利于高频开关使用^[10,11]。

为满足高效率、输出纹波小、变换器尺寸小以及其他现代新型电力电子系统的需求，传统的开关电源需要通过引入一个集成变换器来进一步改进。

集成变换器是一个基于整体系统集成的综合装置。可由系统目标简化，并可实现类似于独立变换器的系统功能。

简化是指对变换器减少元器件、缩小尺寸、降低重量和成本的综合过程。系统目标包括成本最小化、效率最大化、可靠性高、开关应力小、变换范围宽、功率因数校正和输出调节、逆变器功率因数校正和性能更佳。

4.2.1 集成变换器的配置

图 4-7 给出了一个集成变换器的简化模型。图 4-8 给出了集成变换器的详细模型以及基本变换器与集成变换器之间的区别。集成变换器由变换器组组成，每个变换器都具有由用户定义的特殊功能。集成变换器至少具有两个变换器组，而基本变换器只具有一个，如升压变换器和降压变换器。一般来说，每个变换器都与别的变换器具有某种联系，然而在电力电子应用的大多数场合，通常采用图 4-9 所示的一般模型。

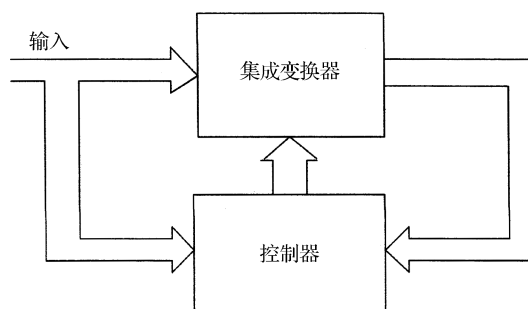


图 4-7 集成变换器的简化模型

从集成变换器的配置可以看出，集成变换器不仅具有每个变换器各自的功能，还具有系统集成的简化过程。值得注意的是每个独立变换器组都可为一个子集成变换器或基本变换器，这种子集成变换器是基于每个模块的集成。集成变换器由每个子集成变换器组成^[5]，这意味着集成变换器是基于系统集成的。

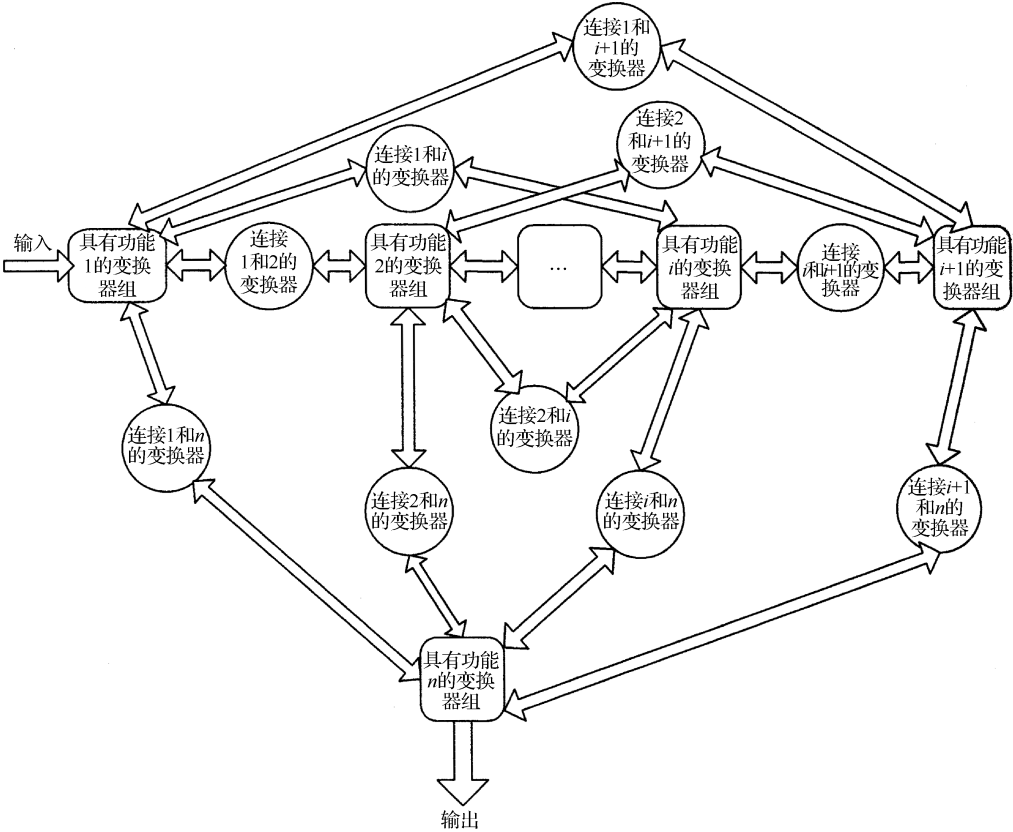


图 4-8 集成变换器的详细模型

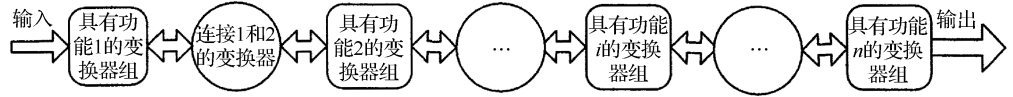


图 4-9 集成变换器的一般模型

4.3 集成开关电源的定义

集成开关电源（ISMPS）基于集成变换器的概念。传统开关电源的应用领域同样适用于集成开关电源。传统级联功率变换器可由集成功率变换器所替代。这样，新的电源就比传统开关电源的效率更高，或集成度更高，或尺寸更小，或输出调节性能更好^[10,11]。

集成变换器不仅能实现与独立变换器相似的系统功能，同时还具有其他特殊功能。如 BIFRED 变换器^[20-22]，一方面具有升压级联反激变换器的功能，另一

方面还具有更宽的输出电压调节范围和更高的功率密度。

集成变换器可分为4种类型,分别是升压型集成拓扑、降压型集成拓扑、降压升压型集成拓扑和其他类型,这些将在后面的内容中分别介绍。

传统开关电源的控制方法同样适用于集成变换器,只不过具有更复杂的传递函数,因此需要新型柔性控制方法。

参 考 文 献

- [1] Blaabjerg, F. A. Consoli, J. A. Ferreira, and J. D. Vanwyk. 2005. The future of electric power processing and conversion. *IEEE Transactions on Industry Application* 41(1):3-8.
- [2] Bose, B. K. 1997. *Power Electronics and Variable Frequency Drives*. New Jersey: IEEE Press.
- [3] Emadi, A., and M. Ehsani. 2001. Multi-converter power electronic systems: definition and application. In *Proceedings of the 32nd annual IEEE power electronics specialists conference*. 2 (June): 1230-1236.
- [4] Emadi, A. 2004. Modeling and analysis of multiconverter DC power electronics systems using the generalized state-space averaging method. *IEEE Transaction on Industrial Electronics* 51(3):661-668.
- [5] Ericsen, T. 2000. Power electronics building block—one system approach to power electronics. In *Power engineering summer meeting*. 2 (July): 1216-1218.
- [6] Aguilar, C., F. Canales, J. Arau, J. Sebastian, and J. Uceda. 1997. An integrated battery charger/discharger with power-factor correction. *IEEE Transaction on Industrial Electronics* 44(5):597-603.
- [7] Bekiarov S. B, and A. Emadi. 2002. Uninterruptible power supplies: classification, operation, dynamics, and control. In *Proceedings of the 17th annual IEEE applied power electronics conference*. 1 (March): 597-604.
- [8] Lee, F. C. 2000. The state of art power electronics technologies and future trends. In *Power engineering society summer meeting*. 2 (July): 1229-1232.
- [9] Krishnan R., and S. Srinivasan. 1993. Topologies for uninterruptible power supplies. In *Proceedings of the IEEE international symposium on industrial electronics*. 1 (June): 122-127.
- [10] Liu, X., S. Haque, J. Wang, and G. Lu. 2000. Packaging of integrated power electronics modules using flip-chip technology. In *Proceedings of the 15th IEEE applied power electronics conference*. 1 (February): 290-296.
- [11] Madigan, M. T., R. W. Erichson, and E. H. Ismail. 1999. Integrated high-quality rectifier-regulators. *IEEE Transactions on Industrial Electronics* 46(4):749-758.
- [12] Pressman, A. I. 1991. *Switching Power Supply Design*. New York: McGraw-Hill.
- [13] Shepard, J. D. 2004. Power electronics future. In *Proceedings of the 19th IEEE applied power electronics conference*. 1 (February): 31-34.
- [14] Vanwyk, J. D., and F. C. Lee. 1999. Power electronics technology at the draw of the new millenium status and future. In *Proceedings of the 30th annual IEEE power electronics specialists conference*. 1 (June): 3-12.
- [15] Wilson, T. D. 2000. The evolution of power electronics. *IEEE Transactions on Power Electronics*. 15(3):439-446.
- [16] Banerjee, S., and G. C. Verghese. 2001. *Nonlinear phenomena in power electronics: attractors, bifurcations, chaos, and nonlinear control*. New York: IEEE Press.

- [17] Bartoli, M., A. Reatti, and M. K. Kazimierczuk. 1996. Open loop small signal control to output transfer function of PWM buck converter for CCM: modeling and measurements. In *Proceedings of the 8th annual IEEE electrotechnical conference*. 3 (May): 1203–1206.
- [18] Ross, J. N. 1997. *The Essence of power electronics*. New York: Prentice Hall.
- [19] Stemier, P. K. 2003. Power electronics building block—a platform based approach to power electronics. In *Power engineering society general meeting*. 3 (July): 1360–1365.
- [20] Zhong, N., A. Emadi, J. Mahadavi, and A. Telfus. 2002. SEPIC and BIFRED converters for switched-mode power supplies: a comparative study. In *International telecommunications energy conference*, Montreal, Canada. *Prod. IEEE*, Sept./Oct. 2002, 444–450.
- [21] Murali, V., and C. Tse. 1998. Comparison of small signal dynamics of BIFRED and single stage cascaded boost and flyback converter. In *Power electronics specialists conference*. 2:1111–1117.
- [22] Willers, M., M. Egan, J. Murphy, and S. Dally. Analysis and design of practical BIFRED converter. *IEEE Transactions on Industrial Electronics* 46(4):724–733.

第 5 章 升压型集成拓扑

5.1 升压型集成拓扑的一般结构

对于这种类型的集成系统，升压变换器位于前端，随后是另一个基本的非隔离式或隔离式变换器，它们都共有一个有源开关。升压变换器的输出作为第二个变换器的输入电源，开关闭合，升压电感充电。第二个变换器也将工作于开关闭合状态，当开关断开，升压电感放电。输入电源能量和电感的储能都将传送给升压变换器的输出^[1-7]。

根据变换器中电感的不同工作模式，电路将工作在 CCM-CCM、CCM-DCM、DCM-CCM 和 DCM-DCM 下。

5.2 升压反激变换器

升压反激变换器如图 5-1 所示，升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、开关 Q 、电容 C_1 和输入电源 v_s 组成。

反激变换器由电容 C_1 、开关 Q 、变压器、二极管 D_3 、输出电容 C_{out} 和负载电阻 R 组成。其中，反激变换器和升压变换器共用一个开关 Q ，反激变换器的输入电源 V_{C_1} 来自升压变换器的输出。

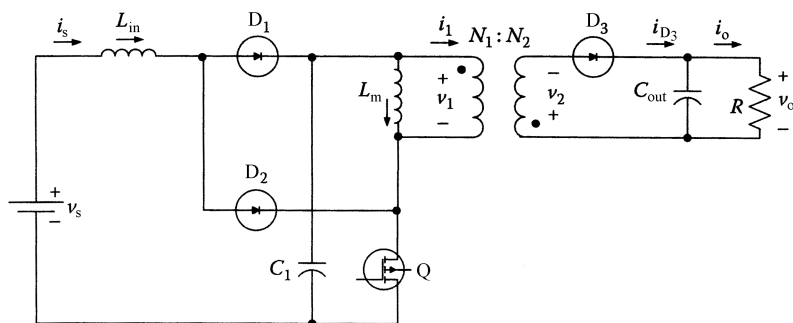


图 5-1 升压反激变换器

5.3 升压双端反激变换器

该拓扑如图 5-2 所示，升压变换器由电感 L_m 、二极管 D_1 、二极管 D_2 、开关 Q_2 、

电容 C_1 和输入电源 v_s 组成，双端反激变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_3 、输出电容 C_{out} 和负载电阻 R 组成。其中，双端反激变换器和升压变换器共用一个开关 Q_2 ，双端反激变换器的输入电源 V_{C_1} 来自升压变换器的输出。

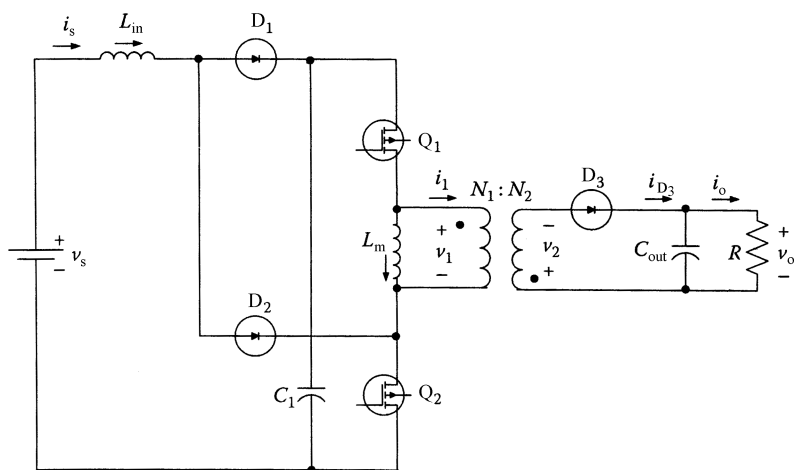


图 5-2 升压双端反激变换器

5.4 升压串/并联反激变换器

如图 5-3 所示，升压变换器由电感 L_{in} 、二极管 D_2 、开关 Q_1 、电容 C_1 、电容 C_2 和输入电源 v_s 组成。

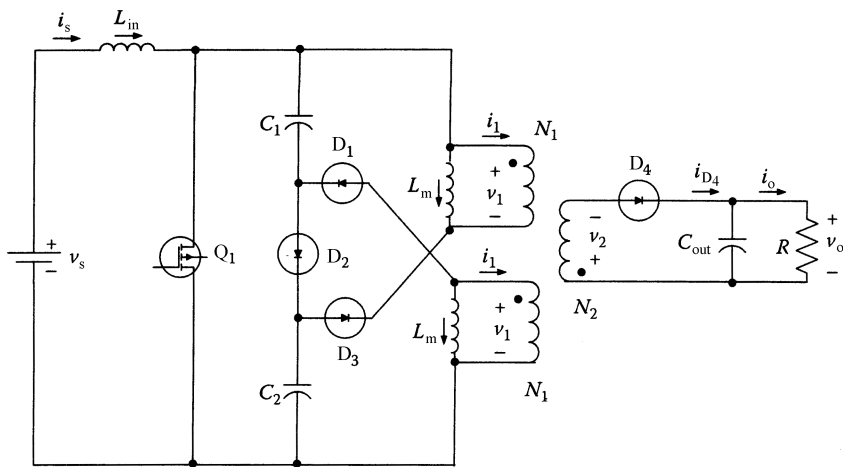


图 5-3 升压串/并联反激变换器

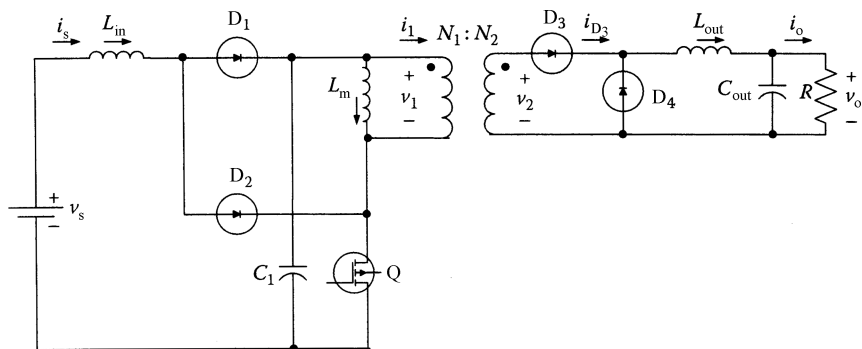


图 5-5 升压正激变换器

正激变换器由电容 C_1 、开关 Q 、变压器、二极管 D_3 、二极管 D_4 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，正激变换器和升压变换器共用一个开关 Q ，正激变换器的输入电源 V_{C_1} 来自升压变换器的输出。

5.7 升压双端正激变换器

升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、开关 Q_2 、电容 C_1 和输入电源 v_s 组成。

双端正激变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_3 、二极管 D_4 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，双端正激变换器和升压变换器共用一个开关 Q_2 ，双端正激变换器的输入电源 V_{C_1} 来自升压变换器的输出。升压双端正激变换器如图 5-6 所示。

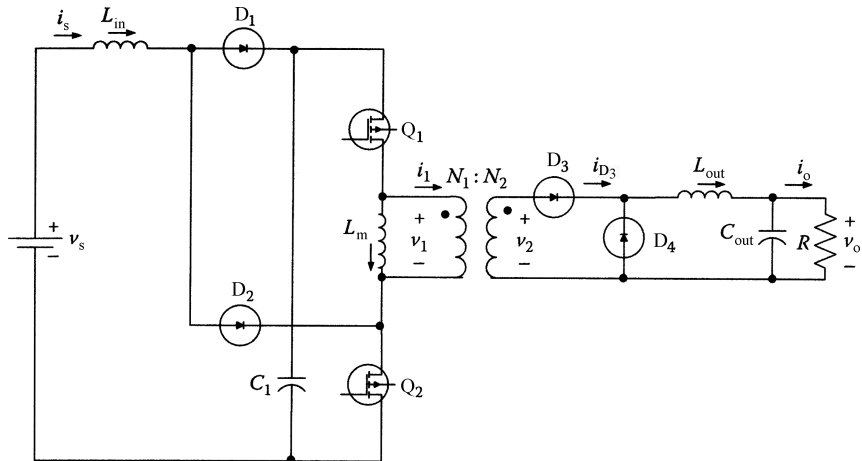


图 5-6 升压双端正激变换器

5.8 升压串/并联正激变换器

升压串/并联正激变换器拓扑如图 5-7 所示, 升压变换器由电感 L_{in} 、二极管 D_2 、开关 Q_1 、电容 C_1 、电容 C_2 和输入电源 v_s 组成。

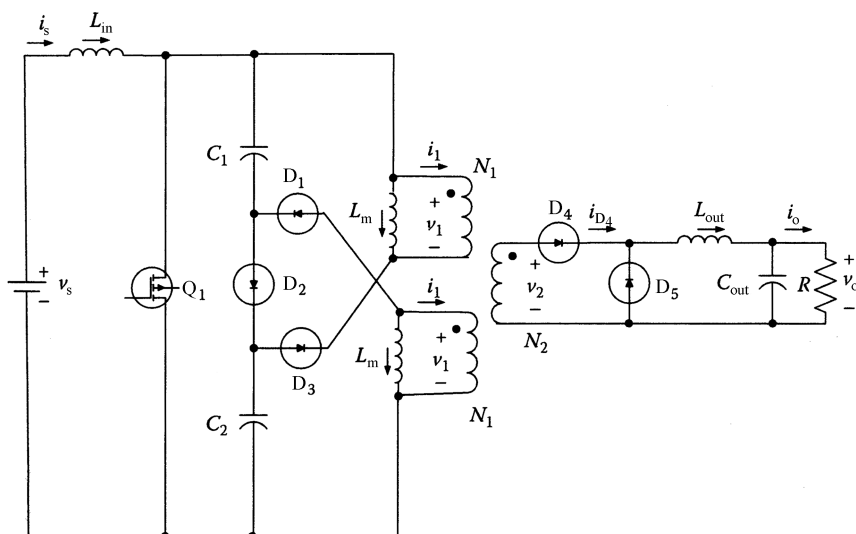


图 5-7 升压串/并联正激变换器

串/并联正激变换器由电容 C_1 、电容 C_2 、开关 Q_1 、变压器、二极管 D_1 、二极管 D_2 、二极管 D_3 、二极管 D_4 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中, 串/并联正激变换器和升压变换器共用一个开关 Q_1 , 串/并联正激变换器的输入电源 V_{C_1} 和 V_{C_2} 来自升压变换器的输出。

5.9 升压并联正激变换器

如图 5-8 所示, 升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、开关 Q_1 、电容 C_1 和输入电源 v_s 组成。

并联正激变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、二极管 D_6 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中, 并联正激变换器和升压变换器共用一个开关 Q_1 , 并联正激变换器的输入电源 V_{C_1} 来自升压变换器的输出。

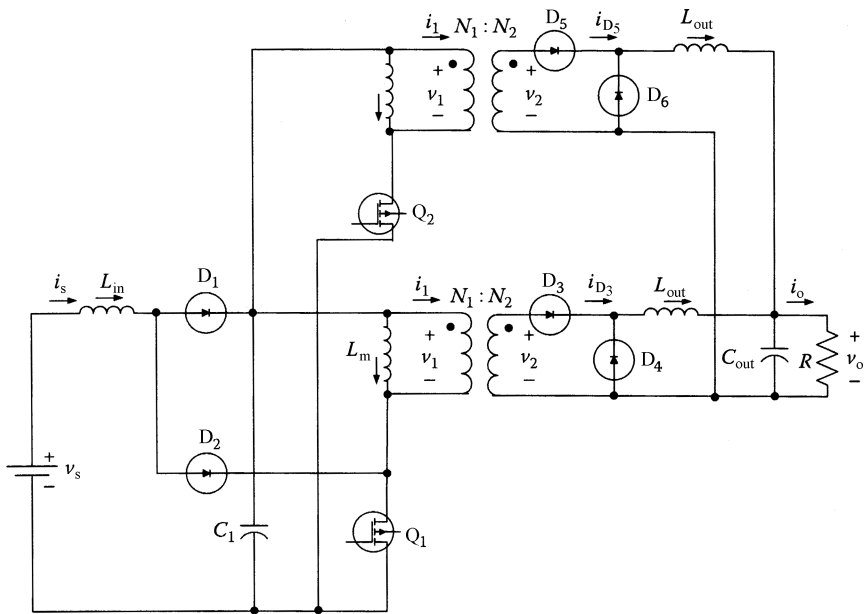


图 5-8 升压并联正激变换器

5.10 升压全桥变换器

如图 5-9 所示，升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、开关 Q_2 、电容 C_1 和输入电源 v_s 组成。

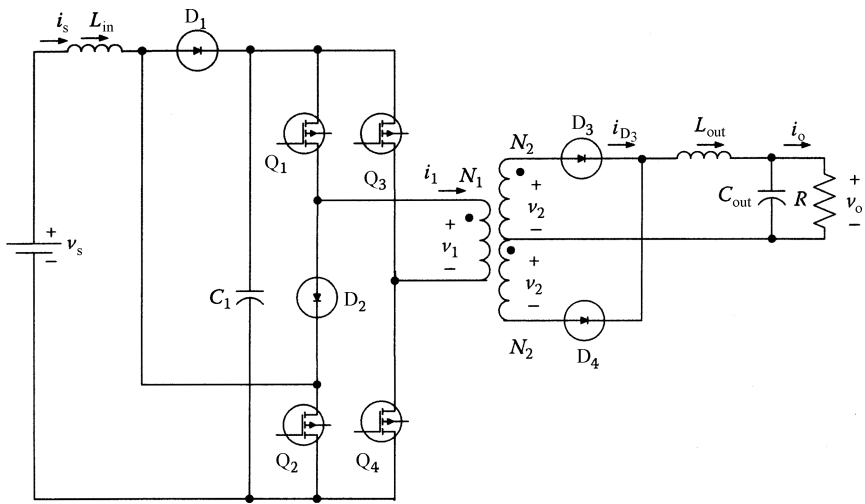


图 5-9 升压全桥变换器

全桥变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、开关 Q_3 、开关 Q_4 、变压器、二极管 D_3 、二极管 D_4 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，全桥变换器和升压变换器共用一个开关 Q_2 ，全桥变换器的输入电源 V_{C_1} 来自升压变换器的输出。

5.11 升压半桥变换器

如图 5-10 所示，升压变换器由电感 L_{in} 、二极管 D_1 、开关 Q_2 、电容 C_1 、电容 C_2 和输入电源 v_s 组成。

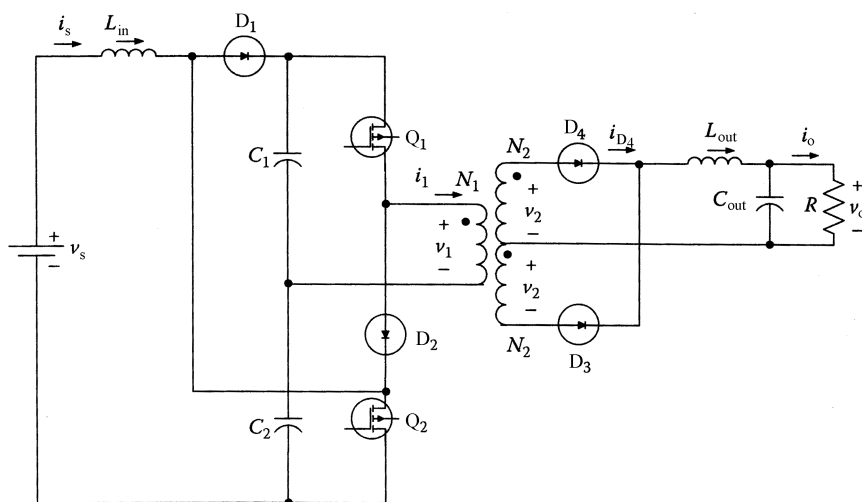


图 5-10 升压半桥变换器

半桥变换器由电容 C_1 、电容 C_2 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_2 、二极管 D_3 、二极管 D_4 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，半桥变换器和升压变换器共用一个开关 Q_2 ，半桥变换器的输入电源 V_{C_1} 来自升压变换器的输出。

5.12 升压推挽式变换器

如图 5-11 所示，升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、开关 Q_1 、电容 C_1 和输入电源 v_s 组成。

推挽式变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_3 、二极管 D_4 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，推挽式变换器和升压变换器共用一个开关 Q_1 ，推挽式变换器的输入电源 V_{C_1} 来自升压变换器的输出^[7]。

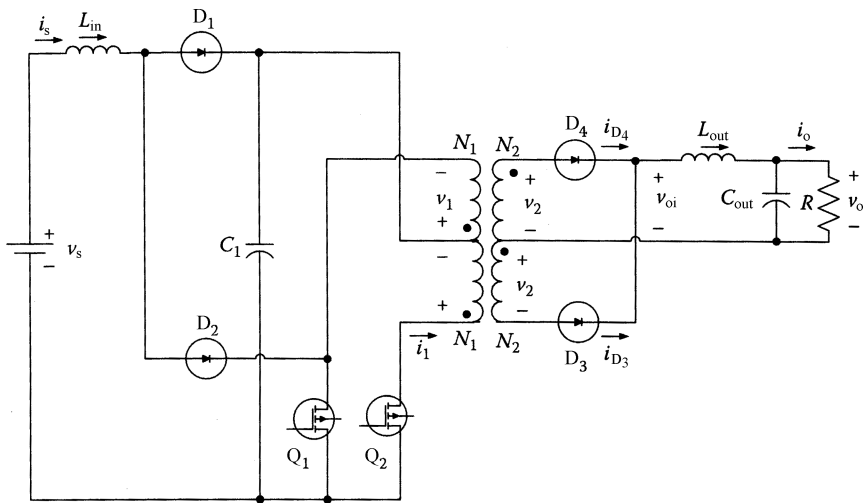


图 5-11 升压推挽式变换器

5.13 升压降压升压变换器

降压升压变换器可以是非隔离式或隔离式的。当为非隔离式时，电路就是一个 SEPIC 变换器，如图 5-12 所示。

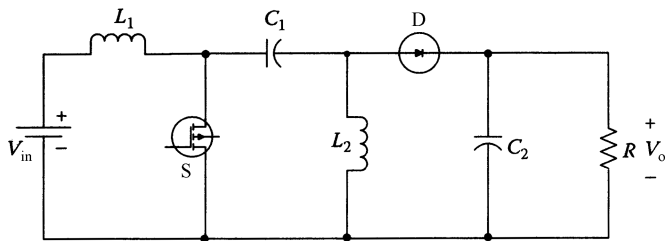


图 5-12 非隔离式 SEPIC 变换器

SEPIC 变换器是一个单端初级线圈电感设备（见图 5-13）。该变换器具有两

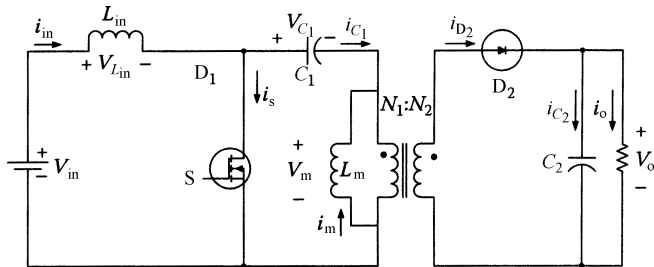


图 5-13 隔离式 SEPIC 变换器

个电感,前端作为升压拓扑,而后端具有降压升压变换器或反激变换器的功能。 C_1 两端的稳态平均电压总是与输入电压 V_{in} 相等。

SEPIC 变换器在大功率因数前置稳压应用中具有特殊的优势。如果两个电感耦合,可实现纹波电流转向。

5.14 升压集成反激整流器/储能变换器

如图 5-14 所示,升压集成反激整流器/储能变换器 (BIFRED) 是将升压变换器拓扑和反激变换器拓扑集成而得的。可清楚地看出,它与隔离式 SEPIC 变换器非常相似,惟一的区别在于输入二极管与输入电感串联。该二极管用于阻止负电流流过,因此可实现隔离式 SEPIC 变换器所不能完成的工作模式^[2,3]。

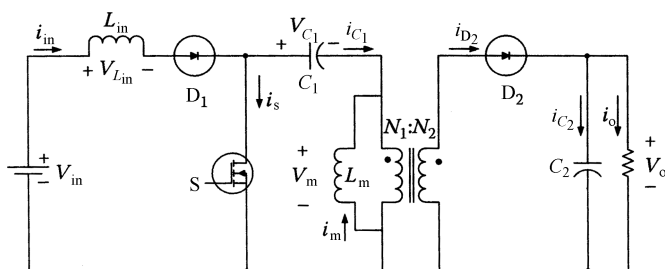


图 5-14 升压集成反激整流器/储能变换器

5.15 降压升压变换器 (Ćuk变换器)

降压升压变换器前端 (见图 5-15) 是一个升压变换器。对于降压变换器,可以是非隔离式或隔离式。当为非隔离式时,电路就变成一个非隔离式 Ćuk 变换器。

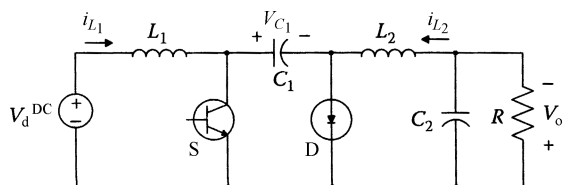


图 5-15 降压升压变换器

根据 Ćuk 博士所提出的“开关的拓扑减少”,该拓扑的特性在于一个接地开

关，与级联不同，它易于隔离和提供不同极性的多种输出。它根据能量传输能力来静态储存电荷，具有高效的电容能量转移能力。

该拓扑的正确用法是作为标准电源的稳压器。不管是离线还是接一个直流电源。同样还适用于反相板级稳压器和实现降压升压级联。

为消除输出纹波，两个电感必须耦合。将两者绕制在同一铁心上来减少耦合系数，达到 $0.9 < k < 1.0$ ，并降低一次侧匝数以产生期望效果。该过程产生一个 RHP 为 0 的控制函数，即无阻尼。无输出纹波将会消除磁铁的高频加热，得到完整的输出波形。

如果在该变换器中具有一个隔离变压器，两个电感可与该变压器集成，这将导致输入和输出纹波为零。在这种情况下，对于直流变压器的实际模型，该变换器是非常理想的。

$$V_{C_1} = V_d + V_o \quad (5-1)$$

当降压升压变换器是非隔离式时，电路将变为隔离式 Ćuk 变换器（见图 5-16）。

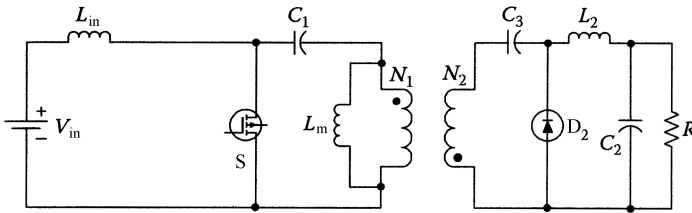


图 5-16 隔离式 Ćuk 变换器

5.16 升压集成降压整流器/储能变换器

升压集成降压整流器/储能变换器将升压变换器拓扑和降压变换器拓扑相集成（见图 5-17）。显而易见，它与隔离式 Ćuk 变换器非常相似，惟一区别在于输入二极管与输入电感相串联^[4]。输入二极管用于阻止负电流流过，因此它可实现隔离式 Ćuk 变换器所无法实现的工作模式。

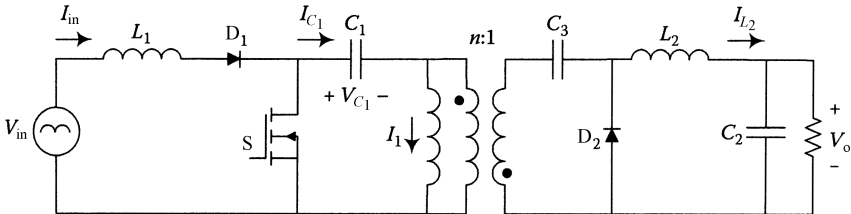


图 5-17 升压集成降压整流器/储能变换器

参 考 文 献

- [1] Madigan, M. T., R. W. Erichson, and E. H. Ismail. 1999. Integrated high-quality rectifier-regulators. *IEEE Transactions on Industrial Electronics* 46(4):749–758.
- [2] Murali, V. S., and C. K. Tse. 1998. Comparison of small-signal dynamics of BIFRED and single-stage cascaded boost-and-flyback PFC converters. In *Proceedings of the 29th annual IEEE power electronics specialists conference*. 1 (June): 1111–1117.
- [3] Willers, M. J., M. G. Egan, J. M. D. Murphy, and S. Daly. 1994. Analysis and design of a practical discontinuous-conduction-mode BIFRED converter. *IEEE Transactions on Industrial Electronics*. 46(4):724–733.
- [4] Johnston, M., and R. Erickson. 1994. Reduction of voltage stress in the full bridge BIBRED by duty ratio and phase shift control. In *Applied power electronics conference and exposition proceedings*. 2:849–3055.
- [5] Albrecht, J. J., J. Yong, and W. A. Peterson. 1995. Boost-buck push-pull converter for very wide input range single stage power conversion. In *Proceedings of the 10th IEEE applied power electronics conference*. 2 (February): 303–8.
- [6] Degusseme, K., D. M. Vande, A. P. Vanden, and J. A. Melkebeek. 2003. Input current distortion of CCM boost PFC converter operated in DCM. *Proceedings of the 34th annual IEEE power electronics specialists conference*. 4 (June): 1685–1690.
- [7] Nie, Z., M. Ferdowsi, and A. Emadi. 2004. Boost integrated push-pull rectifier with power factor correction and output voltage regulation using a new digital control technique. *Proceedings of the IEEE 2004 international telecommunications energy conference*. 1 (September): 59–64.

第 6 章 降压型集成拓扑

6.1 降压集成变换器的概念

对于这种类型的集成变换器，降压变换器位于前端，随后是另一个基本的非隔离式或隔离式变换器。它们都共用一个主动开关，降压变换器的输出作为第二个变换器的输入电源。当开关闭合后，输入电源能量将传输到降压变换器的输出。第二个变换器也工作在开关闭合状态。当开关断开后，降压变换器的输入能量与输出断开^[1-5]。根据变换器中电感的不同工作模式，电路可工作在 CCM-CCM、CCM-DCM、DCM-CCM 和 DCM-DCM 下。

6.2 降压反激变换器

降压反激变换器如图 6-1 所示。降压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_3 、开关 Q 、电容 C_1 和输入电源 v_s 组成。

反激变换器由电容 C_1 、开关 Q 、变压器、二极管 D_2 、二极管 D_3 、二极管 D_4 、输出电容 C_{out} 和负载电阻 R 组成。其中，反激变换器和降压变换器共用一个开关 Q ，反激变换器的输入电源 V_{C_1} 来自于降压变换器的输出^[1]。

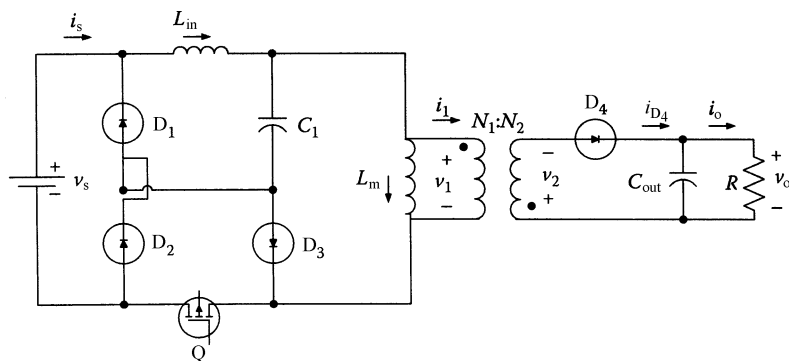


图 6-1 降压反激变换器

6.3 降压双端反激变换器

如图 6-2 所示，降压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_3 、开关 Q_1 、

电容 C_1 和输入电源 v_s 组成。

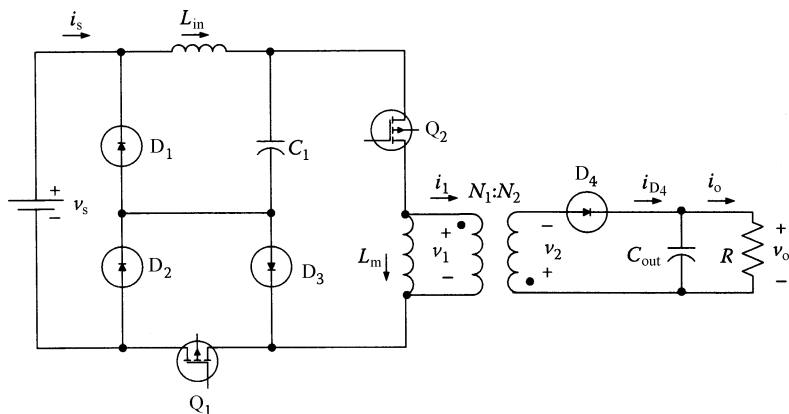


图 6-2 降压双端反激变换器

双端反激变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_2 、二极管 D_3 、二极管 D_4 、输出电容 C_{out} 和负载电阻 R 组成。其中，双端反激变换器和降压变换器共用一个开关 Q_2 ，双端反激变换器的输入电源 V_{C_1} 来自于降压变换器的输出^[1]。

6.4 降压串/并联反激变换器

如图 6-3 所示，降压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、二极管 D_3 、二极管 D_5 、开关 Q_1 、电容 C_1 、电容 C_2 和输入电源 v_s 组成。

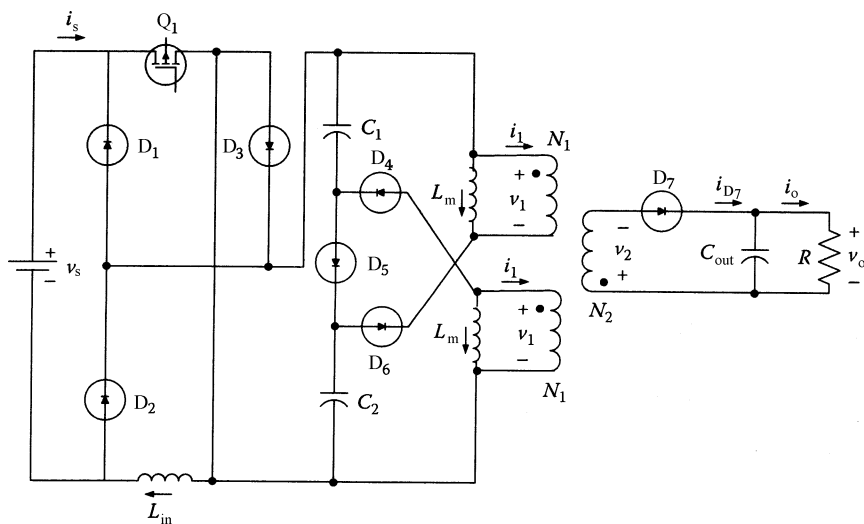


图 6-3 降压串/并联反激变换器

串/并联反激变换器由电容 C_1 、电容 C_2 、开关 Q_1 、变压器、二极管 D_1 、二极管 D_2 、二极管 D_3 、二极管 D_4 、输出电容 C_{out} 和负载电阻 R 组成。其中，串/并联反激变换器和降压变换器共用一个开关 Q_1 ，串并联反激变换器的输入电源 V_{C_1} 和 V_{C_2} 来自于降压变换器的输出^[1]。

6.5 降压并联反激变换器

如图 6-4 所示，在此配置中，降压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_3 、开关 Q_1 、电容 C_1 和输入电源 v_s 组成。

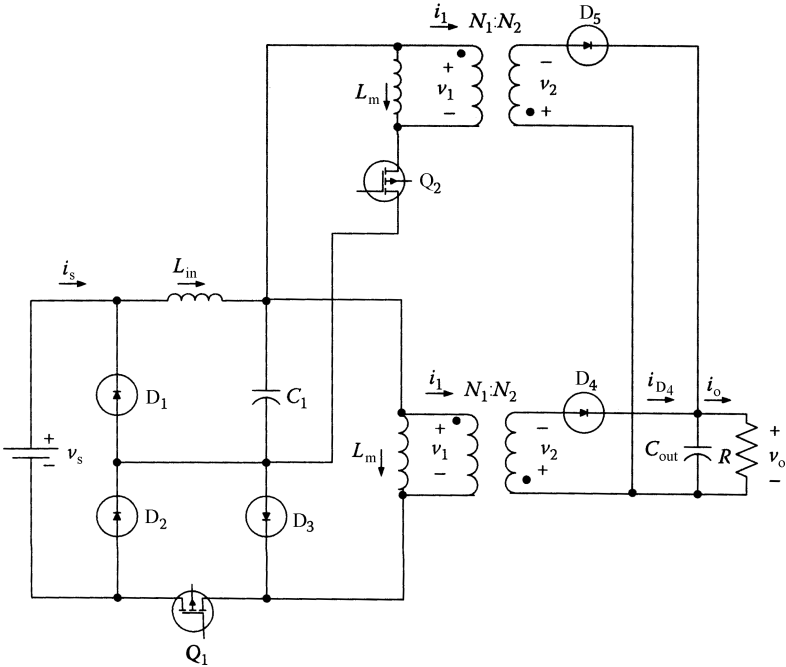


图 6-4 降压并联反激变换器

并联反激变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_2 、二极管 D_3 、二极管 D_4 、二极管 D_5 、输出电容 C_{out} 和负载电阻 R 组成。其中，并联反激变换器和降压变换器共用一个开关 Q_1 ，并联反激变换器的输入电源 V_{C_1} 来自于降压变换器的输出。

6.6 降压正激变换器

如图 6-5 所示，降压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_3 、开关 Q 、电

容 C_1 和输入电源 v_s 组成。

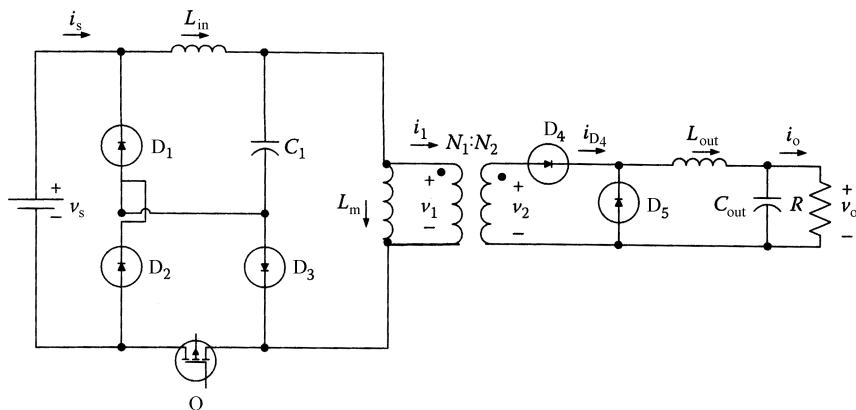


图 6-5 降压正激变换器

正激变换器由电容 C_1 、开关 Q 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、输出电容 C_{out} 、输出电感 L_{out} 和负载电阻 R 组成。其中，正激变换器和降压变换器共用一个开关 Q ，正激变换器的输入电源 V_{C_1} 来自于降压变换器的输出。

6.7 降压双端正激变换器

如图 6-6 所示，降压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_3 、开关 Q_1 、电容 C_1 和输入电源 v_s 组成。

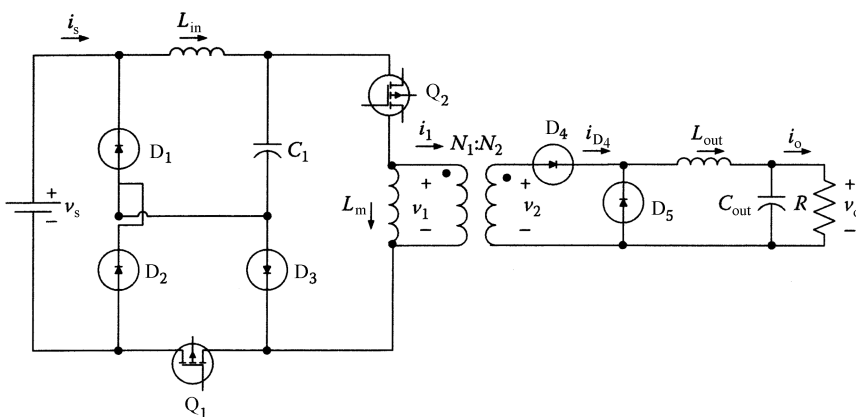


图 6-6 降压双端正激变换器

双端正激变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、输出电容 C_{out} 、输出电感 L_{out} 和负载电阻 R 组成。其中，双

端正激变换器和降压变换器共用一个开关 Q_2 ，双端正激变换器的输入电源 V_{C_1} 来自于降压变换器的输出^[1]。

6.8 降压串/并联正激变换器

如图 6-7 所示，降压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_3 、开关 Q_1 、电容 C_1 和输入电源 v_s 组成。

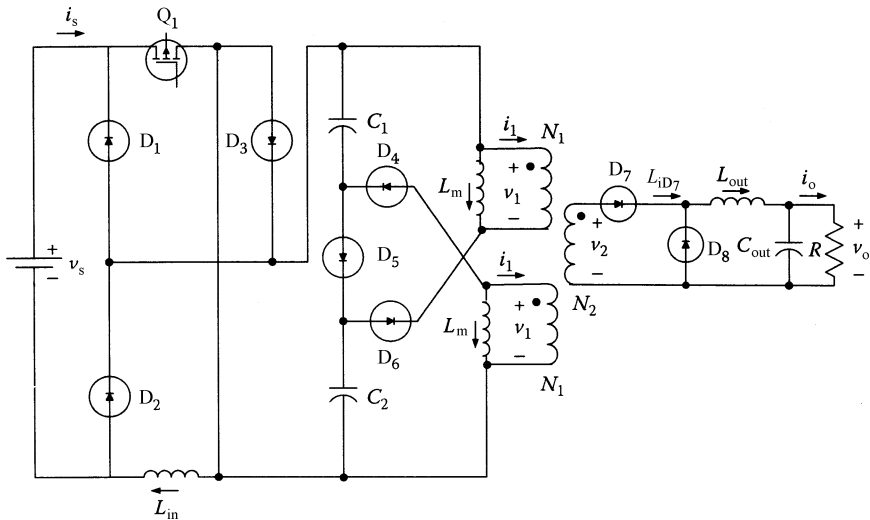


图 6-7 降压串/并联正激变换器

串/并联正激变换器由电容 C_1 、电容 C_2 、开关 Q_1 、变压器、二极管 D_1 、二极管 D_2 、二极管 D_3 、二极管 D_4 、二极管 D_5 、二极管 D_6 、二极管 D_7 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，串/并联正激变换器和降压变换器共用一个开关 Q_1 ，串/并联正激变换器的输入电源 V_{C_1} 和 V_{C_2} 来自于降压变换器的输出。

6.9 降压并联正激变换器

如图 6-8 所示，降压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_3 、开关 Q_1 、电容 C_1 和输入电源 v_s 组成。

并联正激变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、二极管 D_6 、二极管 D_7 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，并联正激变换器和降压变换器共用一个开关 Q_1 ，并联正激变换器的输入电源 V_{C_1} 来自于降压变换器的输出^[1]。

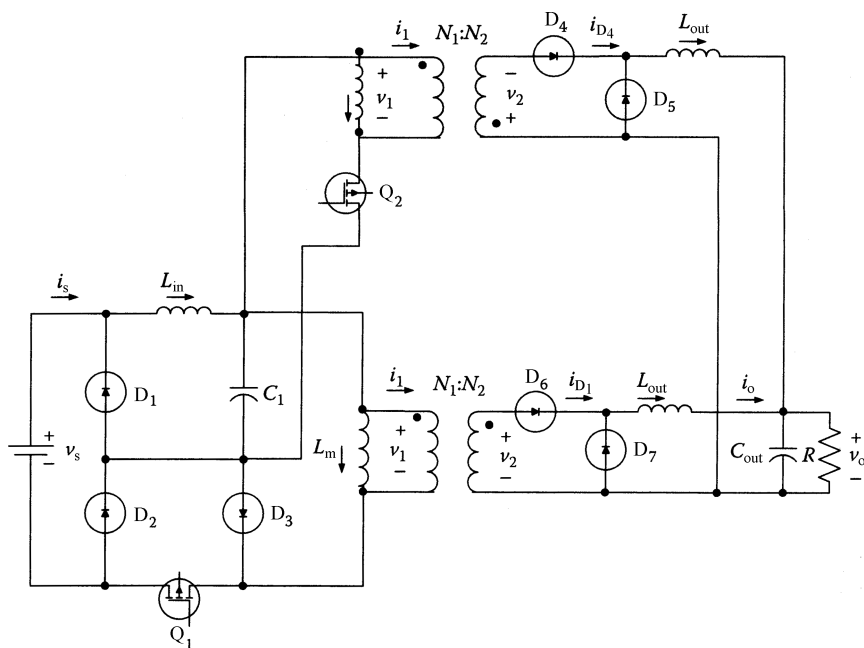


图 6-8 降压并联正激变换器

6.10 降压全桥变换器

如图 6-9 所示，降压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_3 、开关 Q_2 、电容 C_1 和输入电源 v_s 组成。

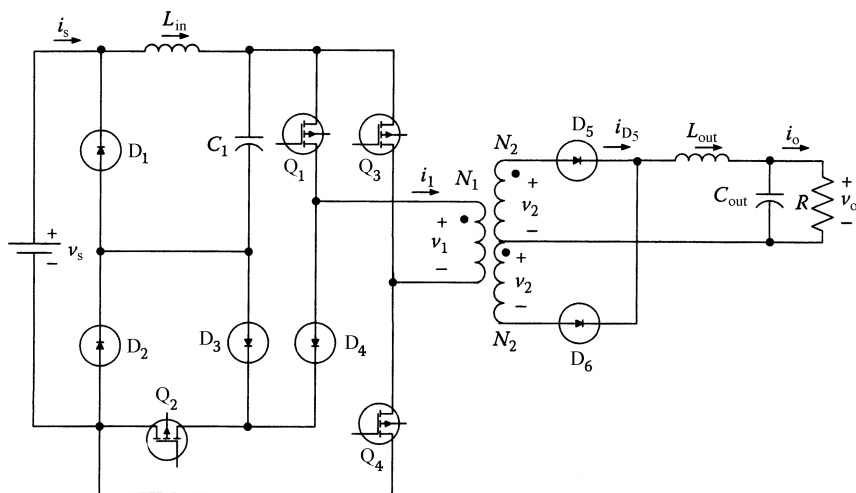


图 6-9 降压全桥变换器

全桥变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、开关 Q_3 、开关 Q_4 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、二极管 D_6 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，全桥变换器和降压变换器共用一个开关 Q_2 ，全桥变换器的输入电源 V_{C_1} 来自于降压变换器的输出。

6.11 降压半桥变换器

如图 6-10 所示，降压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_3 、开关 Q_2 、电容 C_1 、电容 C_2 和输入电源 v_s 组成。

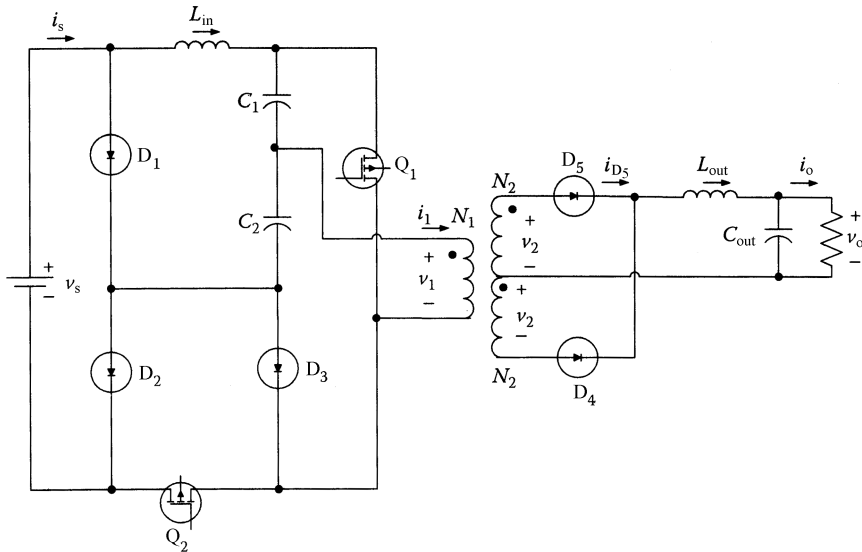


图 6-10 降压半桥变换器

半桥变换器由电容 C_1 、电容 C_2 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_2 、二极管 D_3 、二极管 D_4 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，半桥变换器和降压变换器共用一个开关 Q_2 ，半桥变换器的输入电源 V_{C_1} 来自于降压变换器的输出。

6.12 降压推挽式变换器

如图 6-11 所示，降压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_3 、开关 Q_1 、电容 C_1 和输入电源 v_s 组成。

推挽式变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，推挽式

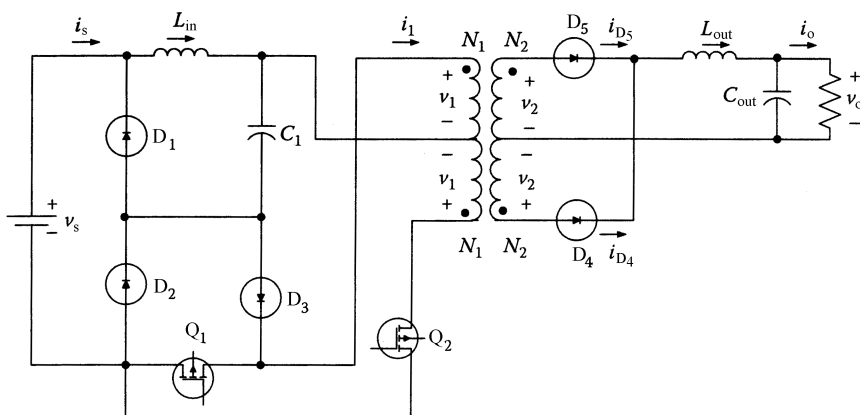


图 6-11 降压推挽式变换器

变换器和降压变换器共用一个开关 Q_1 ，推挽式变换器的输入电源 V_{C_1} 来自于降压变换器的输出^[1]。

参 考 文 献

- [1] Nie, Z. 2005. Integrated switched-mode power supplies. PhD dissertation, Illinois Institute of Technology.
- [2] Hirachi, K., and M. Nakaoka. 1998. Improved control strategy on buck-type PFC converters. *Electronic Letters* 31(12):1162–1163.
- [3] Bryant, B., and M. K. Kazimierzuk. 2002. Derivation of the buck-boost PWM DC-DC converter circuit topology. In *IEEE international symposium on circuits and systems*. 5 (May): 841–844.
- [4] Chen, J., and C. Chang. 2001. Analysis and design of SEPIC converter in boundary conduction mode for universal-line power factor correction applications. In *Proceedings of the 32nd annual IEEE power electronics specialists conference*. 2 (June): 742–747.
- [5] Kursun, V., S. G. Narendra, V. K. De, and E. G. Friedman. 2003. Analysis of buck converter for on-chip integration with a dual supply voltage microprocessor. *IEEE Transactions on Very Large Scale Integration* 11(3):514–522.

第 7 章 降压升压型集成拓扑

7.1 降压升压型集成拓扑的结构

对于这种集成变换器，降压升压变换器位于前端，之后是另一种基本的非隔离式或隔离式变换器^[1-13]。

它们共用一个主动开关。降压升压变换器的输出作为第二个变换器的输入。当开关导通后，降压升压电感充电。第二个变换器也工作在开关导通状态。当开关断开后，电感放电。电感储存的能量被转换成升压输出。

根据变换器中电感的不同操作模式，电路将工作在 CCM-CCM、CCM-DCM、DCM-CCM 和 DCM-DCM 下。

7.2 降压升压反激变换器

降压升压反激变换器的基本拓扑如图 7-1 所示。降压升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、二极管 D_3 、开关 Q 、电容 C_1 和输入电源 v_s 组成。输入电感 L_{in} 将工作在 DCM 下。

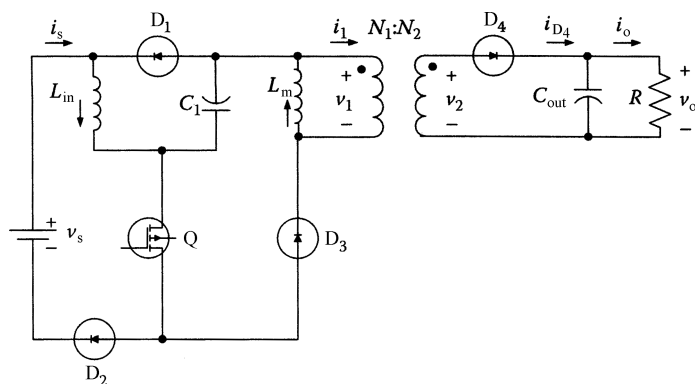


图 7-1 降压升压反激变换器

反激变换器由电容 C_1 、开关 Q 、变压器，二极管 D_3 、二极管 D_4 、输出电容 C_{out} 和负载电阻 R 组成。其中，反激变换器和降压升压变换器共用一个开关 Q ，反激变换器的输入电源 V_{C_1} 来自于降压升压变换器的输出。

7.3 降压升压双端反激变换器

降压升压双端反激变换器如图 7-2 所示。降压升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、二极管 D_3 、开关 Q_2 、电容 C_1 和输入电源 v_s 组成。

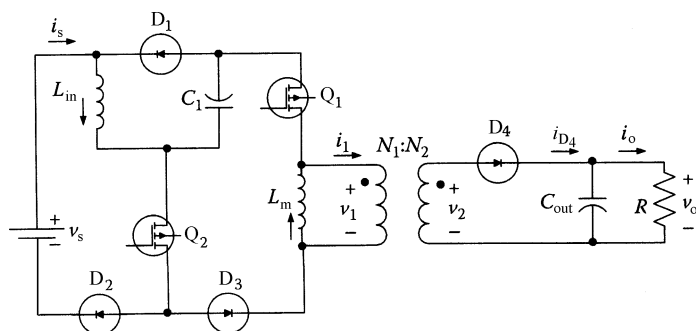


图 7-2 降压升压双端反激变换器

双端反激变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_2 、二极管 D_3 、二极管 D_4 、输出电容 C_{out} 和负载电阻 R 组成。其中，双端反激变换器和降压升压变换器共用一个开关 Q_2 ，双端反激变换器的输入电源 V_{C_1} 来自于降压升压变换器的输出^[1]。

7.4 降压升压串/并联反激变换器

降压升压串/并联反激变换器如图 7-3 所示。降压升压变换器由电感 L_{in} 、二

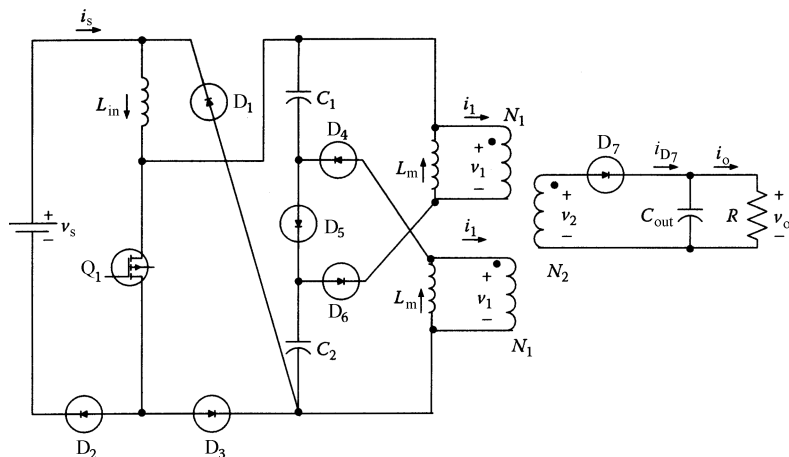


图 7-3 降压升压串/并联反激变换器

极管 D_1 、二极管 D_2 、二极管 D_3 、二极管 D_5 、开关 Q_1 、电容 C_1 、电容 C_2 和输入电源 v_s 组成。

串/并联反激变换器由电容 C_1 、电容 C_2 、开关 Q_1 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、二极管 D_6 、二极管 D_7 、输出电容 C_{out} 和负载电阻 R 组成。其中，串/并联反激变换器和降压升压变换器共用一个开关 Q_1 ，串/并联反激变换器的输入电源 V_{C_1} 和 V_{C_2} 来自降压升压变换器的输出。

7.5 降压升压并联反激变换器

降压升压并联反激变换器如图 7-4 所示。降压升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、二极管 D_3 、开关 Q_1 、电容 C_1 和输入电源 v_s 组成。

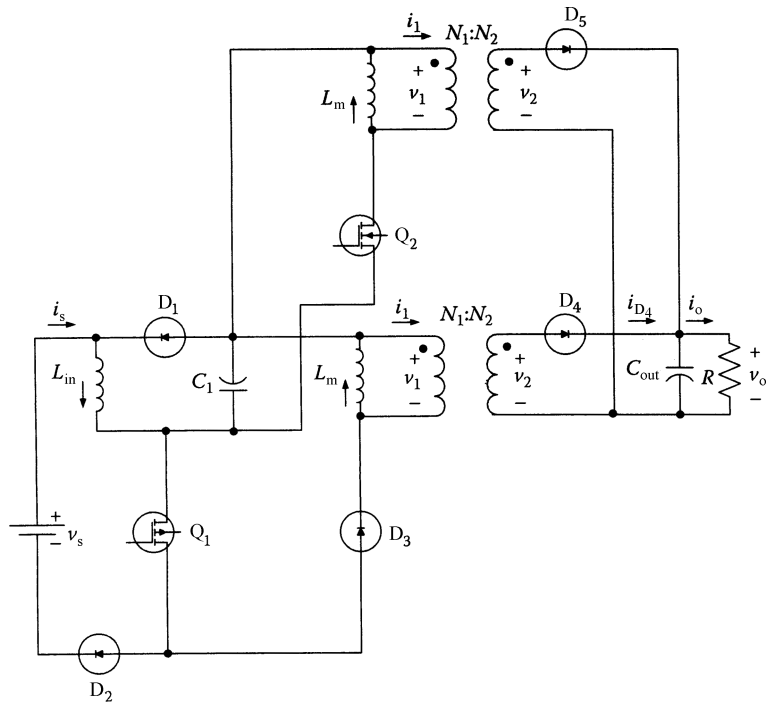


图 7-4 降压升压并联反激变换器

并联反激变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、输出电容 C_{out} 和负载电阻 R 组成。其中，并联反激变换器和降压升压变换器共用一个开关 Q_1 ，并联反激变换器的输入电源 V_{C_1} 来自降压升压变换器的输出。

7.6 降压升压正激变换器

降压升压正激变换器如图 7-5 所示。降压升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、二极管 D_3 、开关 Q_2 、电容 C_1 和输入电源 v_s 组成。

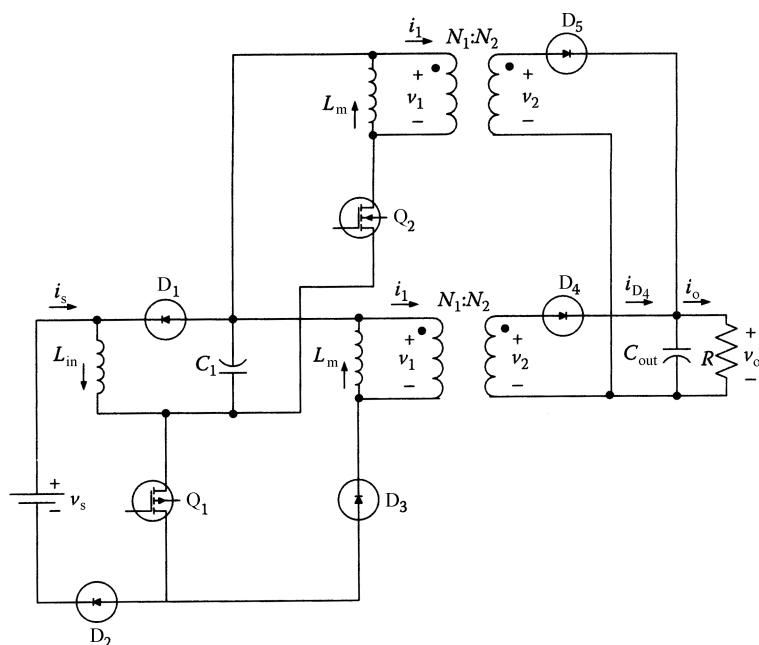


图 7-5 降压升压正激变换器

正激变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、输出电容 C_{out} 和负载电阻 R 组成。其中，正激变换器和降压升压变换器共用一个开关 Q_2 ，正激变换器的输入电源 V_{C_1} 来自降压升压变换器的输出。

7.7 降压升压双端正激变换器

降压升压双端正激变换器如图 7-6 所示。降压升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、二极管 D_3 、开关 Q_2 、电容 C_1 和输入电源 v_s 组成。

双端正激变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、输出电容 C_{out} 和负载电阻 R 组成。其中，双端正激变换器和降压升压变换器共用一个开关 Q_2 ，双端正激变换器的输入电源 V_{C_1} 来自降压升压变换器的输出。

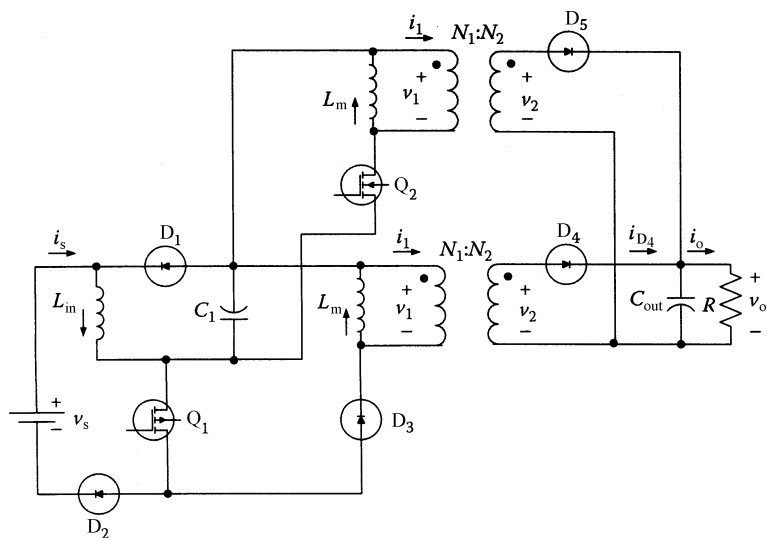


图 7-6 降压升压双端正激变换器

7.8 降压升压串/并联正激变换器

降压升压串/并联正激变换器如图 7-7 所示。降压升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、二极管 D_3 、二极管 D_5 、开关 Q_1 、电容 C_1 、电容 C_2 和输入电源 v_s 组成。

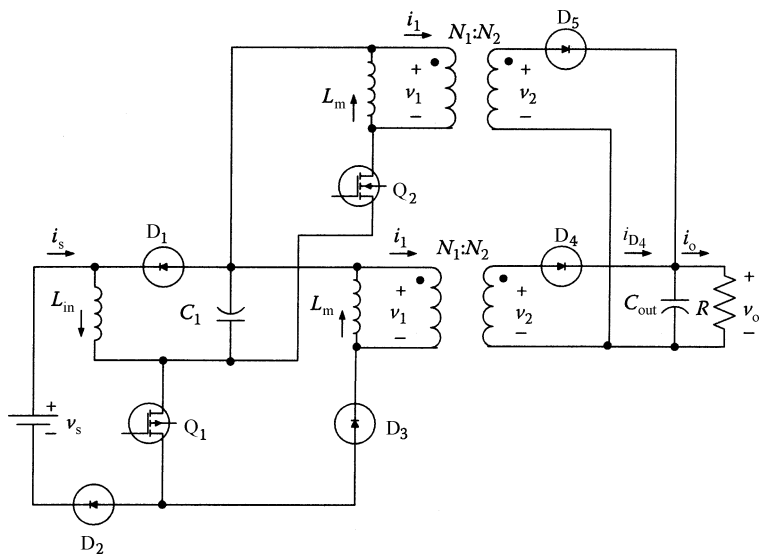


图 7-7 降压升压串/并联正激变换器

串/并联正激变换器由电容 C_1 、开关 Q_1 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、输出电容 C_{out} 和负载电阻 R 组成。其中，串/并联正激变换器和降压升压变换器共用一个共用一个开关 Q_1 ，串/并联正激变换器的输入电源 V_{C_1} 和 V_{C_2} 来自降压升压变换器的输出。

7.9 降压升压并联正激变换器

降压升压并联正激变换器如图 7-8 所示。降压升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、二极管 D_3 、开关 Q_1 、电容 C_1 和输入电源 v_s 组成。

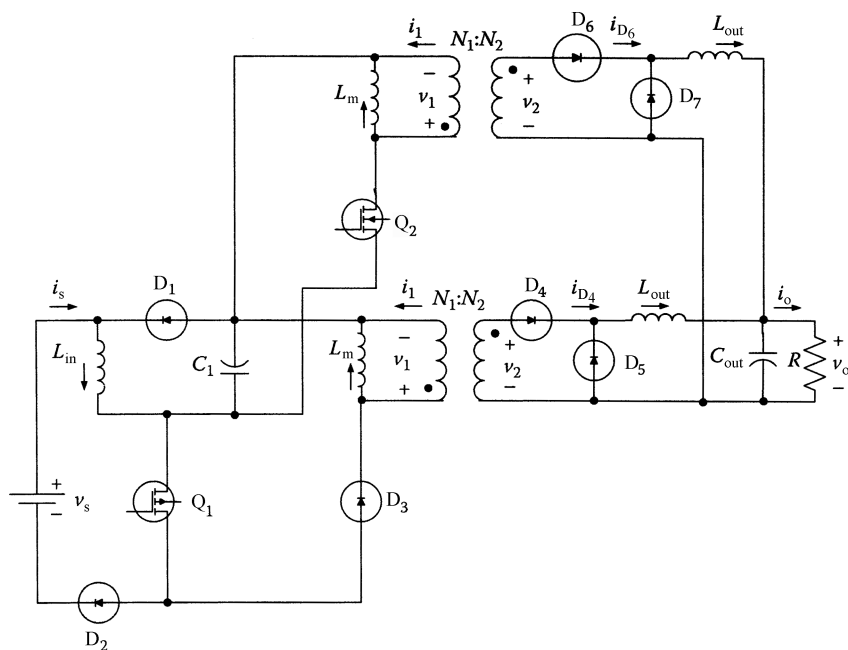


图 7-8 降压升压并联正激变换器

并联正激变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、二极管 D_6 、二极管 D_7 、输出电感 L_{out} 和负载电阻 R 组成。其中，并联正激变换器和降压升压变换器共用一个开关 Q_1 ，并联正激变换器的输入电源 V_{C_1} 来自降压升压变换器的输出。

7.10 降压升压全桥变换器

降压升压全桥变换器如图 7-9 所示。降压升压变换器由电感 L_{in} 、二极管 D_1 、

开关 Q_2 、电容 C_1 和输入电源 v_s 组成。

全桥变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、开关 Q_3 、开关 Q_4 、变压器、二极管 D_2 、二极管 D_3 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，全桥变换器和降压升压变换器共用一个开关 Q_2 ，全桥变换器的输入电源 V_{C_1} 来自降压升压变换器的输出。

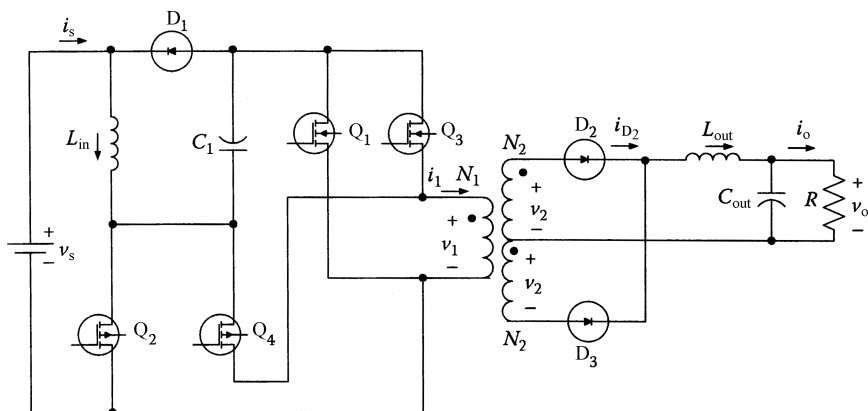


图 7-9 降压升压全桥变换器

7.11 降压升压半桥变换器

降压升压半桥变换器如图 7-10 所示。降压升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、二极管 D_3 、开关 Q_2 、电容 C_1 、电容 C_2 和输入电源 v_s 组成。

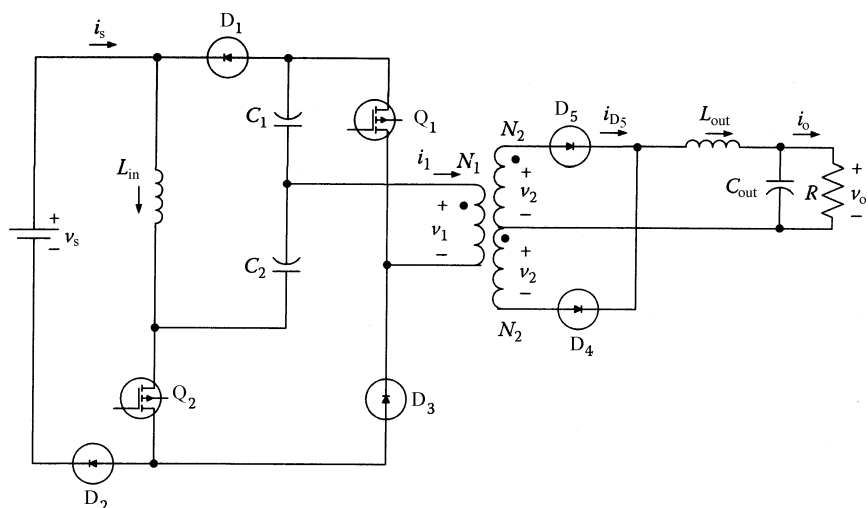


图 7-10 降压升压半桥变换器

半桥变换器由电容 C_1 、电容 C_2 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，半桥变换器和降压升压变换器共用一个开关 Q_2 ，半桥变换器的输入电源 V_C 来自于降压升压变换器的输出。

7.12 降压升压推挽式变换器

降压升压推挽式变换器如图 7-11 所示。降压升压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_2 、二极管 D_3 、开关 Q_1 、开关 Q_2 、电容 C_1 和输入电源 v_s 组成。

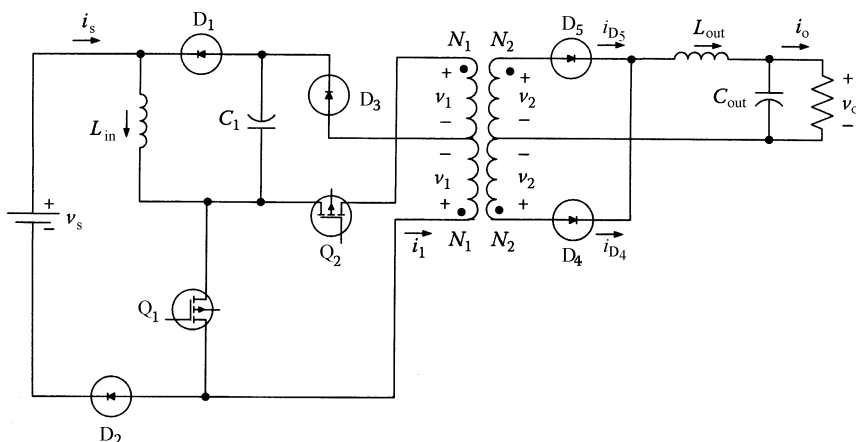


图 7-11 降压升压推挽式变换器

推挽式变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，推挽式变换器和降压升压变换器共用一个开关 Q_1 ，推挽式变换器的输入电源 V_{C_1} 来自于降压升压变换器的输出。

7.13 反激正激变换器

反激正激变换器如图 7-12 所示。反激变换器由输出电容 C_{out} 、开关 Q 、变压器、二极管 D_3 和负载电阻 R 组成。

正激变换器由开关 Q 、变压器、二极管 D_1 、二极管 D_2 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，反激变换器和正激变换器共用开关 Q 、变压器和输出电容 C_{out} ，反激变换器的输入电源 V_{C_1} 也是正激变换器的输入电源。

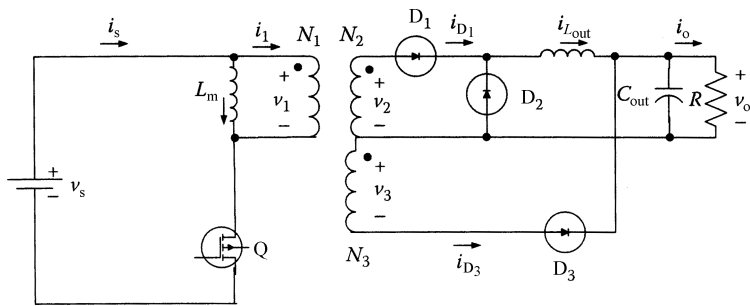


图 7-12 反激正激变换器

7.14 反激全桥变换器

反激全桥变换器如图 7-13 所示。反激变换器由输出电容 C_1 、开关 Q_1 、变压器和二极 D₁ 组成。

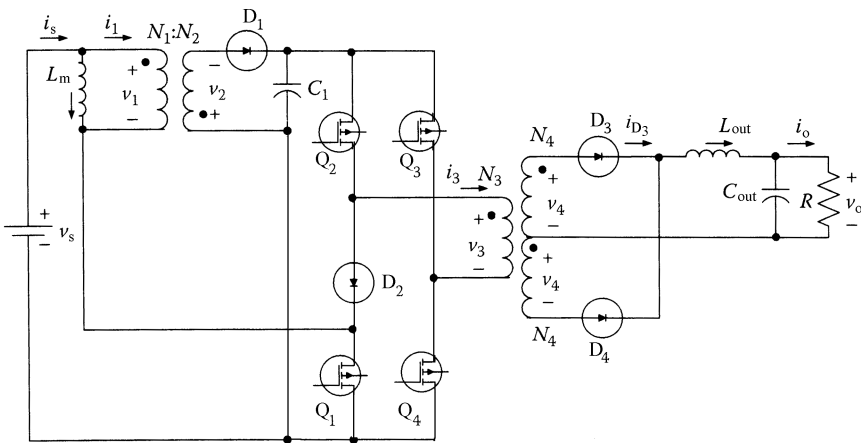


图 7-13 反激全桥变换器

全桥变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、开关 Q_3 、开关 Q_4 、变压器、二极管 D_3 、二极管 D_4 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，全桥变换器和反激变换器共用一个开关 Q_1 ，全桥变换器的输入源 V_{C_1} 来自于反激变换器的输出。

7.15 反激半桥变换器

反激半桥变换器如图 7-14 所示。反激变换器由输出电容 C_1 、开关 Q_1 、变

器和二极管 D_1 组成, 其中 $V_C = 2V_{C_1} = 2V_{C_2}$ 。

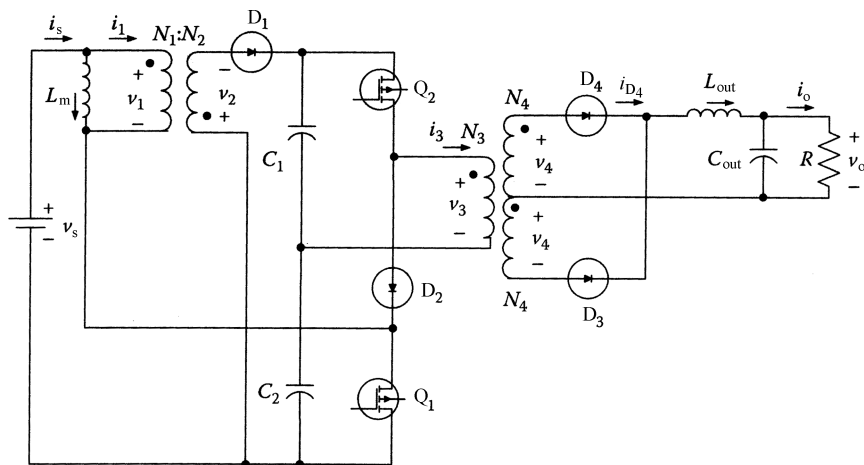
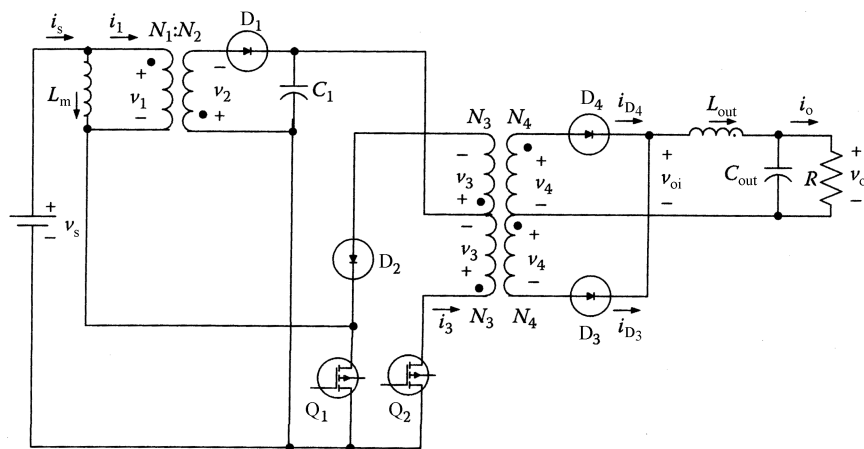


图 7-14 反激半桥变换器

半桥变换器由电容 C_1 、电容 C_2 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_2 、二极管 D_3 、二极管 D_4 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中，半桥变换器和反激变换器共用一个开关 Q_1 ，半桥变换器的输入电源 V_c 来自于反激变换器的输出。

7.16 反激推挽式变换器

反激推挽式变换器如图 7-15 所示。反激变换器由输出电容 C_1 、开关 Q_1 、变压器和二极管 D_1 组成。



推挽式变换器由电容 C_1 、开关 Q_1 、开关 Q_2 、变压器、二极管 D_2 、二极管 D_3 、二极管 D_4 、输出电感 L_{out} 、输出电容 C_{out} 和负载电阻 R 组成。其中, 推挽式变换器和反激变换器共用一个开关 Q_1 , 推挽式变换器的输入电源 V_{C_1} 来自于反激变换器的输出。

参 考 文 献

- [1] Nie, Z. 2005. Integrated switched-mode power supplies. PhD dissertation, Illinois Institute of Technology.
- [2] Bryant, B., and M. K. Kazimierzuk. 2002. Derivation of the buck-boost PWM DC-DC converter circuit topology. In *IEEE international symposium on circuits and systems*. 5 (May): 841–844.
- [3] Chen, J., and C. Chang. 2001. Analysis and design of SEPIC converter in boundary conduction mode for universal-line power factor correction applications. In *Proceedings of the 32nd annual IEEE power electronics specialists conference*. 2 (June): 742–747.
- [4] Chen, J., D. Maksimovic, and R. Erickson. 2002. Buck boost PWM converters having two independently controlled switches. In *Proceedings of the 33rd annual IEEE power electronics specialists conference*. 2 (June): 736–741.
- [5] Chrysiss, G. 1989. *High frequency switching power supplies*. New York: McGraw-Hill.
- [6] Cuk, S., and R. D. Middlebrook. 1977. A general unified approach to modeling switching DC-DC converters in discontinuous conduction mode. In *Proceedings of the IEEE power electronics specialist conference*. 1 (June): 160–179.
- [7] Degusseme, K., D. M. Vande, A. P. Vanden, and J. A. Melkebeek. 2003. Input current distortion of CCM boost PFC converter operated in DCM. In *Proceedings of the 34th annual IEEE power electronics specialists conference*. 4 (June): 1685–90.
- [8] Dian, D. M. 1991. Inverter topologies and control techniques for sinusoidal output power supplies. In *Proceedings of the 6th annual IEEE applied power electronics conference*. 1 (March): 81–87.
- [9] Sahu, B., and G. A. Rincon. 2004. A low voltage, dynamic, noninverting, synchronous buck-boost converter for portable applications. *IEEE Transactions on Power Electronics*. 19(2):443–452.
- [10] Stmieri, P. K. 2003. Power electronics building block—a platform based approach to power electronics. In *Power Engineering Society general meeting*. 3 (July): 1360–1365.
- [11] Wang, C. 2003. A novel single-stage full-bridge buck-boost inverter. In *Proceedings of the 18th IEEE applied power electronics conference*. 1 (February): 51–57.
- [12] Ma, K. W., and Y. S. Lee. 1996. An integrated flyback converter for DC uninterruptible power supply. *IEEE Transactions on Power Electronics*. 11(2):318–27.
- [13] Murali, V. S., and C. K. Tse. 1998. Comparison of small-signal dynamics of BIFRED and single-stage cascaded boost-and-flyback PFC converters. In *Proceedings of the 29th annual IEEE power electronics specialists conference*. 1 (June): 1111–1117.

第 8 章 其他类型的集成拓扑

8.1 其他类型的集成拓扑概述

其他类型的集成变换器可以看作两个或更多个基本变换器的并联结构^[1-9]。以两个基本并联变换器为例，它们共用一个主动开关和一个输入电压源。

当集成变换器以固定开关频率和占空比工作在开环控制回路时，输出电压可以通过设定合适的变换器参数来调节。当工作在闭环控制回路时，有以下两种控制方法：① 通过研究变换器的特性，只调节其中一个参数；② 交替调节两个输出电压。

多输出电压可以为自定义输出提供不同的输出电压和质量。另一方面，这也增加了变换器密度。

8.2 降压-降压变换器

降压-降压变换器如图 8-1 所示，两个变换器共用一个通用开关 Q 和输入电压。其中一个降压变换器的组成包括：开关 Q 、二极管 D_1 、二极管 D_2 、电感 L_{in1} 、输出电容 C_{out1} 、电阻 R 和输出电压 v_{o1} 。另一个降压变换器由以下 6 部分组成：开关 Q 、二极管 D_3 、电感 L_{in2} 、输出电容 C_{out2} 、电阻 R 和输出电压 v_{o2} 。

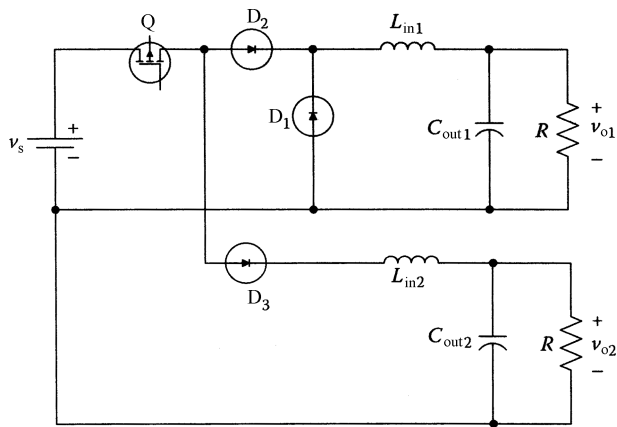


图 8-1 降压-降压变换器

8.3 降压-降压升压变换器

降压-降压升压变换器如图 8-2 所示，两个变换器共用一个开关 Q 和输入电压。降压变换器由以下 7 部分组成：开关 Q 、二极管 D_1 、二极管 D_2 、电感 L_{in1} 、输出电容 C_{out1} 、电阻 R 和输出电压 v_{o1} 。降压升压变换器包括：开关 Q 、二极管 D_3 、二极管 D_4 、输出电容 C_{out2} 、电阻 R 和输出电压 v_{o2} 。

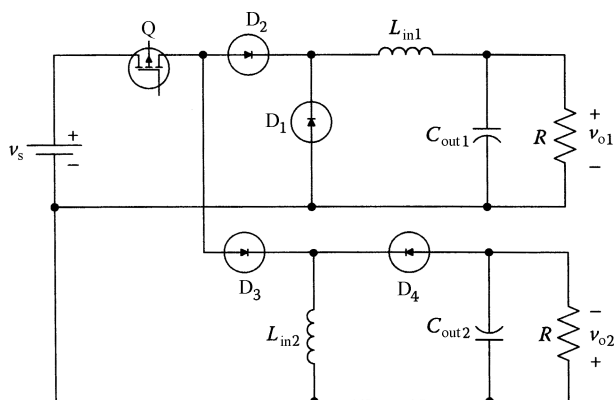


图 8-2 降压-降压升压变换器

8.4 降压-Zeta 变换器

降压-Zeta 变换器如图 8-3 所示。对于降压-Zeta 变换器的双重变换器结构，两个变换器共用一个开关 Q 和输入电压。降压变换器由开关 Q 、二极管 D_1 、二

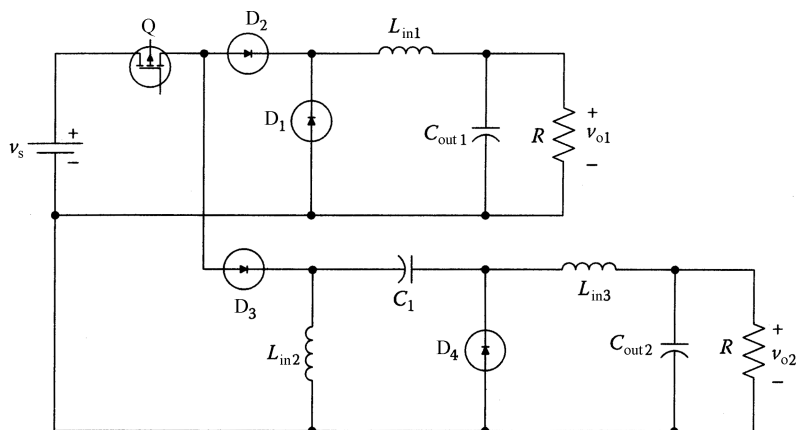


图 8-3 降压-Zeta 变换器

极管 D_2 、电感 L_{in1} 、输出电容 C_{out1} 、电阻 R 和输出电压 v_{o1} 组成。Zeta 变换器由开关 Q 、二极管 D_3 、二极管 D_4 、电容 C_1 、输出电容 C_{out2} 、电感 L_{in2} 、电感 L_{in3} 、电阻 R 和输出电压 v_{o2} 组成。

8.5 降压升压-降压升压变换器

降压升压-降压升压变换器如图 8-4 所示，两个变换器共用一个开关 Q 和输入电压。其中一个降压升压变换器由开关 Q 、二极管 D_1 、二极管 D_2 、输出电容 C_{out1} 、电感 L_{in1} 、电阻 R 和输出电压 v_{o1} 组成。另一个降压升压变换器由以下部分组成：开关 Q 、二极管 D_3 、二极管 D_4 、输出电容 C_{out2} 、电感 L_{in2} 、电阻 R 和输出电压 v_{o2} 。

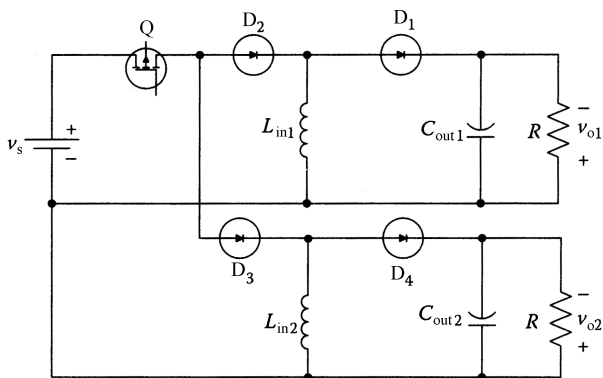


图 8-4 降压升压-降压升压变换器

8.6 Zeta-降压升压变换器

Zeta-降压升压变换器如图 8-5 所示。对于 Zeta 变换器加降压升压双重变换器，它们共用一个开关 Q 和输入电压。Zeta 变换器由开关 Q 、二极管 D_1 、二极管 D_2 、输出电容 C_{out1} 、电感 L_{in1} 、电感 L_{in2} 、输出电阻 R 和输出电压 v_{o1} 组成。降压升压变换器由开关 Q 、二极管 D_3 、二极管 D_4 、输出电容 C_{out2} 、电感 L_{in2} 、

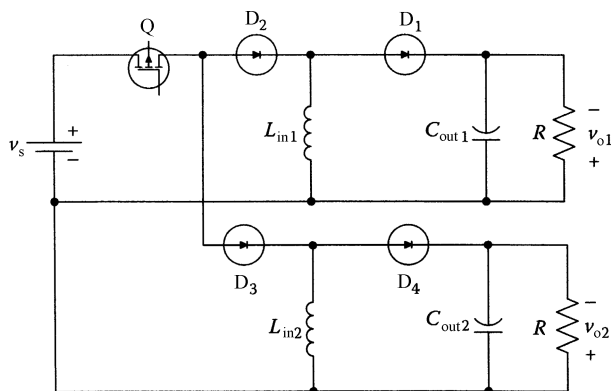


图 8-5 Zeta-降压升压变换器

输出电阻 R 和输出电压 v_{o2} 组成。

8.7 Zeta-Zeta 变换器

Zeta-Zeta 变换器如图 8-6 所示。对于 Zeta 变换器加 Zeta 变换器双重变换器，两个变换器共用一个开关 Q 和输入电压。其中一个 Zeta 变换器包括二极管 D_1 、二极管 D_2 、电容 C_1 、电容 C_{out1} 、电感 L_{in1} 、电感 L_{in2} 、输出电阻 R 和输出电压 v_{o1} 。另一个 Zeta 变换器由二极管 D_3 、二极管 D_4 、电容 C_2 、输出电容 C_{out2} 、电感 L_{in1} 、电感 L_{in2} 、输出电阻 R 和输出电压 v_{o2} 组成。

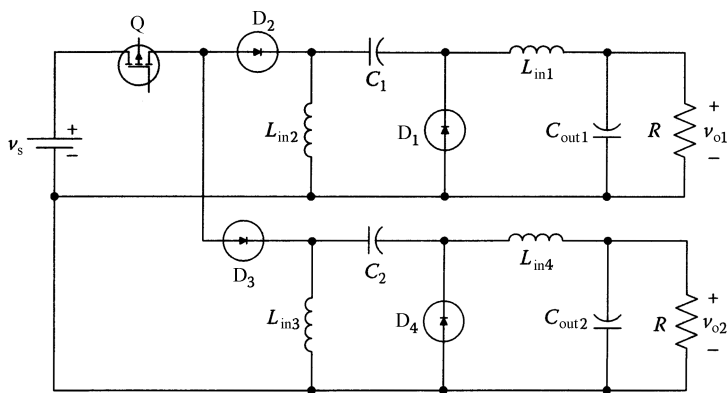


图 8-6 Zeta-Zeta 变换器

8.8 升压-升压变换器

升压-升压变换器如图 8-7 所示，两个变换器共用一个开关 Q 和输入电压。

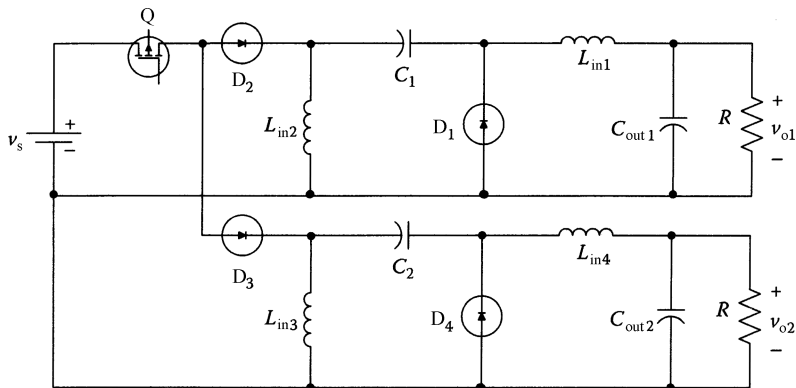


图 8-7 升压-升压变换器

其中一个升压变换器由二极管 D_1 、输出电容 C_{out1} 、电阻 R 和输出电压 v_{o1} 组成。另一个升压变换器由二极管 D_2 、输出电容 C_{out2} 、电阻 R 和输出电压 v_{o2} 组成。

8.9 升压-Ćuk变换器

升压-Ćuk变换器如图 8-8 所示，两个变换器共用电感 L_{in} 、开关 Q 和输入电压。升压变换器的组成包括二极管 D_1 、输出电容 C_{out1} 、电阻 R 和输出电压 v_{o1} 。Ćuk变换器由电容 C_1 、输出电容 C_{out2} 、二极管 D_2 、电感 L_2 、电阻 R 和输出电压 v_{o2} 组成。

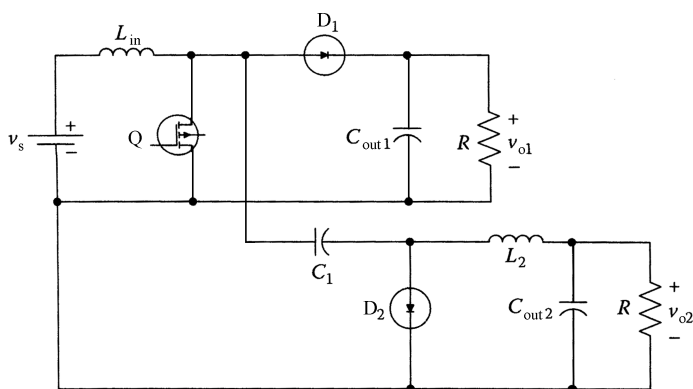


图 8-8 升压-Ćuk变换器

8.10 升压-SEPIC 变换器

升压-SEPIC变换器如图 8-9 所示，两个变换器共用电感 L_{in} 、开关 Q 和输入电

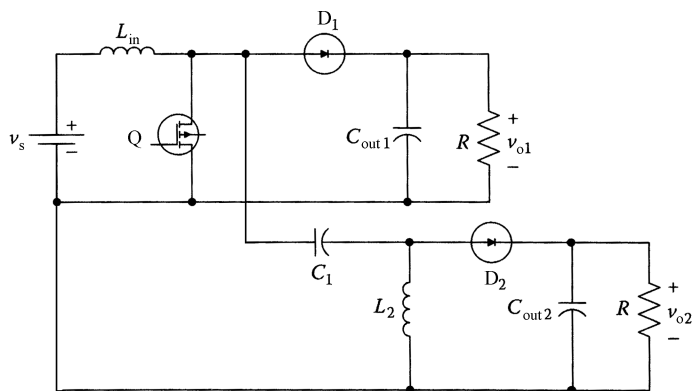


图 8-9 升压-SEPIC 变换器

压。升压变换器由二极管 D_1 、输出电容 C_{out1} 、电阻 R 和输出电压 v_{o1} 组成。SEPIC 变换器包括二极管 D_2 、电容 C_1 、输出电容 C_{out2} 、电感 L_2 、电阻 R 和输出电压 v_{o2} 。

8.11 Ćuk-Ćuk变换器

Ćuk-Ćuk变换器如图 8-10 所示，两个变换器共用电感 L_{in} 、开关 Q 和输入电压。其中一个Ćuk变换器包括二极管 D_1 、输出电容 C_{out1} 、电阻 R 和输出电压 v_{o1} 。另一个Ćuk变换器由二极管 D_2 、电容 C 、输出电容 C_{out2} 、电感 L_2 、电阻 R 和输出电压 v_{o2} 组成。

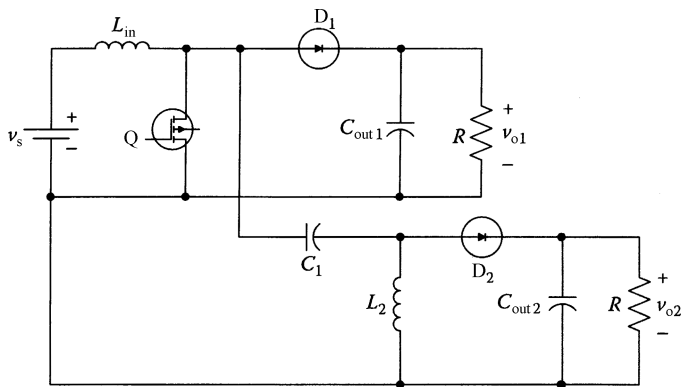


图 8-10 Ćuk-Ćuk变换器

8.12 SEPIC-Ćuk变换器

SEPIC-Ćuk变换器如图 8-11 所示，两个变换器共用电感 L_{in} 、开关 Q 和输入

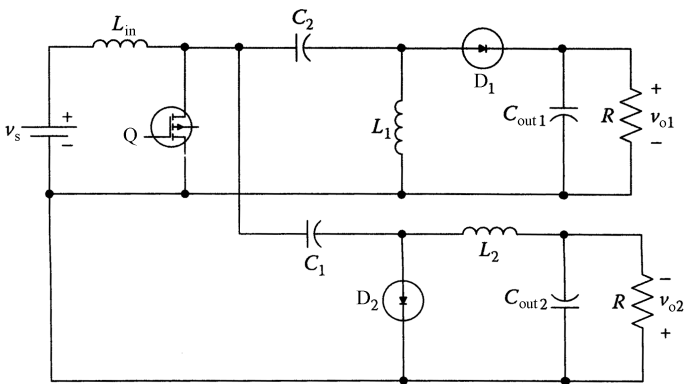


图 8-11 SEPIC-Ćuk变换器

电压。SEPIC 变换器由二极管 D_1 、电容 C_2 、输出电容 C_{out1} 、电感 L_1 、输出电阻 R 和输出电压 v_{o1} 组成。 $\dot{C}uk$ 变换器由二极管 D_2 、电容 C_1 、输出电容 C_{out2} 、电感 L_{out2} 、电阻 R 和输出电压 v_{o2} 组成。

8.13 SEPIC-SEPIC 变换器

SEPIC-SEPIC 变换器如图 8-12 所示，两个变换器共用电感 L_{in} 、开关 Q 和输入电压。其中一个 SEPIC 变换器由二极管 D_1 、电容 C_2 、输出电容 C_{out1} 、电感 L_1 、输出电阻 R 和输出电压 v_{o1} 组成。另一个 SEPIC 变换器包括二极管 D_2 、电容 C_1 、输出电容 C_{out2} 、电感 L_2 、电阻 R 和输出电压 v_{o2} 。

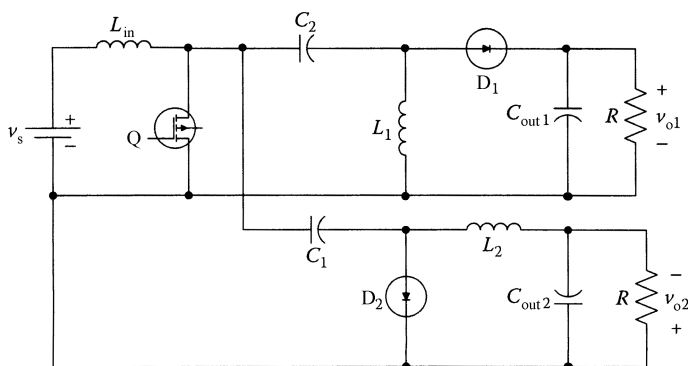


图 8-12 SEPIC-SEPIC 变换器

8.14 反激-正激变换器

反激-正激变换器如图 8-13 所示，两个变换器共用一个变压器、开关 Q 和输

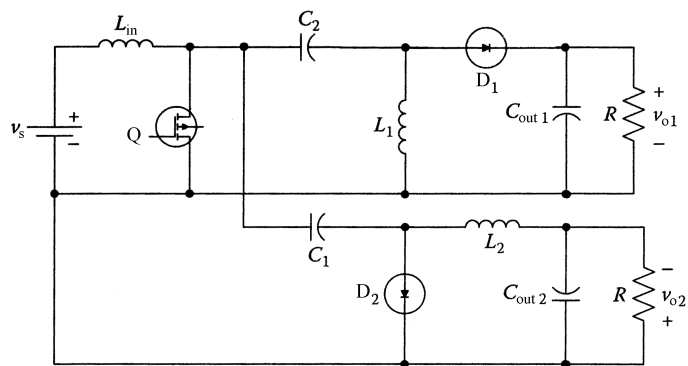


图 8-13 反激-正激变换器

入电压。反激变换器由二极管 D_2 、输出电容 C_{out2} 、电阻 R 和输出电压 v_{o2} 组成。正激变换器则由二极管 D_1 、电容 C_2 、电感 L_1 、输出电容 C_{out1} 、电阻 R 和输出电压 v_{o1} 组成。

8.15 升压-正激变换器

升压-正激变换器如图 8-14 所示，两个变换器共用电感 L_m 、开关 Q 和输入电压。升压变换器由二极管 D_3 、输出电容 C_{out2} 、电阻 R 和输出电压 v_{o2} 组成。正激变换器由二极管 D_1 、二极管 D_2 、变压器、输出电感 L_{out} 、电容 C_{out1} 、电阻 R_1 和输出电压 v_{o1} 组成。

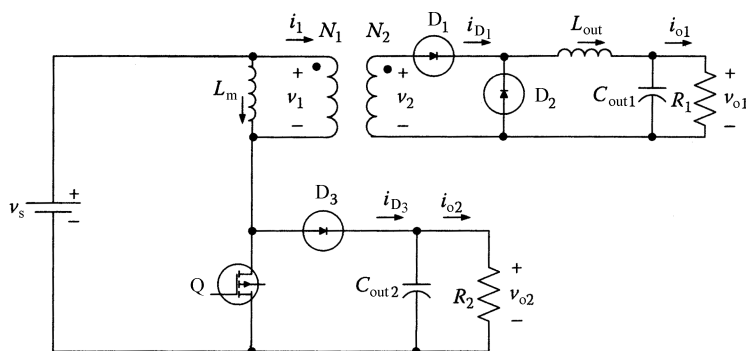


图 8-14 升压-正激变换器

参 考 文 献

- [1] Nie, Z. 2005. Integrated switched-mode power supplies. PhD dissertation, Illinois Institute of Technology.
- [2] Matsui, K., I. Yarmanoto, T. Kishi, M. Hasegawa, H. Mori, and F. Uceda. 2002. Comparison of various buck-boost converters and their application to PFC. In *IEEE 28th annual conference of the Industrial Electronics Society*. 1:30–36.
- [3] Zhong, N., A. Emadi, J. Mahadavi, and A. Telfus. 2002. SEPIC and BIFRED converters for switch mode power supplies: a comparative study. In *International telecommunications energy conference*. 444–450.
- [4] Murali, V., and C. Tse. 1998. Comparison of small signal dynamics of BIFRED and single stage cascaded boost and flyback converter. In *Power electronics specialist conference*. 2:1111–1117.
- [5] Willers, M., M. Egan, J. Murphy, and S. Dally. 1999. Analysis and design of practical BIFRED converter. *IEEE Transactions on Industrial Electronics*. 46(4):724–733.
- [6] Willers, M., M. Egan, J. Murphy, and S. Dally. 1994. A BIFRED converter with wide load range. In *Industrial electronics, control and instrumentation confer-*

- ence. 1 (September): 226–31.
- [7] Albrecht, J. J., J. Yong, and W. A. Peterson. 1995. Boost-buck push-pull converter for very wide input range single stage power conversion. In *Proceedings of the 10th IEEE applied power electronics conference*. 2 (February): 303–308.
 - [8] Prado, R. N. D., and S. A. Bonafido. 1999. A high-power-factor electronic ballast using a flyback push-pull integrated converter. *IEEE Transactions on Industrial Electronics*. 46(4):792–802.
 - [9] Wang, C. 2003. A novel single-stage full-bridge buck-boost inverter. In *Proceedings of the 18th IEEE applied power electronics conference*. 1 (February): 51–57.

第9章 稳态分析

9.1 小纹波近似、电感伏-秒平衡及电容充放电平衡

9.1.1 小纹波近似

在实际应用中，电路中的变量可以表示为

$$x(t) = X + x_{\text{ripple}}(t) \quad (9-1)$$

这意味着这些变量是由直流分量和小的交流分量所组成的。在任意一个设计良好的变换器中，纹波通常小于直流分量的1%。通常，假定纹波幅值远远小于直流分量总是一个好的近似^[1-4]，即

$$\|x_{\text{ripple}}(t)\| \ll X \quad (9-2)$$

因此，变量 $x(t)$ 就可由直流分量 X 近似等于，而忽略小纹波项 $x_{\text{ripple}}(t)$ ，即

$$x(t) \approx X \quad (9-3)$$

该近似称其为小纹波近似。该方法可以极大地简化变换器的波形分析。

9.1.2 电感伏-秒平衡原理

将下述等式应用于电感可得

$$v_L(t) = L \frac{di_L(t)}{dt} \quad (9-4)$$

式中， $v_L(t)$ 是电感电压； $i_L(t)$ 是电感电流； L 是电感值。

如果在一个开关周期内对式 (9-4) 积分，可得到

$$i_L(T) - i_L(0) = \frac{1}{L} \int_0^{T_s} v_L(t) dt \quad (9-5)$$

式 (9-5) 表明在一个开关周期内电感电流的净变化和电感电压的积分成正比。在稳态下，电感电流的初始值和终值相等。因此在稳态下，电感电压的积分必须为零，即

$$0 = \int_0^{T_s} v_L(t) dt \quad (9-6)$$

式 (9-6) 的单位为伏-秒。等式两边同除以开关周期 T_s 可得

$$0 = \frac{1}{T_s} \int_0^{T_s} v_L(t) dt = \langle v_L \rangle \quad (9-7)$$

式 (9-7) 表明在一个开关周期的稳定状态内，电感电压的平均值或直流分量为零。

9.1.3 电容充放电平衡原理

将下式应用于电容：

$$i_C(t) = C \frac{dv_C(t)}{dt} \quad (9-8)$$

式中, $v_C(t)$ 是电容电压; $i_C(t)$ 是电容电流; C 是电容值。

如果在一个开关周期内对式 (9-8) 进行积分可得

$$v_C(T) - v_C(0) = \frac{1}{C} \int_0^{T_s} i_C(t) dt \quad (9-9)$$

式 (9-9) 表明在一个开关周期内, 电容电压的净变化与电容电流的积分成正比。在稳态下, 电容电压的初始值和终值相等。因此在稳态下, 电容电流的积分必须为零, 即

$$0 = \int_0^{T_s} i_C(t) dt \quad (9-10)$$

式 (9-10) 的单位为 $A \cdot S$ 。等式两边同除以开关周期 T_s 可得

$$0 = \frac{1}{T_s} \int_0^{T_s} i_C(t) dt = \langle i_C \rangle \quad (9-11)$$

式 (9-11) 表明, 在一个稳态的开关周期内, 电容电流的平均值或直流分量为零。

9.2 BIFRED 变换器示例

图 9-1 描述了 BIFRED 拓扑以及上述方法。

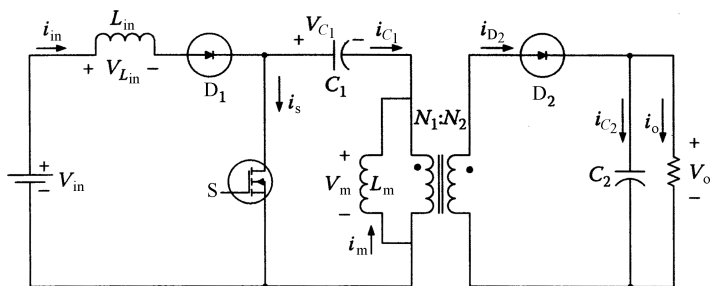


图 9-1 隔离式 BIFRED 变换器 (实际应用的变压器)

当 BIFRED 变换器工作在模式 1 (CCM-CCM) 时, 回路导通和关闭的间隔如图 9-2 所示。值得注意的是, CCM/DCM-CCM/DCM 通过 i_m 和 i_m 的电流波形来分类^[5-11]。

当 BIFRED 变换器工作在模式 2 (CCM-DCM) 并且开关导通时, 回路结构如图 9-3a 所示。当开关断开时, 回路如图 9-3b 所示。

当 BIFRED 变换器工作在模式 3 (DCM-CCM) 并且开关处于导通状态时, 回路结构如图 9-2a 所示。当开关断开时, 回路如图 9-3a 所示。经过该时间间隔

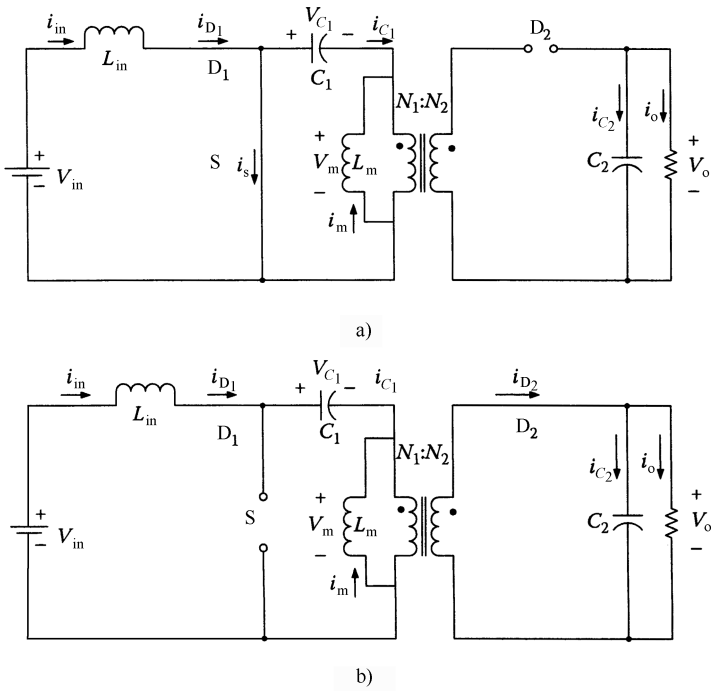


图 9-2 工作于模式 1 的隔离式 BIFRED 变换器

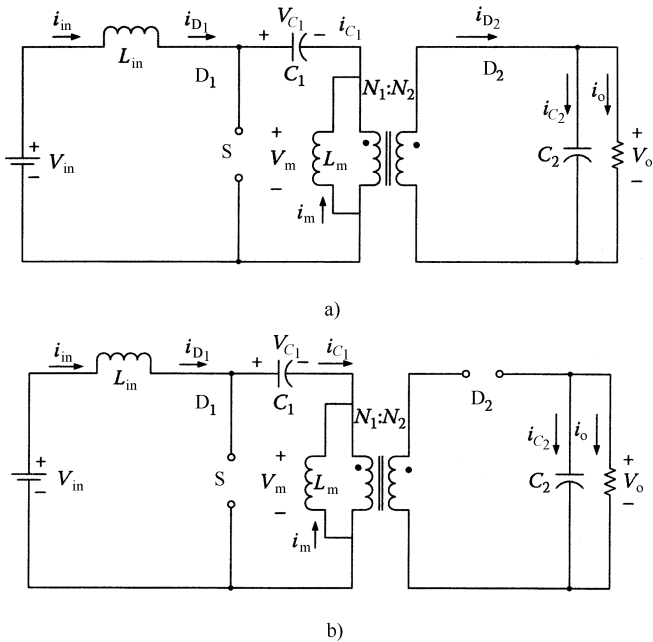


图 9-3 工作于模式 2 的隔离式 BIFRED 变换器

之后，回路如图 9-4 所示。

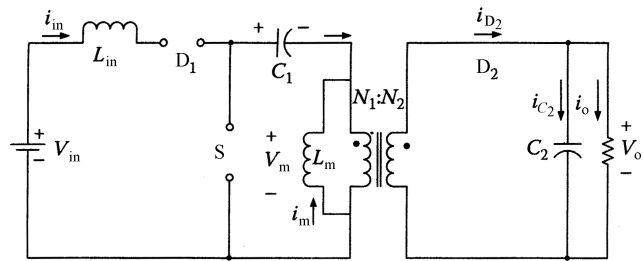


图 9-4 工作于模式 3 的隔离式 BIFRED 变换器 $[(1-D-\Delta_1)T]$ 期间, $\Delta_1 < \Delta_2$, 开关断开]

当 BIFRED 变换器工作在模式 4 (DCM-DCM 且 $\Delta_1 < \Delta_2$) 并且开关处于导通状态时，回路结构如图 9-2a 所示。当开关处于断开状态时，在第一阶段，回路如图 9-3a 所示；在第二阶段，回路如图 9-4 所示。在此之后，回路如图 9-5 所示。

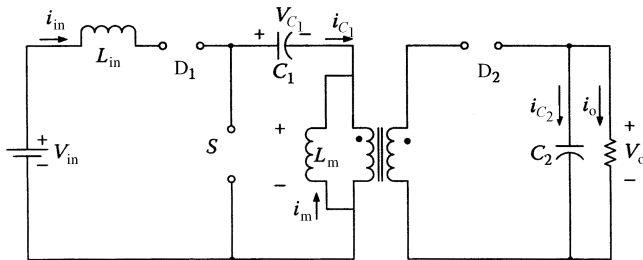


图 9-5 工作于模式 4 的隔离式 BIFRED 变换器 $[(1-D-\Delta_2)T]$ 期间, $\Delta_1 < \Delta_2$, 开关断开]

当 BIFRED 变换器工作在模式 5 (DCM-DCM 且 $\Delta_2 < \Delta_1$) 时，回路结构与工作在模式 2 时相同。

接下来将阐述 BIFRED 变换器在不同工作模式下的电流波形。当 BIFRED 变换器工作于模式 1 时， i_m 和 i_{in} 的电流波形如图 9-6 所示。

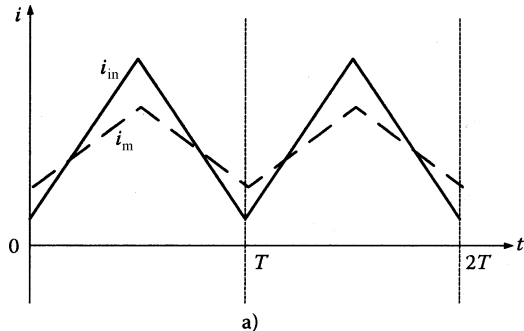


图 9-6 工作于模式 1 的 BIFRED 变换器的电流波形

a) 工作于 CCM-CCM 下的 BIFRED ($0 < i_{m, \min}$, $0 < i_{in, \min}$, $k_C < k$)

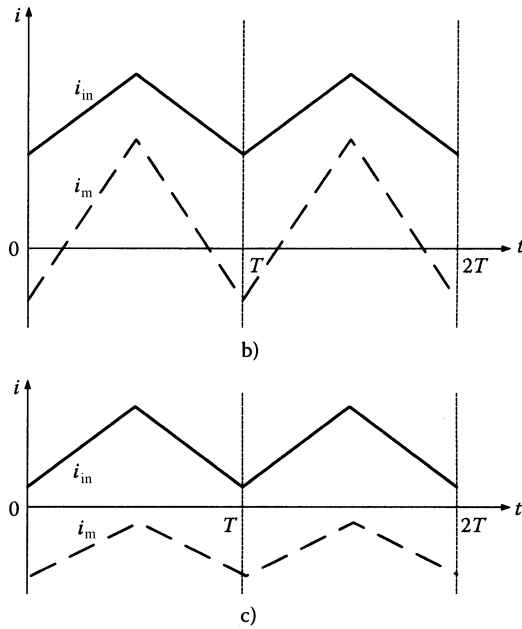


图 9-6 工作于模式 1 的 BIFRED 变换器的电流波形 (续)

b) 工作于 CCM-CCM 下的 BIFRED ($i_{m,\min} < 0 < i_{m,\max}$, $0 < i_{in,\min}$, $k_C < k$)

c) 工作于 CCM-CCM 下的 BIFRED ($i_{m,\max} < 0$, $0 < i_{in,\min}$, $k_C < k$)

当 BIFRED 变换器工作于模式 2 时, i_m 和 i_{in} 的电流波形如图 9-7 所示。

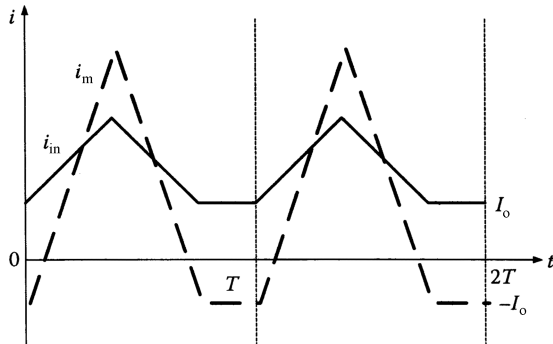


图 9-7 工作于模式 2 的 BIFRED 变换器的电流波形

当 BIFRED 变换器工作于模式 3 (DCM-CCM) 时, i_m 和 i_{in} 的电流波形如图 9-8 所示。

当 BIFRED 变换器工作于模式 4 (DCM-DCM) 时, i_m 和 i_{in} 的电流波形如图 9-9 所示。

当 BIFRED 变换器工作于模式 1 时, 直流电压转换率 m_1 可由下式得到:

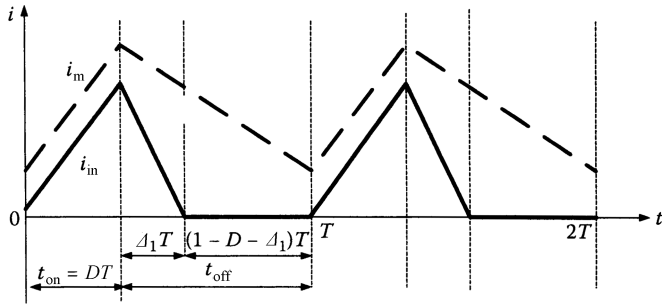


图 9-8 工作于模式 3 的 BIFRED 变换器的电流波形

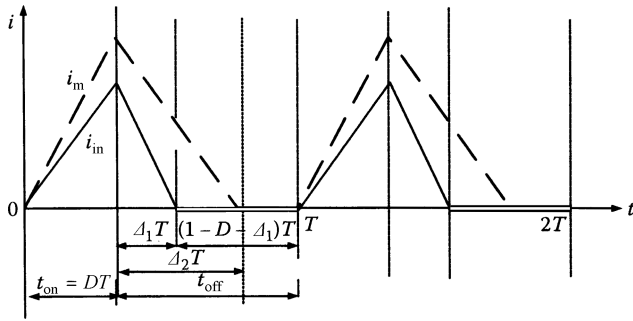


图 9-9 工作于模式 4 的 BIFRED 变换器的电流波形

$$m_1 = \frac{V_o}{V_{in}} = \frac{nD}{1-D} \quad (9-12)$$

式中, $n = n_2/n_1$ 。

在模式 5 中, 直流电压转换率 m_2 可由式 (9-13) 得到, 其中有

$$D = \frac{t_{on}}{t_{on} + t_{off}} = \frac{t_{on}}{T}$$

当 BIFRED 变换器工作在模式 2 时有

$$m_2 = \frac{V_o}{V_{in}} = \frac{nD}{\Delta} = \frac{D}{\sqrt{k}} \quad (9-13)$$

式中, $k = 2L_{in}L_m/rT(L_{in} + L_m)$ 。

当 BIFRED 变换器工作在模式 3 时, 直流电压转换率 m_3 可由下式获得:

$$m_3 = \frac{V_o}{V_{in}} = n \frac{(D + \Delta_1)}{\Delta_1} D = nD \left[1 + \frac{RT}{n^2 \left(L_{in} + \sqrt{L_{in}^2 + \frac{2TRL_{in}}{n^2}} \right)} \right] \quad (9-14)$$

当 BIFRED 变换器工作在模式 4 时, 直流电压转换率 m_4 可由下式得到:

$$\left(\frac{2L_{in}m_4^2}{RTD^2} - 1 \right) \left(\frac{m_4}{2n\sqrt{1 + \frac{8L_m n^2}{RTD^2}} + \frac{m_4}{2n}} - 1 \right) = 1 \quad (9-15)$$

当 $k > k_c$ 时, BIFRED 变换器工作于模式 1 时, 而当 $k < k_c$ 时, BIFRED 变

换器工作在其他模式。当 BIFRED 变换器工作在模式 3 和模式 4 时, 如果去掉二极管 D_1 , 电流波形将与 SEPIC 变换器的波形相同。因此, BIFRED 变换器工作于模式 3 的条件如下:

$$i_{in,min} < 0 < i_{in,max} \quad (9-16)$$

$$0 < i_{m,min} \quad (9-17)$$

$$k < k_C \quad (9-18)$$

$$L_m > L_{m0} \quad (9-19)$$

另外, BIFRED 变换器工作于模式 4 的条件如下:

$$i_{in,min} < 0 < i_{in,max} \quad (9-20)$$

$$0 < i_{m,min} \quad (9-21)$$

$$k < k_C \quad (9-22)$$

$$L_m < L_{m0} \quad (9-23)$$

当 BIFRED 变换器工作于模式 2 和模式 5 时, 如果去掉二极管 D_1 , 电流波形将与 SEPIC 变换器的波形相同。因此, BIFRED 变换器工作于模式 2 的条件如下:

$$i_{m,min} < 0 < i_{m,max} \quad (9-24)$$

$$0 < i_{in,min} \quad (9-25)$$

$$k < k_C \quad (9-26)$$

$$L_n > L_{n0} \quad (9-27)$$

此外, BIFRED 变换器工作于模式 5 的条件如下:

$$i_{m,min} < 0 < i_{m,max} \quad (9-28)$$

$$0 < i_{in,min} \quad (9-29)$$

$$k < k_C \quad (9-30)$$

$$L_n < L_{n0} \quad (9-31)$$

因此可得, 对于模式 1 有

$$i_{in,min} = \left(\frac{nD}{1-D} \right)^2 \frac{1}{r} V_{in} - \frac{V_{in}DT}{2L_{in}} \quad (9-32)$$

$$i_{in,max} = \left(\frac{nD}{1-D} \right)^2 \frac{1}{r} V_{in} + \frac{V_{in}DT}{2L_{in}} \quad (9-33)$$

$$i_{m,min} = \frac{nDV_{in}}{(1-D)r} - \frac{V_{in}DT}{2L_m} \quad (9-34)$$

$$i_{m,max} = \frac{nDV_{in}}{(1-D)r} + \frac{V_{in}DT}{2L_m} \quad (9-35)$$

对于其他模式有

$$i_{in,min} = \frac{D^2 V_{in}}{RK} - \frac{DTV_{in}}{2L_{in}} \left(D + \frac{nD}{m} \right) = \frac{V_{in}D^2 T}{2L_{in}} \left(\frac{L_n}{L_m} - \frac{n}{m} \right) \quad (9-36)$$

$$i_{in,max} = i_{in,min} + \frac{V_{in}DT}{L_{in}} = \frac{V_{in}DT}{2L_{in}} \left(D \frac{L_n}{L_m} - D \frac{n}{m} + 2 \right) \quad (9-37)$$

$$i_{m,\min} = i_{m,\text{average}} - \frac{V_{\text{in}}DT(D+\Delta)}{2L_m} = D\sqrt{T}V_{\text{in}}\left[n\sqrt{\frac{L_m+L_n}{2RL_mL_n}} - \frac{D\sqrt{T}}{2L_m}\left(1+\frac{n}{m}\right)\right] \quad (9-38)$$

$$i_{m,\max} = i_{m,\min} + \frac{V_{\text{in}}DT}{L_m} = D\sqrt{T}V_{\text{in}}\left(n\sqrt{\frac{L_m+L_n}{2RL_mL_n}} - \frac{D\sqrt{T}}{2L_m}\left(1+\frac{n}{m}\right) + \frac{\sqrt{T}}{L_m}\right) \quad (9-39)$$

若 BIFRED 变换器工作于模式 1 和模式 3，则可根据下式得到 L_{in} 临界值：

$$L_{\text{in}0} = \frac{(1-D)^2 TR}{2n^2 D} \quad (9-40)$$

若 BIFRED 变换器工作于模式 2 和模式 4，则 L_m 临界值为

$$L_{m0} = \frac{(1-D)TR}{2n^2} \quad (9-41)$$

参 考 文 献

- [1] Wu, T. F., and Y. K. Chen. 1998. Modeling DC-DC PWM converters out of basic converter units. *IEEE Transactions on Power Electronics*. 13(5):870-881.
- [2] Xu, J. 1991. An analytical technique for the analysis of switching dc-dc converters. In *IEEE international symposium on circuit and systems*. 2 (June): 1212-1215.
- [3] Middlebrook, R. D., and S. Cuk. 1976. A general approach at modeling switching converter power stages. In *Proceedings of the IEEE power electronic specialists conference*.
- [4] Nie, Z. 2005. Integrated switched-mode power supplies. PhD dissertation, Illinois Institute of Technology.
- [5] Zhong, N., A. Emadi, J. Mahadavi, and A. Telfus. 2002. SEPIC and BIFRED converters for switch mode power supplies: a comparative study. In *International telecommunications energy conference*. 444-450.
- [6] Murali, V., and C. Tse. 1998. Comparison of small signal dynamics of BIFRED and single stage cascaded boost and flyback converter. In *Power electronics specialists conference*. 2:1111-1117.
- [7] Willers, M., M. Egan, J. Murphy, and S. Dally. 1999. Analysis and design of practical BIFRED converter. *IEEE Transactions on Industrial Electronics*. 46(4):724-733.
- [8] Willers, M., M. Egan, J. Murphy, and S. Dally. 1994. A BIFRED converter with wide load range. In *Conference on industrial electronics, control and instrumentation*. 1 (September): 226-231.
- [9] Johnston, M., and R. Erickson. 1994. Reduction of voltage stress in the full bridge BIBRED by duty ratio and phase shift control. In *Applied power electronics conference and exposition proceedings*. 2:849-855.
- [10] Cuk, S., and R. D. Middlebrook. 1977. A general unified approach to modeling switching DC-DC converters in discontinuous conduction mode. In *Proceedings of the IEEE power electronics specialist conference*. 1 (June): 160-179.
- [11] Nie, Z., M. Ferdowsi, and A. Emadi. 2004. Boost integrated push-pull rectifier with power factor correction and output voltage regulation using a new digital control technique. In *Proceedings of the IEEE 2004 international telecommunications energy conference*. 1 (September): 59-64.

第 10 章 动态分析

10.1 方法学

为了研究集成变换器的动态特性，需要一些模型和假设^[1-4]。首先，平均变化值可以当作稳态值和小干扰变化值之和^[4,5]。其次，在最终模型及计算中，高阶小干扰可以忽略不计。最后，直流转换模型常用于小信号模型。对于不同模式下降压集成正激变换器的小信号模型将在随后讨论^[2]。

10.2 降压集成正激变换器示例

降压集成正激变换器的拓扑如图 10-1 所示。降压变换器由电感 L_{in} 、二极管 D_1 、二极管 D_3 、开关 Q 、电容 C_1 和输入电源 v_s 组成。正激转换器由电容 C_1 、开关 Q 、变压器、二极管 D_3 、二极管 D_4 、二极管 D_5 、输出电容 C_{out} 、输出电感 L_{out} 和负载电阻 R 组成。在降压集成正激变换器中，降压变换器和正激变换器共用一个开关 Q 。正激变换器的输入电源 V_{C_1} 来自于升压变换器的输出。为了在每个周期中重置变压器绕组，降压集成正激变换器的最大占空比小于 0.5。

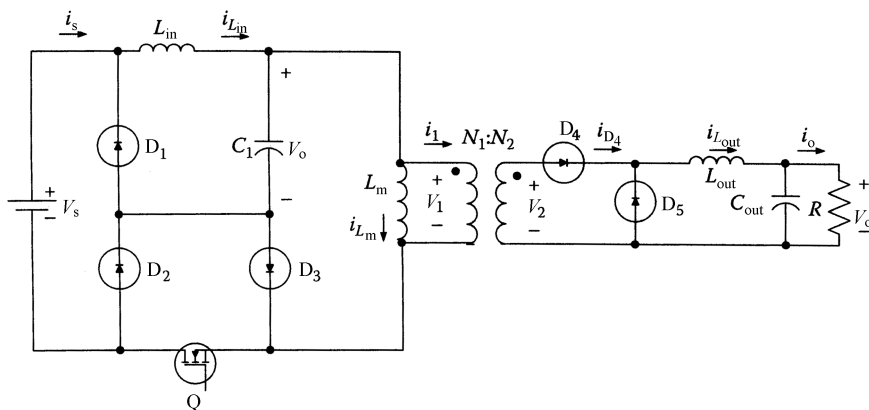


图 10-1 降压集成正激变换器

当开关 Q 导通后，电容 C_1 通过变压器、开关 Q 和二极管 D_2 放电，并与电流 $i_{L_{in}}$ 一起向正激变换器供电。同时，输入电压通过电感 L_{in} 、电容 C_1 、二极管 D_3 和开关 Q 给电容 C_1 充电。当开关 Q 断开后，电感 L_{in} 的电流可以连续和断续，输出

电感 L_{out} 上的电流也是如此。根据不同的工作模式组合, 回路中有 5 种工作模式: CCM-CCM、CCM-DCM、DCM-CCM、DCM-DCM1 以及 DCM-DCM2。 i_{L_m} 始终处于 DCM 下。

当降压变换器和正激变换器都工作在 CCM 下并且开关导通 ($0 < t < DT$) 时 (见图 10-2), 表达式如下:

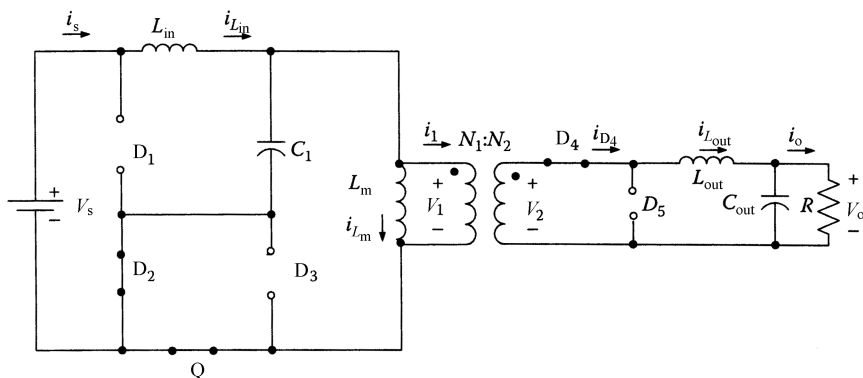


图 10-2 降压集成正激变换器 (DT 期间, 开关闭合)

$$V_s = v_{L_{\text{in}}} + V_{C_1} \quad (10-1)$$

$$\frac{di_{L_{\text{in}}}}{dt} = \frac{V_s - V_{C_1}}{L_{\text{in}}} \quad (10-2)$$

$$i_{L_{\text{in}}}(t) = \frac{V_s - V_{C_1}}{L_{\text{in}}} t + I_{L_{\text{in}, \text{min}}} \quad (10-3)$$

$$i_{L_{\text{in}}}(t=DT) = I_{L_{\text{in}, \text{max}}} \quad (10-4)$$

$$I_{L_{\text{in}}} = I_{L_{\text{in}, \text{max}}} - I_{L_{\text{in}, \text{min}}} = \frac{V_s - V_{C_1}}{L_{\text{in}}} DT \quad (10-5)$$

当开关断开时 ($DT < t < T$) (见图 10-3) 有

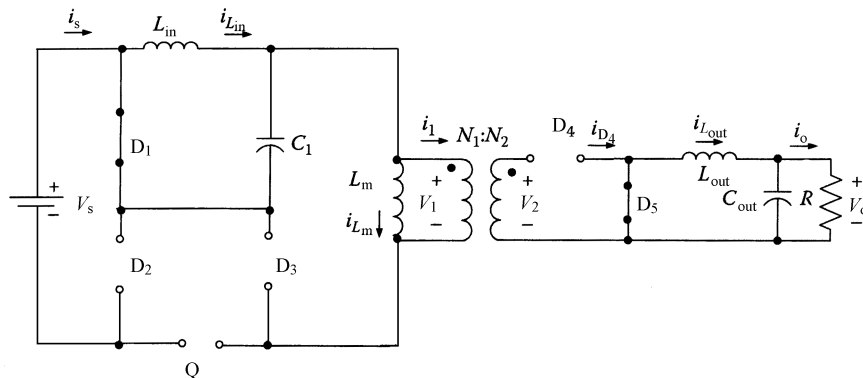


图 10-3 降压集成正激变换器 [$(1-D)T$ 期间, 开关断开]

$$v_{L_{in}} = -V_{C_1} \quad (10-6)$$

$$\frac{di_{L_{in}}}{dt} = -\frac{V_{C_1}}{L_{in}} \quad (10-7)$$

$$i_{L_{in}}(t) = -\frac{V_{C_1}}{L_{in}}(t-DT) + I_{L_{in,max}} \quad (10-8)$$

$$i_{L_{in}}(t=T) = I_{L_{in,min}} \quad (10-9)$$

$$I_{L_{in}} = I_{L_{in,max}} - I_{L_{in,min}} = \frac{V_{C_1}}{L_{in}}(1-D)T \quad (10-10)$$

因此有 (见图 10-4)

$$\frac{V_s - V_{C_1}}{L_{in}}DT = \frac{V_{C_1}}{L_{in}}(1-D)T \quad (10-11)$$

因此, 降压变换器的电压比为

$$V_{C_1} = DV_s \quad (10-12)$$

同理, 正激变换器的电压比为

$$\frac{V_o}{V_{C_1}} = \frac{N_2}{N_1}D \quad (10-13)$$

式中, D 是两个转换器的占空比, 并且为便于复位正激变换器, D 的最大值应小于 0.5。

由此, 降压集成正激变换器的电压比为

$$\frac{V_o}{V_s} = \frac{N_2}{N_1}D^2 \quad (10-14)$$

CCM 和 DCM 的临界条件是

$$I_{L_{in}} = \frac{V_{C_1}}{L_{in}} \left(1 - \frac{V_{C_1}}{V_s} \right) T \quad (10-15)$$

$$I_{L_{in}} = I_o = \frac{V_{C_1}}{R} \quad (10-16)$$

$$I_{L_{in,min}} = I_{L_{in}} - \frac{\Delta I_{L_{in}}}{2} = \frac{V_{C_1}}{R} - \frac{V_{C_1}}{2L} \left(1 - \frac{V_{C_1}}{V_s} \right) T = V_{C_1} \left(\frac{1}{R} - \frac{(V_s - V_{C_1})}{2L_{in} f V_s} \right) \quad (10-17)$$

$$I_{L_{in,min}} = 0 \quad \frac{1}{R} - \frac{(V_s - V_{C_1})}{2L_{in} f V_s} = 0 \quad (10-18)$$

$$L_{in,min} = \frac{(V_s - V_{C_1})R}{2fV_s} = \frac{(1-D)R}{2f} \quad (10-19)$$

所需 C 的最小值特定输出电压纹波如下:

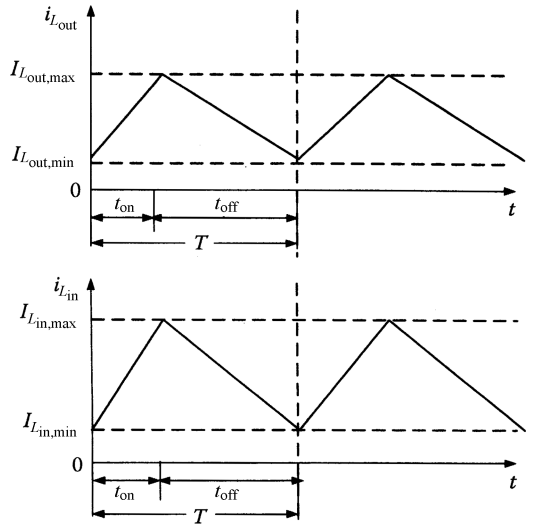


图 10-4 CCM-CCM 下输入电感和输出电感的电流波形

$$i_{C_1} = C_1 \frac{dv_{C_1}}{dt} \quad (10-20)$$

$$\Delta V_{C_1} = \frac{1}{C_1} \int_{t_1}^{t_2} i_{C_1} dt = \frac{1}{C_1} \Delta Q = \frac{1}{C_1} \frac{1}{2} \frac{T}{2} \frac{\Delta I_{L_{in}}}{2} \quad (10-21)$$

$$\Delta V_{C_1} = \frac{1}{8C_1 f} \left[\frac{V_{C_1}}{L_{in}} (1-D) T \right] \quad (10-22)$$

$$\Delta V_{C_1} = \frac{(1-D)V_{C_1}}{8L_{in}C_1 f^2} \quad (10-23)$$

$$\frac{\Delta V_{C_1}}{V_{C_1}} = \frac{(1-D)}{8L_{in}C_1 f^2} \quad (10-24)$$

当降压变换器工作在 CCM 下而正激变换器工作在 DCM 下时, 降压变换器的电压比为

$$\frac{V_{C_1}}{V_s} = D \quad (10-25)$$

对于正激变换器, 当开关 Q 处于导通状态时 (见图 10-5), 电感 L_{out} 上的电压为

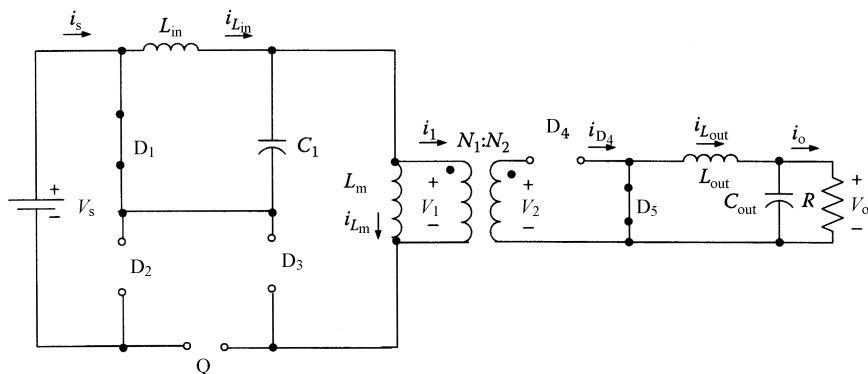


图 10-5 降压集成正激变换器 (DT 期间, 开关导通)

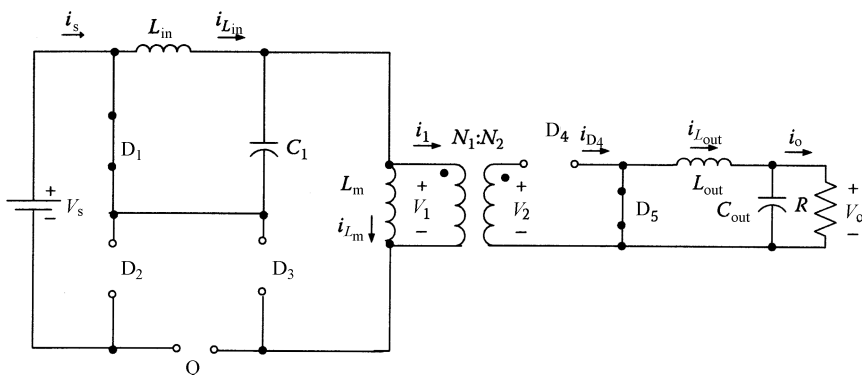
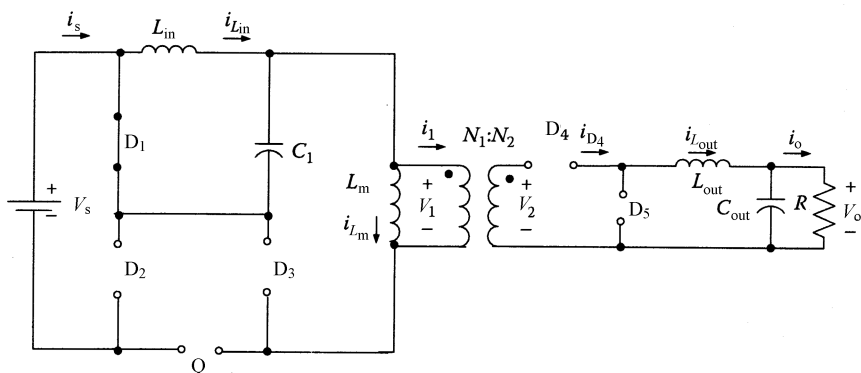
$$V_{L_m} = \frac{N_2}{N_1} V_{C_1} - V_o \quad (10-26)$$

当开关 Q 处于断开状态时 (见图 10-6 和图 10-7), 电感 L_{out} 上的电压为

$$V_{L_m} = V_o \quad (10-27)$$

当电感 L_{out} 工作在 CCM 下时, 在一个开关周期 T 内, 电压积分应为零, 因此有

$$\left(\frac{N_2}{N_1} V_{C_1} - V_o \right) DT - V_o (1-D) T = 0 \quad (10-28)$$

图 10-6 降压集成正激变换器 (T 期间, 开关断开)图 10-7 降压集成正激变换器 $[(1-D-\Delta)T]$ 期间, 开关断开]

$$\frac{V_o}{V_{C_1}} = \frac{N_2}{N_1} D \quad (10-29)$$

当电感 L_{out} 工作在 DCM 下时, 在一个开关周期 T 内, 电压积分应为零, 因此有

$$\left(\frac{N_2}{N_1} V_{C_1} - V_o \right) DT - V_o \Delta T = 0 \quad (10-30)$$

$$\frac{V_o}{V_{C_1}} = \frac{D}{D+\Delta} \frac{N_2}{N_1} = \frac{D}{D+\Delta} \frac{N_2}{N_1} \quad (10-31)$$

式中

$$\Delta = \frac{-D + \sqrt{D^2 + \frac{8L_{out}}{RT}}}{2} \quad (10-32)$$

因此, 可以确定降压集成正激变换器在 CCM-DCM 下 (见图 10-8) 的电压比为

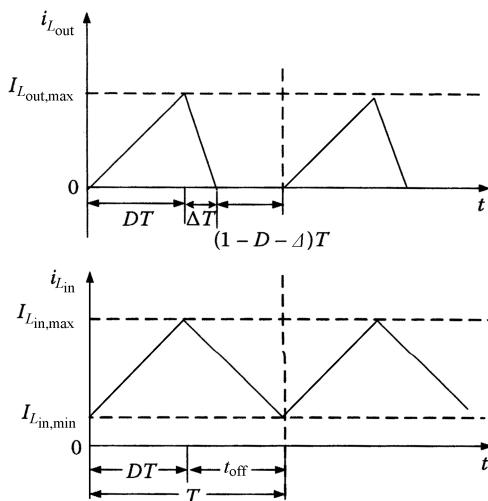
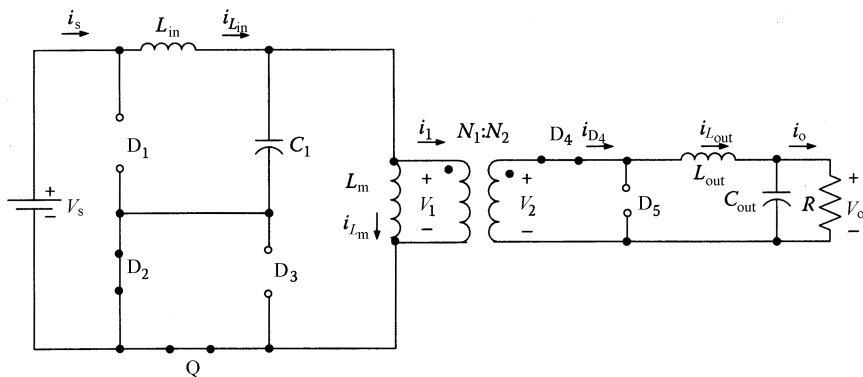


图 10-8 CCM-DCM 下输入电感和输出电感的电流波形

$$\frac{V_o}{V_s} = \frac{N_2}{N_1} \frac{2D^2}{D + \sqrt{D^2 + \frac{8L_{out}}{RT}}} \quad (10-33)$$

当降压集成正激变换器工作于 DCM-CCM 下时, 降压变换器工作在 DCM 下而正激变换器工作在 CCM 下。

对于降压变换器, 当开关处于导通状态 ($0 < t < DT$) 时有 (见图 10-9)


 图 10-9 降压集成正激变换器 (DT 期间, 开关导通)

$$\frac{di_{L_{in}}}{dt} = \frac{V_s - V_{C_1}}{L_{in}} \quad (10-34)$$

$$i_{L_{in}}(t=DT) = I_{L_{in,max}} = \frac{V_s - V_{C_1}}{L_{in}} DT \quad (10-35)$$

当开关处于断开状态 $[DT < t < (D+\Delta)T]$ 时有 (见图 10-10 和图 10-11)

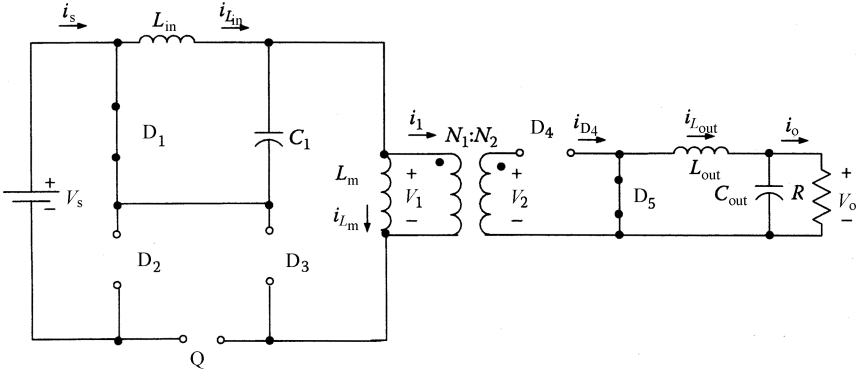


图 10-10 降压集成正激变换器 (ΔT 期间, 开关断开)

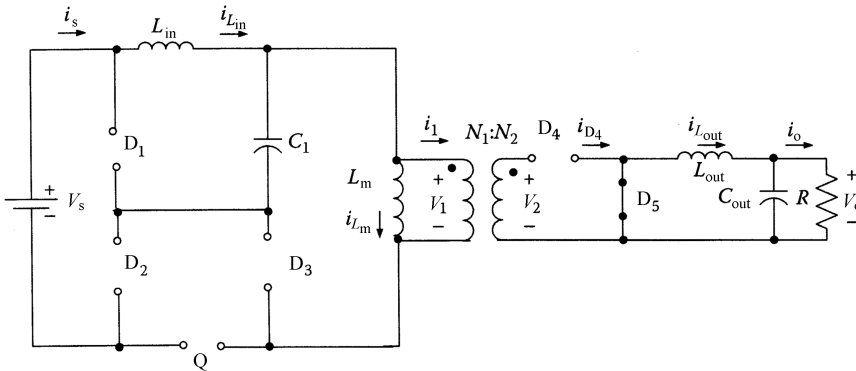


图 10-11 降压集成正激变换器 $[(1-D-\Delta)T]$ 期间, 开关断开]

$$i_{L_{in}}(t) = \frac{-V_{C_1}}{L_{in}}(t-DT) + I_{L_{in},\max} \quad (10-36)$$

$$i_{L_{in}}[t=(D+\Delta)T]=0 \quad (10-37)$$

因此, DCM 下降压变换器的电压比为

$$\frac{V_{C_1}}{V_s} = \frac{D}{D+\Delta} \quad (10-38)$$

式中

$$\Delta = \frac{-D + \sqrt{D^2 + \frac{8L_{in}}{R_e T}}}{2} \quad (10-39)$$

$$R_e = \left(\frac{N_1}{N_2 D} \right)^2 R \quad (10-40)$$

因此有

$$\frac{V_{C_1}}{V_s} = \frac{2D}{D + \sqrt{D^2 + \frac{8L_{in}}{R_e T}}} \quad (10-41)$$

正激变换器的电压比为

$$\frac{V_o}{V_{C_1}} = \frac{N_2}{N_1} nD \quad (10-42)$$

因此, 对于降压集成正激变换器工作在 DCM-CCM 下时的电压比为 (见图 10-12)

$$\frac{V_o}{V_s} = \frac{N_2}{N_1} \frac{2D}{1 + \sqrt{1 + \frac{8L_{in}}{RT} \frac{N_2^2 D^2}{N_1^2}}} \quad (10-43)$$

在 DCM 下, 降压变换器的电压比为

$$\frac{V_{C_1}}{V_s} = \frac{D}{D + \Delta_1} \quad (10-44)$$

式中

$$\Delta_1 = \frac{-D + \sqrt{D^2 + \frac{8L_{in}}{R_e T}}}{2} \quad (10-45)$$

$$R_e = \frac{V_{C_1}^2}{P} \quad (10-46)$$

工作在 DCM 下的正激变换器的电压比为

$$\frac{V_o}{V_{C_1}} = \frac{D}{D + \Delta_2} \quad (10-47)$$

式中

$$\Delta_2 = \frac{-D + \sqrt{D^2 + \frac{8L_{out}}{RT}}}{2} \quad (10-48)$$

因此, 对于工作在 DCM-DCM 下的降压集成正激变换器, 其电压比为

$$\frac{V_o}{V_s} = \frac{D^2}{(D + \Delta_1)(D + \Delta_2)} \quad (10-49)$$

在 DCM-DCM ($\Delta_1 > \Delta_2$) 下, 对于输入电感 L_{in} 和输出电感 L_{out} , 降压变换器和正激变换器都工作在 DCM 下。这两种 DCM 通过开关断开后电达到零电流时的不同时刻来分类 (见图 10-13~图 10-17)。

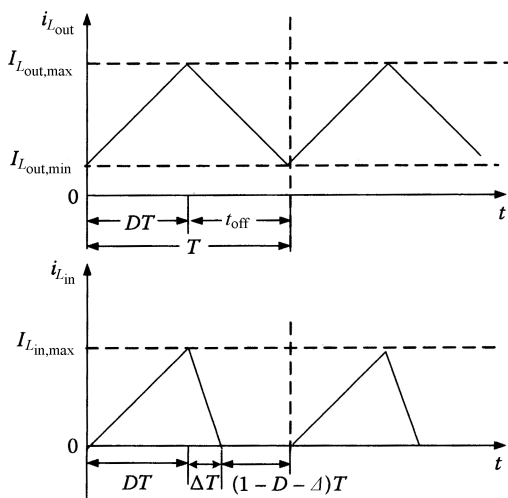


图 10-12 DCM-CCM 下输入电感和输出电感的电流波形

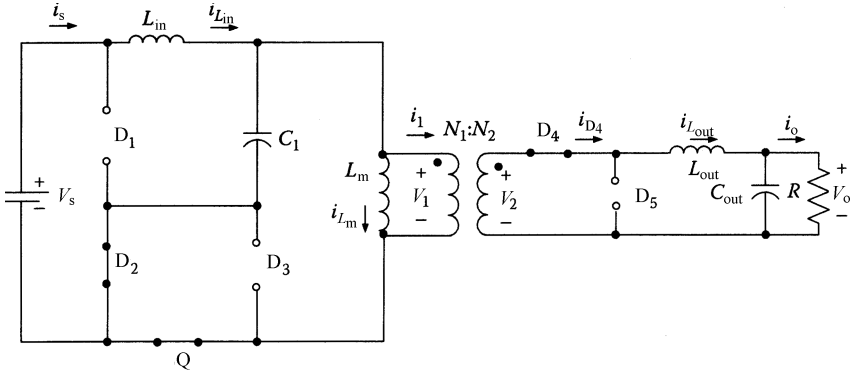


图 10-13 降压集成正激变换器 (DT 期间, 开关导通)

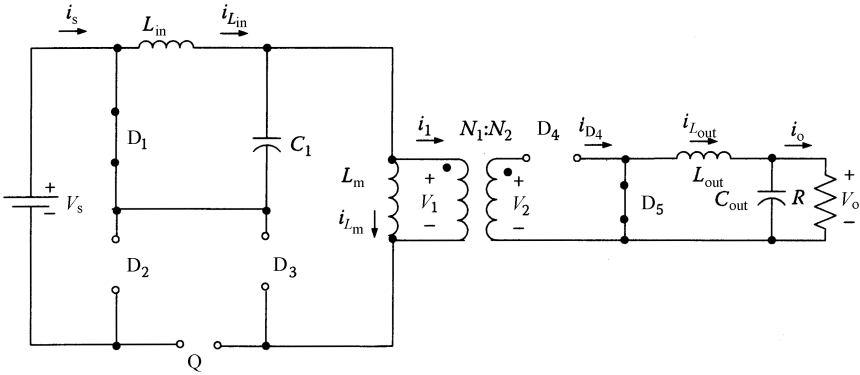


图 10-14 降压集成正激变换器 ($\Delta_2 T$ 期间, 开关断开)

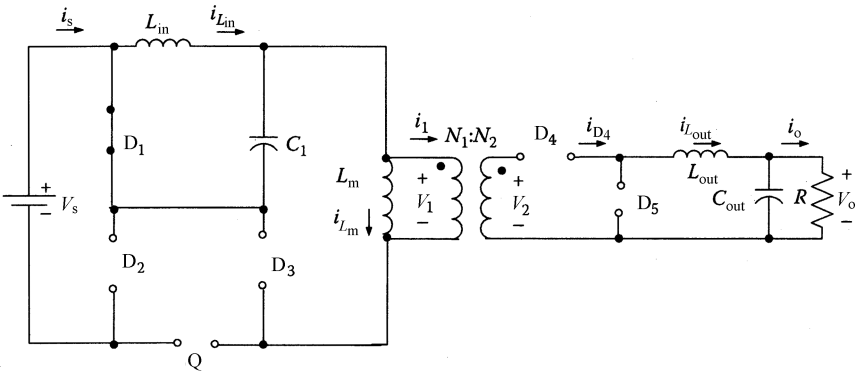
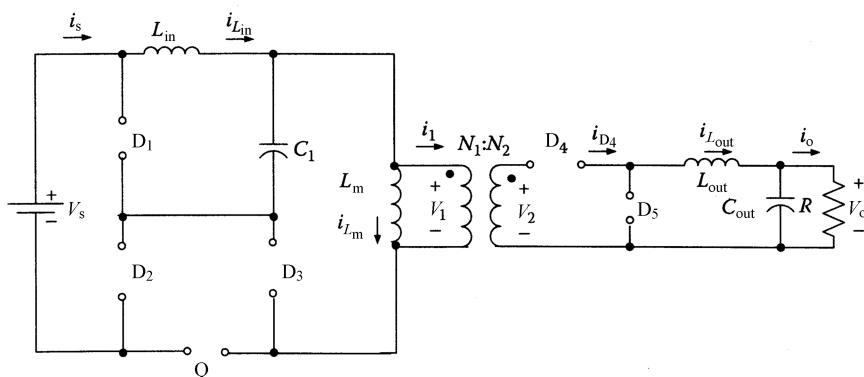
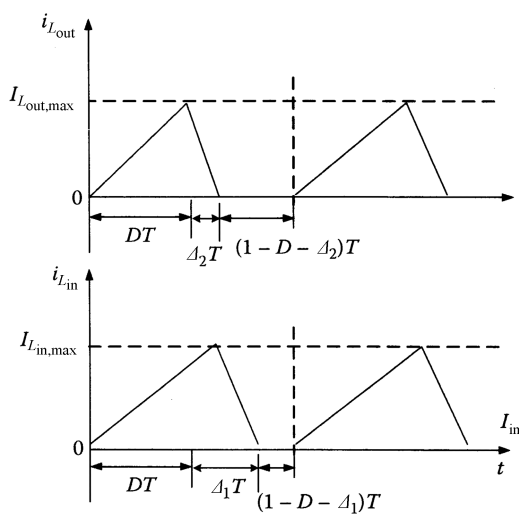
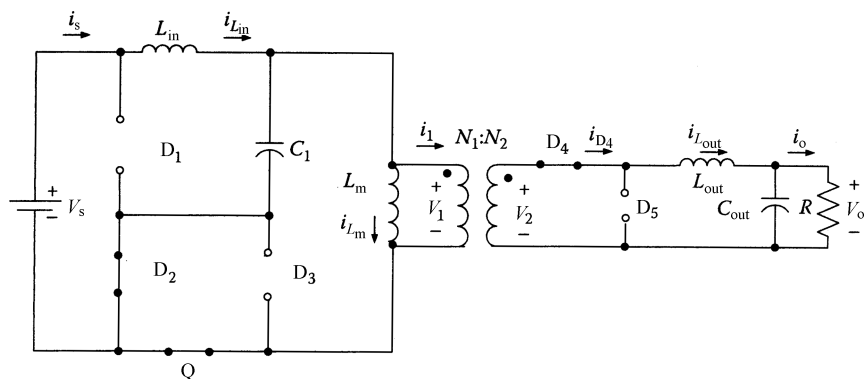


图 10-15 降压集成正激变换器 [$(\Delta_1 > \Delta_2)T$ 期间, 开关断开]

在 DCM-DCM ($\Delta_1 < \Delta_2$) 下, 对于输入电感 L_{in} 和输出电感 L_{out} , 降压变换器和正激变换器都工作在 DCM 下。这两种 DCM 通过开关断开后电感到达零电流的不同时刻来分类 (见图 10-18~图 10-22)。


 图 10-16 降压集成正激变换器 $[(1-D-\Delta_1)T]$ 期间，开关断开

 图 10-17 DCM-DCM 下输入电感和输出电感的电流波形 ($\Delta_1 > \Delta_2$)

 图 10-18 降压集成正激变换器 (DT 期间，开关导通)

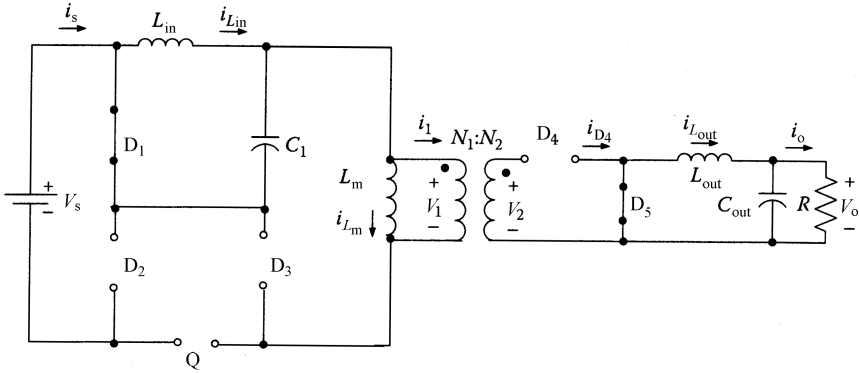


图 10-19 降压集成正激变换器 ($\Delta_1 T$ 期间, 开关断开)

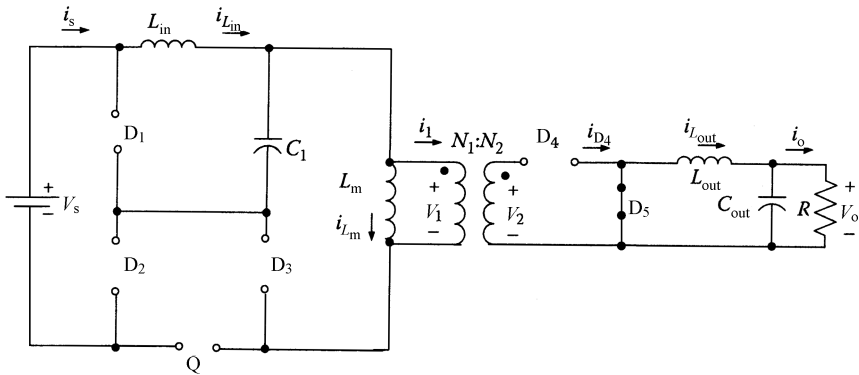


图 10-20 降压集成正激变换器 $[(\Delta_2 - \Delta_1)T]$ 期间, 开关断开]

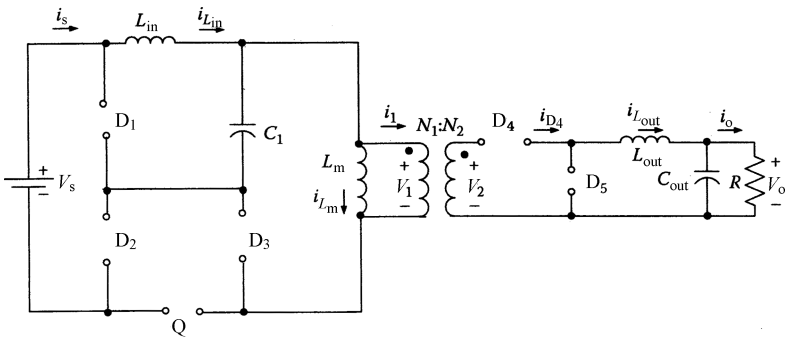
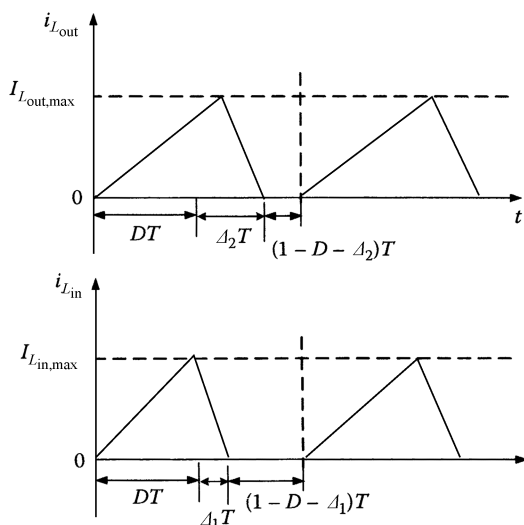


图 10-21 降压集成正激变换器 $[(1 - D - \Delta_2)T]$ 期间, 开关断开]

后面将讨论降压集成正激变换器的输出/输入电压比。

CCM-CCM 下的电压比如图 10-23 所示。对于工作在 CCM 下的正激变换器，其电压比是 $N_2 D / N_1$ ，而对于工作在 CCM 下的降压变换器的电压比则为 D ，所以

图 10-22 DCM-DCM 下输入电感和输出电感的电流波形 ($\Delta_2 > \Delta_1$)

总的电压比为 $N_2 D^2 / N_1$ 。为了在每个周期复位正激变换器, 降压集成正激变换器的最大占空比为 0.5。由图 10-23 可以看到, 当正激变换器中变压器的匝数比变成 2 时, 降压集成正激变换器的电压比不再大于降压变换器的电压比, 即

$$\left(\frac{N_2}{N_1} D^2 \leq D \right)$$

在这种情况下, 总电压比曲线在降压电压比曲线之下。当正激变换器中变压器的匝数比变成大于 2 时, 总电压比小于正激变换器的电压比。当 $2N_1 \leq N_2$ 时, 输出/输入电压比如图 10-23a 所示。当 $N_1 \leq N_2 \leq 2N_1$ 时, 输出/输入电压比如图 10-23b 所示。

对于工作在 CCM-DCM 下的降压集成正激变换器, 电压比如图 10-24 和图 10-25 所示, 且有

$$k = \frac{2L_{\text{out}}}{RT}$$

式中, T 是开关周期。

对于工作在 DCM 下的正激变换器, $k \leq (1-D)$ 且 $k \in (0, 1)$, 因此有

$$\frac{N_2}{N_1} D \leq M(D_{\text{Forward}}) = \frac{2N_2 D}{N_1 \left(D + \sqrt{D^2 + \frac{8L_{\text{out}}}{RT}} \right)} = \frac{2N_2}{N_1 \left(1 + \sqrt{1 + \frac{4k}{D^2}} \right)} \leq \frac{N_2}{N_1} \quad (10-50)$$

当有

$$\frac{N_2 (1-k)}{N_1} \geq 1$$

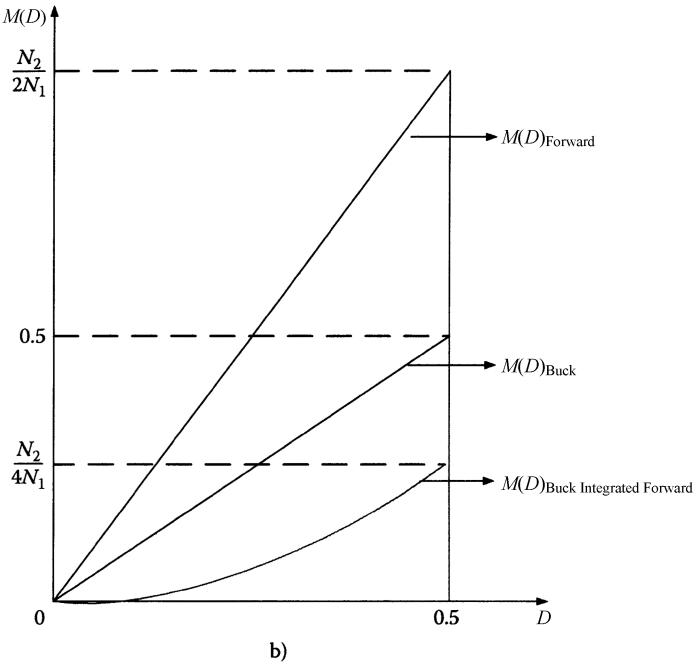
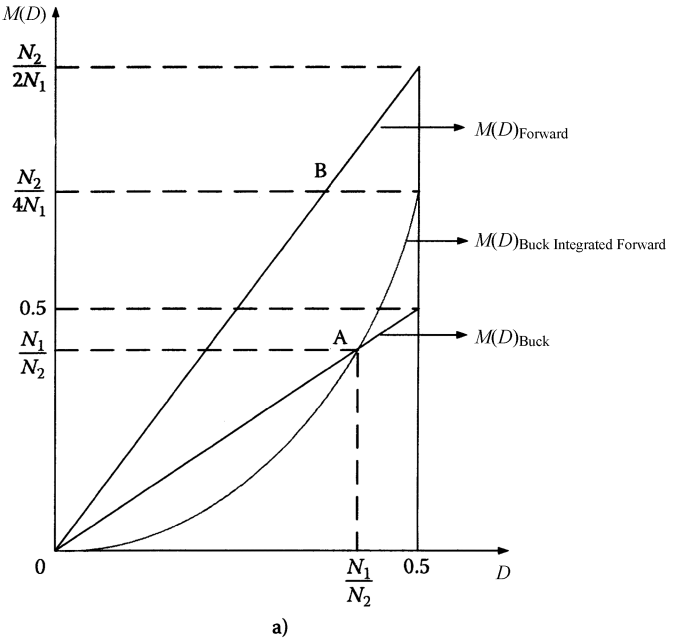


图 10-23 CCM-CCM 下降压集成正激变换器的电压比

可以看到降压集成正激变换器的电压比如图 10-24 所示。

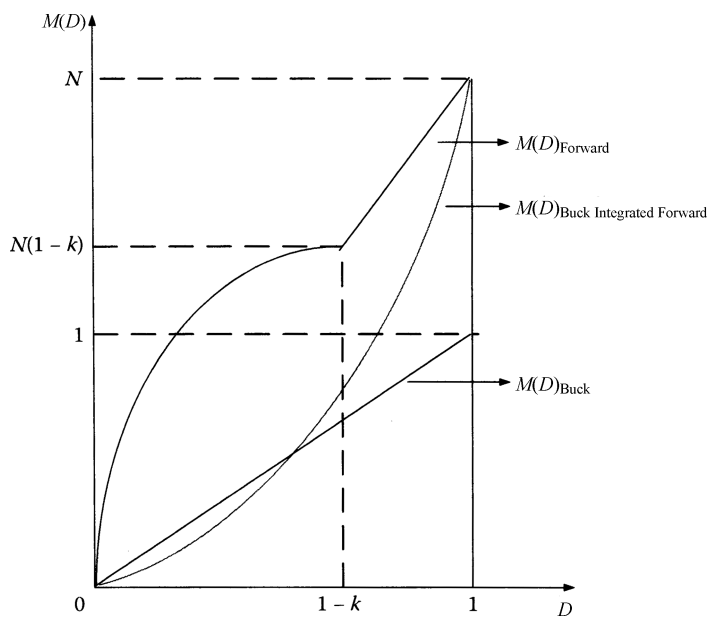


图 10-24 CCM-DCM 下降压集成正激变换器的电压比 1

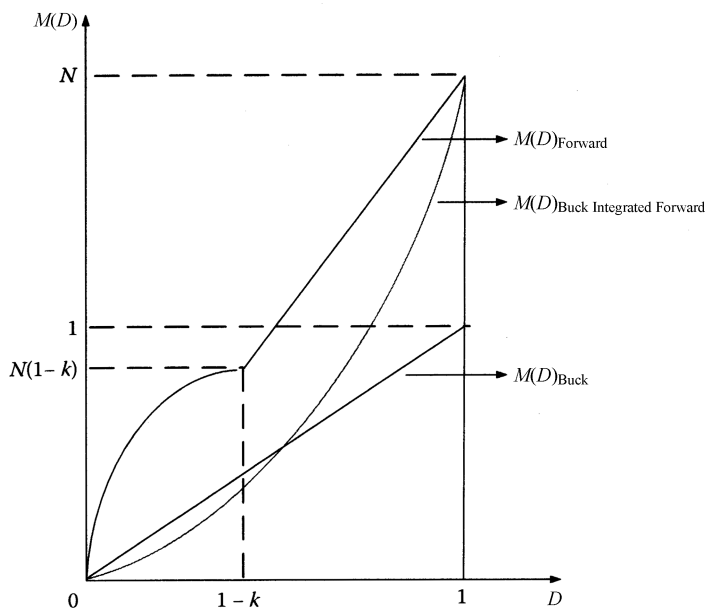


图 10-25 CCM-DCM 下降压集成正激变换器的电压比 2

当有

$$\frac{N_2(1-k)}{N_1} < 1$$

则降压集成正激变换器的电压比如图 10-25 所示。

值得注意的是，在图 10-24~图 10-27 中，仅为 $0 < D \leq 0.5$ 时的输出/输入电压比曲线。

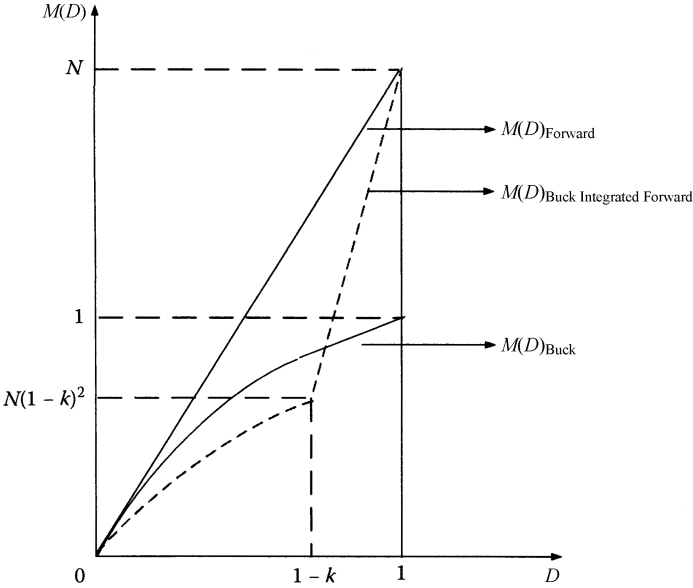


图 10-26 DCM-CCM 下降压集成正激变换器的电压比

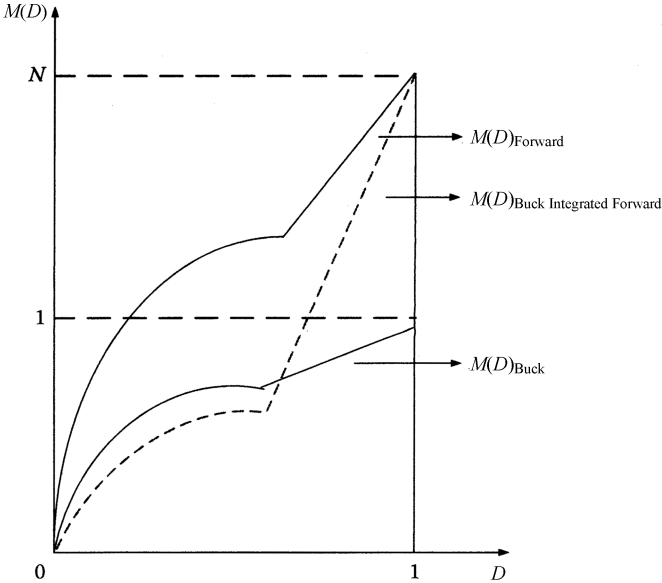


图 10-27 DCM-DCM 下降压集成正激变换器的电压比

为获得不同模式下的微小信号模型，具有第三绕组的降压集成正激变换器如图 10-28 所示。

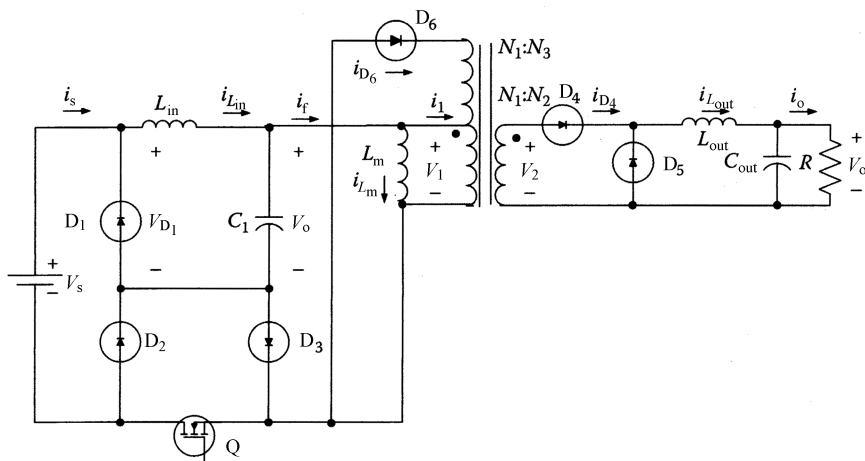


图 10-28 带第三绕组的降压集成正激变换器

后面将首先分析 CCM-CCM。

当开关处于导通状态 ($0 < t \leq dT$) 时，可推导出以下式子：

$$L_{in} \frac{di_{L_{in}}}{dt} = V_s - V_{C_1} \quad (10-51)$$

$$C_1 \frac{dV_{C_1}}{dt} = i_{L_{in}} - i_f \quad (10-52)$$

$$L_{out} \frac{di_{out}}{dt} = \frac{N_2}{N_1} V_{C_1} - V_o \quad (10-53)$$

$$C_{out} \frac{dV_o}{dt} = i_{L_{out}} - \frac{V_o}{R} \quad (10-54)$$

$$L_m \frac{di_{L_m}}{dt} = V_{C_1} \quad (10-55)$$

$$i_f = \frac{N_2}{N_1} i_{L_{out}} + i_{L_m} \quad (10-56)$$

$$i_s = i_{L_{in}} \quad (10-57)$$

$$n = \frac{N_2}{N_1} \quad (10-58)$$

当开关处于断开状态，即在 $[dT < t \leq (d+\Delta)T]$ 期间时， ΔT 为变压器磁化电感电流从峰值到零的时间。可推导出如下式子：

$$L_{in} \frac{di_{L_{in}}}{dt} = -V_{C_1} \quad (10-59)$$

$$C_1 \frac{dV_{C_1}}{dt} = i_{L_{in}} - i_f \quad (10-60)$$

$$L_{out} \frac{di_{L_{out}}}{dt} = -V_o \quad (10-61)$$

$$C_{out} \frac{dV_o}{dt} = i_{L_{out}} - \frac{V_o}{R} \quad (10-62)$$

$$L_m \frac{di_{L_m}}{dt} = -\frac{N_1}{N_3} V_{C_1} \quad (10-63)$$

$$i_f = -\frac{N_1}{N_3} i_m \quad (10-64)$$

$$i_s = 0 \quad (10-65)$$

当开关处于断开状态, 即在 $[(d+\Delta)T < t \leq T]$ 期间时, 可推导出如下式子:

$$L_{in} \frac{di_{L_{in}}}{dt} = -V_{C_1} \quad (10-66)$$

$$C_1 \frac{dV_{C_1}}{dt} = i_{L_{in}} \quad (10-67)$$

$$L_{out} \frac{di_{L_{out}}}{dt} = -V_o \quad (10-68)$$

$$C_{out} \frac{dV_o}{dt} = i_{L_{out}} - \frac{V_o}{R} \quad (10-69)$$

$$L_{in} \frac{di_{L_m}}{dt} = 0 \quad (10-70)$$

$$i_s = 0 \quad (10-71)$$

根据上述式子, 电路的平均模型如下:

$$L_{in} \frac{d\langle i_{L_{in}} \rangle}{dt} = \langle d \rangle \langle V_s \rangle - \langle V_{C_1} \rangle \quad (10-72)$$

$$C_1 \frac{d\langle V_{C_1} \rangle}{dt} = \langle i_{L_{in}} \rangle - \langle d \rangle \langle \frac{N_2}{N_1} i_{L_{out}} \rangle \quad (10-73)$$

$$L_{out} \frac{d\langle i_{L_{out}} \rangle}{dt} = \langle d \rangle \langle \frac{N_2}{N_1} V_{C_1} \rangle - \langle V_o \rangle \quad (10-74)$$

$$C_{out} \frac{d\langle V_o \rangle}{dt} = \langle i_{L_{out}} \rangle - \frac{\langle V_o \rangle}{R} \quad (10-75)$$

$$\langle i_s \rangle = \langle d \rangle \langle i_{L_{in}} \rangle \quad (10-76)$$

为了获得电路的小信号, 需要用稳态值和小干扰变量代替平均值, 即

$$\langle V_s \rangle = V_s + \hat{V}_s \quad (10-77)$$

$$\langle V_{C_1} \rangle = V_{C_1} + \hat{V}_{C_1} \quad (10-78)$$

$$\langle V_o \rangle = V_o + \hat{V}_o \quad (10-79)$$

$$\langle i_{L_{in}} \rangle = I_{L_{in}} + \hat{i}_{L_{in}} \quad (10-80)$$

$$\langle i_{L_{out}} \rangle = I_{L_{out}} + \hat{i}_{L_{out}} \quad (10-81)$$

$$\langle d \rangle = D + \hat{d} \quad (10-82)$$

因此，对于降压集成正激变换器的小信号等式如下：

$$L_{in} \frac{d\hat{i}_{L_{in}}}{dt} = D\hat{V}_s + V_s\hat{d} - \hat{V}_{C_1} \quad (10-83)$$

$$C_1 \frac{d\hat{V}_{C_1}}{dt} = \hat{i}_{L_{in}} - \frac{N_2}{N_1} D\hat{i}_{L_{out}} - \frac{N_2}{N_1} I_{L_{out}} \hat{d} \quad (10-84)$$

$$L_{out} \frac{d\hat{i}_{L_{out}}}{dt} = \frac{N_2}{N_1} D\hat{V}_{C_1} + \frac{N_2}{N_1} V_{C_1} \hat{d} - \hat{V}_o \quad (10-85)$$

$$C_{out} \frac{d\hat{V}_o}{dt} = \hat{i}_{L_{out}} - \frac{\hat{V}_o}{R} \quad (10-86)$$

$$\hat{i}_s = D\hat{i}_{L_{in}} + I_{L_{in}} \hat{d} \quad (10-87)$$

由这些小信号等式可以计算出小信号的变压器模型，如图 10-29 所示。

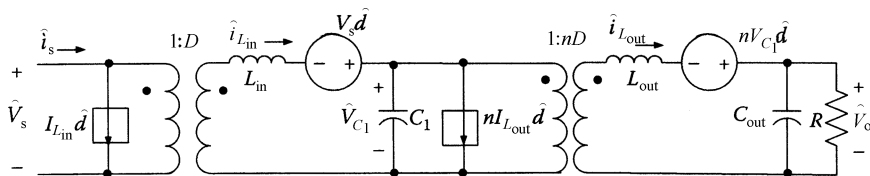


图 10-29 CCM-CCM 降压集成正激变换器的小信号模型

当降压变换器工作在 DCM 下且正激变换器工作在 CCM 下时，回路的小信号模型可以推导如下：

$$\langle V_s \rangle = \langle V_s \rangle \quad (10-88)$$

$$\langle V_{D_1} \rangle = \langle V_{C_1} \rangle \quad (10-89)$$

$$\langle i_s \rangle = \frac{d^2 T}{2L_{in}} \langle \langle V_s \rangle - \langle V_{D_1} \rangle \rangle = \frac{d^2 T}{2L_{in}} \langle \langle V_s \rangle - \langle V_{C_1} \rangle \rangle \quad (10-90)$$

$$\langle i_{L_{in}} \rangle = \frac{d^2 T}{2L_{in}} \frac{\langle \langle V_s \rangle - \langle V_{C_1} \rangle \rangle \langle V_s \rangle}{\langle V_{C_1} \rangle} \quad (10-91)$$

$$C_1 \frac{d\langle V_{C_1} \rangle}{dt} = \langle i_{L_{in}} \rangle - \langle d \rangle \langle \frac{N_2}{N_1} i_{L_{out}} \rangle \quad (10-92)$$

$$L_{\text{out}} \frac{d\langle i_{L_{\text{out}}} \rangle}{dt} = \langle d \rangle \langle \frac{N_2}{N_1} V_{C_1} \rangle - \langle V_o \rangle \quad (10-93)$$

$$C_{\text{out}} \frac{d\langle V_o \rangle}{dt} = \langle i_{L_{\text{out}}} \rangle - \frac{\langle V_o \rangle}{R} \quad (10-94)$$

为了获得回路的小信号，需用稳态值和小干扰变量代替平均值，即

$$\langle V_s \rangle = V_s + \hat{V}_s \quad (10-95)$$

$$\langle V_{C_1} \rangle = V_{C_1} + \hat{V}_{C_1} \quad (10-96)$$

$$\langle V_o \rangle = V_o + \hat{V}_o \quad (10-97)$$

$$\langle i_{L_{\text{in}}} \rangle = I_{L_{\text{in}}} + \hat{i}_{L_{\text{in}}} \quad (10-98)$$

$$\langle i_{L_{\text{out}}} \rangle = I_{L_{\text{out}}} + \hat{i}_{L_{\text{out}}} \quad (10-99)$$

$$\langle d \rangle = D + \hat{d} \quad (10-100)$$

因此，对于降压集成正激变换器的小信号等式可表示如下：

$$\hat{i}_s = \frac{D^2 T}{2L_{\text{in}}} (\hat{V}_s - \hat{V}_{C_1}) + \frac{DT}{L_{\text{in}}} (V_s - V_{C_1}) \hat{d} \quad (10-101)$$

$$\hat{i}_{L_{\text{in}}} = \frac{D^2 T (2V_s - V_{C_1})}{2L_{\text{in}} V_{C_1}} \hat{V}_s - \frac{D^2 T V_s^2}{2L_{\text{in}} V_{C_1}^2} \hat{V}_{C_1} + \frac{DT (V_s - V_{C_1}) V_s}{V_{C_1}} \hat{d} \quad (10-102)$$

$$C_1 \frac{d\hat{V}_{C_1}}{dt} = \hat{i}_{L_{\text{in}}} - \frac{N_2}{N_1} D \hat{i}_{L_{\text{out}}} - \frac{N_2}{N_1} I_{L_{\text{out}}} \hat{d} \quad (10-103)$$

$$L_{\text{out}} \frac{d\hat{i}_{L_{\text{out}}}}{dt} = \frac{N_2}{N_1} D \hat{V}_{C_1} + \frac{N_2}{N_1} V_{C_1} \hat{d} - \hat{V}_o \quad (10-104)$$

$$C_{\text{out}} \frac{d\hat{V}_o}{dt} = \hat{i}_{L_{\text{out}}} - \frac{\hat{V}_o}{R} \quad (10-105)$$

由这些小信号等式，可以计算出小信号的变压器模型，如图 10-30 所示。

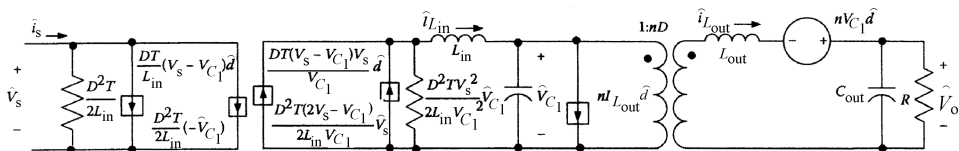


图 10-30 DCM-CCM 下降压集成正激变换器的小信号模型

同理，对于工作在 CCM-DCM 和 DCM-DCM 下的降压集成正激变换器的小信号模型分别如图 10-31 和图 10-32 所示。

不同模型的传递函数将在后面分析。以工作在 CCM-CCM 下的降压集成正激变换器为例，可以根据图 10-29 推导出控制与输出的传递函数和输入与输出的传递函数。

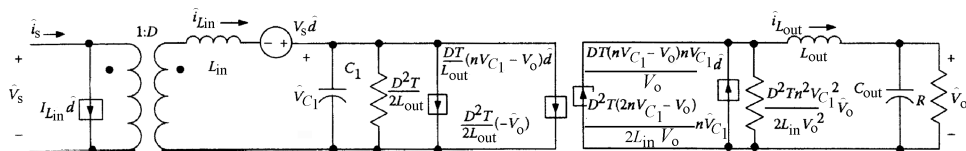


图 10-31 CCM-DCM 下降压集成正激变换器的小信号模型

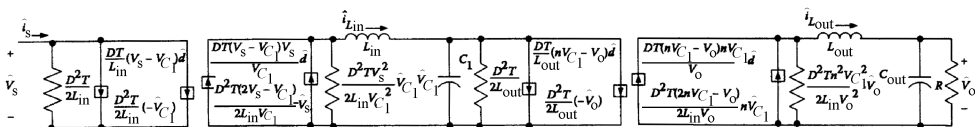
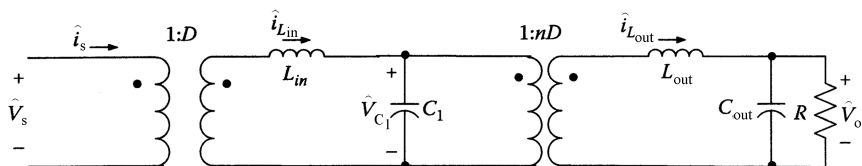


图 10-32 DCM-DCM 下降压集成正激变换器的小信号模型

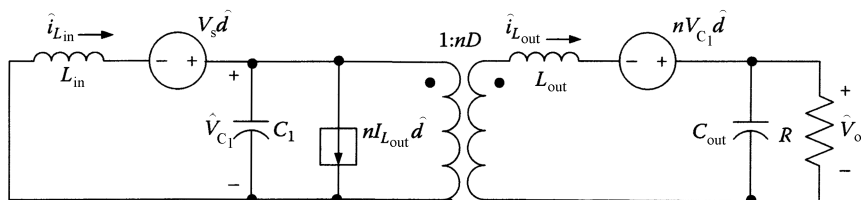
为得到输入对输出的传递函数，需在图 10-29 中设置 $\hat{d}=0$ ，电路如图 10-33 所示。

根据图 10-33，可以得到工作在 CCM-CCM 下的降压集成正激变换器输入对输出的传递函数为


 图 10-33 CCM-CCM 下的降压集成正激变换器的小信号模型 ($\hat{d}=0$)

$$\frac{\hat{V}_o}{\hat{V}_s} = \frac{nD^2R}{S^4L_{in}L_{out}C_{out}C_1R + S^3L_{in}L_{out}C_1 + S^2(n^2D^2RL_{in}C_{out} + L_{in}C_1R + L_{out}C_{out}R) + s(n^2D^2L_{in} + L_{out}) + R} \quad (10-106)$$

为了确定扰动对输出的传递函数，设图 10-29 中的 $\hat{V}_s=0$ ，由此得到图 10-34。


 图 10-34 CCM-CCM 下降压集成正激变换器的小信号模型 ($\hat{V}_s=0$)

根据图 10-34，可以得到工作在 CCM-CCM 下降压集成正激变换器的扰动对输出的传递函数为

$$\frac{\hat{V}_o}{d} = \frac{(nDV_s + nV_{C_1} - n^2DI_{out}SL_{in})R}{S^4L_{in}L_{out}C_{out}C_1R + S^3L_{in}L_{out}C_1 + S^2(n^2D^2RL_{in}C_{out} + L_{in}C_1R + L_{out}C_{out}R) + s(n^2D^2L_{in} + L_{out}) + R} \quad (10-107)$$

根据降压集成正激变换器的小信号模型和传递函数，绘制波特图如图 10-35 和图 10-36 所示。

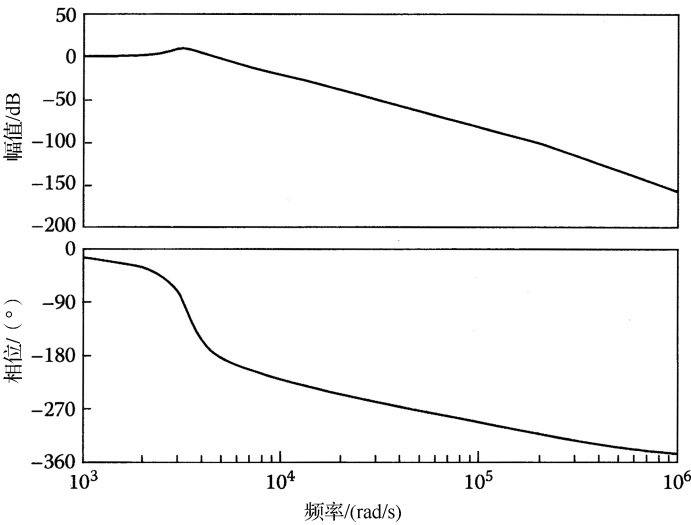


图 10-35 CCM-CCM 下降压集成正激变换器的输入对输出传递函数波特图

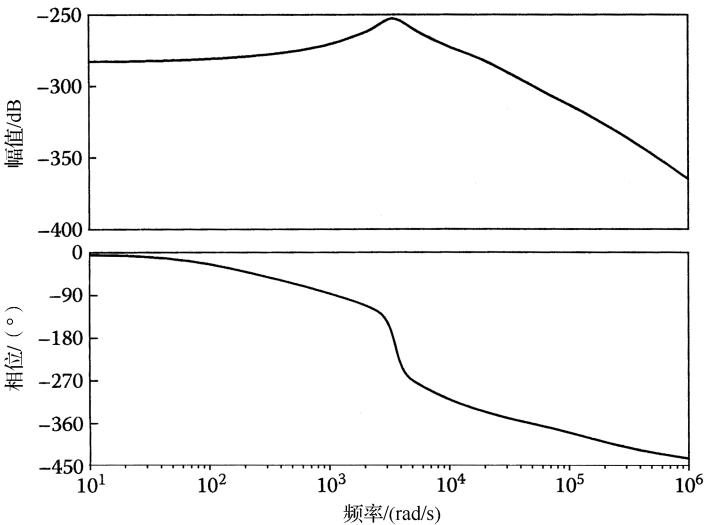


图 10-36 CCM-CCM 下降压集成正激变换器的扰动对输出传递函数波特图

参 考 文 献

- [1] Madigan, M. T., R. W. Erichson, and E. H. Ismail. 1999. Integrated high-quality rectifier-regulators. *IEEE Transactions on Industrial Electronics*. 46(4):749–758.
- [2] Nie, Z. 2005. Integrated switched-mode power supplies. PhD dissertation, Illinois Institute of Technology.
- [3] Xu, J. 1991. An analytical technique for the analysis of switching DC-DC converters. In *IEEE international symposium on circuit and systems*. 2 (June): 1212–1215.
- [4] Middlebrook, R. D., and S. Ćuk. 1976. A general approach at modeling switching converter power stages. In *Proceedings of the IEEE power electronics specialists conference*.
- [5] Ćuk, S, and R. D. Middlebrook. 1977. A general unified approach to modeling switching DC-DC converters in discontinuous conduction mode. In *Proceedings of the IEEE power electronics specialists conference*. 1 (June): 160–179.

第 11 章 同步整流

同步整流可以提高开关电源的效率，特别是在低电压低功率应用场合。本章将对同步整流器和肖特基二极管整流器进行比较，并对一些实际应用进行阐述。

下一代便携式产品（如个人通信器与个人数字助理）应在下次充电前提供至少 12h 的运行时间。对于这个目标，由于目前的电源性能已接近极限，大多数的研究进展都来自于射频（RF）技术、计算机技术、电池技术等相关技术。目前，电源转换效率一般都已超过 95%。尽管如此，还需将一个电池的性能发挥到极限。这项任务中的一个关键因素就是同步整流器，特别是对于未来微处理器和存储芯片所需低输出电压的情况。

同步整流器是一种在开关电源中为整流二极管提供一条低阻传导路径从而提高电源转换效率的电子开关^[1]。通常，采用金属氧化物半导体场效应晶体管（MOSFET）来实现这一功能，但是在一些典型应用中也常采用双极型晶体管和其他半导体开关。

由于开关整流器两端的正向压降与输出电压相串联，因此该整流器中的损耗几乎完全决定了电源效率^[2,3]。当电源电压降低时，正向压降在输出电压中所占的比重不断增加，这时对整流器的设计需更加留意。随着各主要芯片制造商逐渐实现了在线连续制造工艺，新型电压标准也得到了快速发展。目前，研究表明，标准供电电压 V_{CC} 为 1.1V。

11.1 肖特基二极管与 MOSFET 的选择标准

对于开关电源中肖特基二极管的选择是根据其正向压降和反向漏电的特点的。当输出电压下降时，肖特基二极管的正向电压成为了提高变换器效率的限制因素。这种限制迫使工程人员将同步整流技术应用于规模、效率和热因素占主导地位的设备中，如便携式计算机和移动通信。随着电源需求的增加和新的集成电路更易实现，对于台式计算机和工作站的设计也开始采用同步整流技术。

对于 MOSFET 的选择是根据开关电源的开关速度、效率目标以及热量约束的^[4,5]。这些要求都可转化为 MOSFET 的特点，如 $R_{DS(ON)}$ 和栅极电荷。随着主开关的占空比增加， $R_{DS(ON)}$ 对变换器效率的影响最大。在这些类型的应用

中, 通常采用 N 沟道 MOS (NMOS) FET 来使得 $R_{DS(ON)}$ 尽可能最小。对于给定的芯片面积和击穿电压, 一个 NMOSFET 的载流子迁移转化为 P 沟道器件大约一半的导通电阻。然而, 在高端配置中 NMOS 器件将使设计变得复杂。需采用一个辅助电源、自举电路或电荷泵使得栅极电压大于源节点电压 (即输入电压)。

11.2 基本开关电源拓扑的同步整流

在前面的内容中已经讨论了离线开关电源的基本拓扑, 本节将讨论同步整流技术在基本开关电源拓扑中的应用, 如降压变换器、升压变换器、降压升压变换器等^[4,5]。在所有这些拓扑中, 肖特基二极管被 MOSFET 所取代。接下来, 将在该工作状态下检验这些变换器的性能。

11.2.1 同步整流降压变换器

一个标准的低压降压稳压器采用 MOSFET 和肖特基二极管作为主要的两个开关装置 (见图 11-1)。MOSFET 导通即可向负载和电感提供电能。当 MOSFET 关断时, 电感中的电能使得电流通过负载和肖特基二极管。在这种方式下, MOSFET 开关对电能进行脉宽调制。

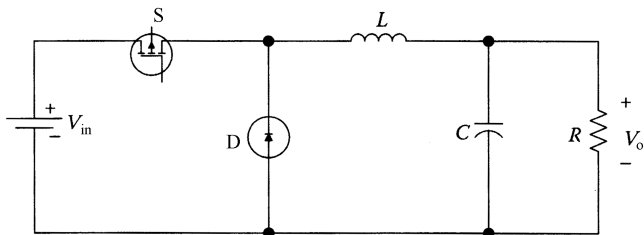


图 11-1 传统降压变换器

电感和电容作为一个低通滤波器对输出电压进行补偿, 使之稳定为一个常量。理想输出电压等于 MOSFET 占空比与输入电压之积。

同步整流通过采用一个低端 NMOS 管替代肖特基二极管 (见图 11-2) 而提

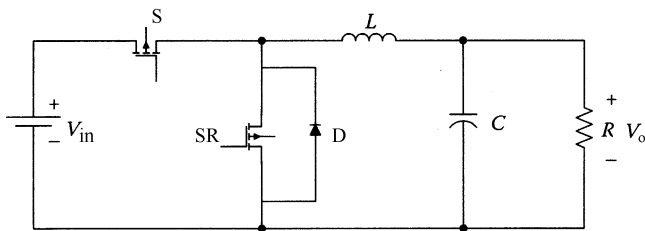


图 11-2 同步整流降压变换器

高降压变换器的效率。MOSFET 产生的压降小于肖特基二极管的正向压降。综合比较不仅包括肖特基二极管正向压降和 MOSFET 第三象限的 $R_{DS(ON)}$ ，还有肖特基二极管和 MOSFET 的开关损耗。然而，在典型工作频率和工作电压中，降压稳压器的开关损耗通常小于传导损耗。在高端（主开关）MOSFET 关断时，低端 MOSFET（如同步整流器）在其第三象限使电流导通。由于电流损耗导致开关两端产生负偏差，因此同步开关工作在第三象限。该设备的栅极正电压保持通道导通。

控制和驱动电路使得两个 MOSFET 的开关频率保持时间同步。上层 MOSFET（如主开关）从输入端传输电能，而下层 MOSFET（见图 11-2 中的 SR）使电感电流导通。同步 PWM 控制模块通过调节上、下层 MOSFET 的传输间隔来调节输出电压。在轻载情况下，控制块（图 11-2 中未显示）通常关断下层 MOSFET 以模拟一个二极管。

离散 MOSFET 的同步整流会导致可变开关延时，这是由于栅极电荷的变化和 MOSFET 之间阈值电压的变化。标准控制电路对下层 MOSFET 闭合驱动延时，直到上层 MOSFET 的栅极电压小于阈值电压，从而实现对这些变化的补偿。这种延时产生一个死区时间，此时所有的 MOSFET 都不导通。死区时间消除了破坏性击穿的可能性，如两个 MOSFET 同时导通。标准设计运用同样的方法来对主开关闭合进行延时。典型设计中，对离散 MOSFET 延时产生 60ns 的死区时间，并将开关频率限制为 300kHz。

在死区时间内，电感电流流经下层 MOSFET 的体二极管并激活耗尽区的储存电荷。必须清除这些储存电荷以保证体二极管恢复其正向阻断特性。离散 MOSFET 中的体二极管反向恢复缓慢，这将对变换器效率带来不利的影响。在下层 MOSFET 上并联一个肖特基二极管可以减少甚至完全消除这些储存电荷。这项措施能提高变换器效率约 1%。肖特基二极管的额定电流比标准降压稳压器的更低，这是因为二极管只在死区时间导通从而降低了 RMS 电流。

图 11-3 给出了常规降压变换器电路中各种参数的时序图，可以看出，二极管在主开关断开的所有时间内都可导通。在这段时间内，产生了正向压降并导致很大的功率损耗（见图 11-4）。

与传统降压变换器相比，二极管的导通时间（如平行于 SR MOSFET）非常小，这将导致低功耗，从而提高效率。

即使是很低的电压，整流器损耗也是相当大的。对于一个 3.3V 输出、12V 电池输入的降压稳压器，除去其他损耗机制，0.4V 的肖特基二极管正向压降体现约 10%~15% 的典型效率损失。尽管由于整流器具有较低的占空比而使导通时间更短，损耗也没有低输入电压时那么严重。然而，肖特基整流器的正向压降

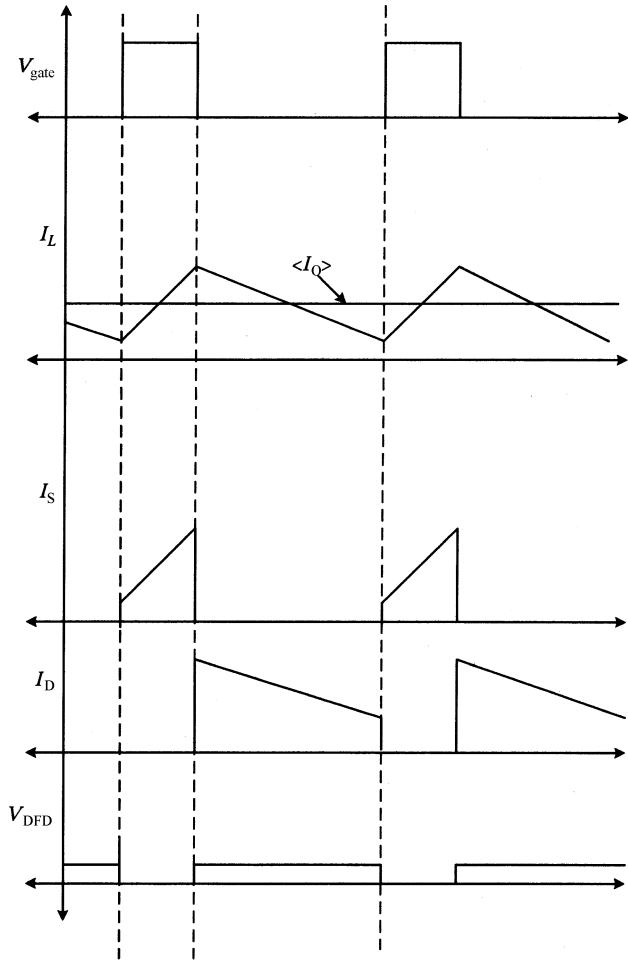


图 11-3 传统降压变换器的工作波形

通常是占主导地位的损耗机制。

图 11-5 给出了采用同步整流时的效率增益。对于一个输入电压为 7.2V、输出电压为 3.3V 的系统，同步整流器比肖特基二极管整流器的效率提高了约 4%。图 11-5 还表明，随着输出电压下降，同步整流器可提供更大的效率增益。

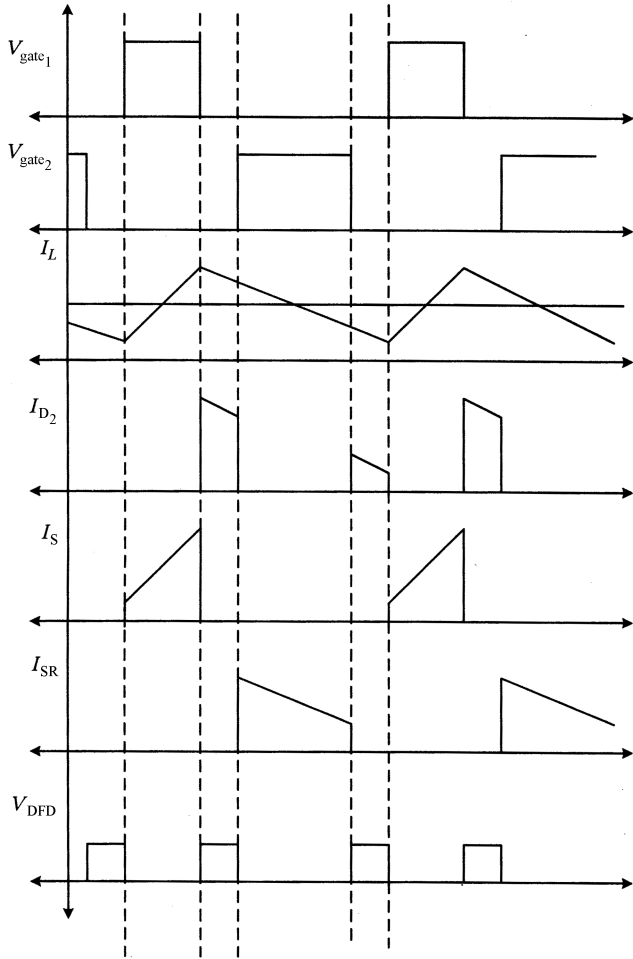


图 11-4 同步降压变换器的工作波形

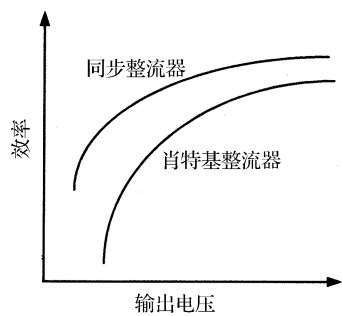


图 11-5 效率比较

11.2.2 同步整流升压变换器

同样，在升压和逆变拓扑中也可采用同步整流。传统升压变换器和同步升压变换器分别如图 11-6 和图 11-7 所示。

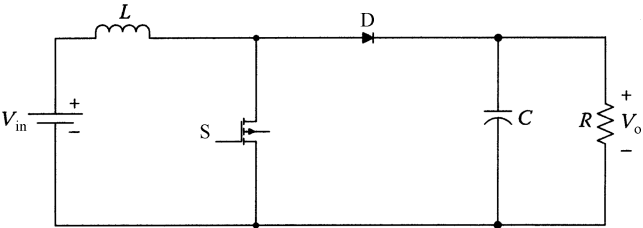


图 11-6 传统升压变换器

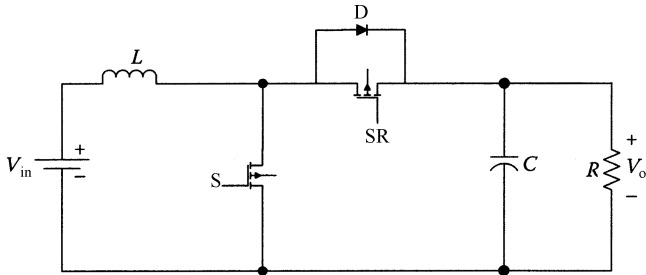


图 11-7 同步升压变换器

同步整流升压电路的工作方式与传统升压变换器一样，它们之间的区别也同 11.2.1 节降压变换器中所述的一样。

11.2.3 同步整流降压升压变换器

产生负电压的反相稳压器（通常称为降压升压稳压器）是同步整流的一个广泛应用。

与升压拓扑相同，反相拓扑将同步整流器与输出相串联，而不是接地。它的工作原理与传统降压升压变换器相同（见图 11-8 和图 11-9）。

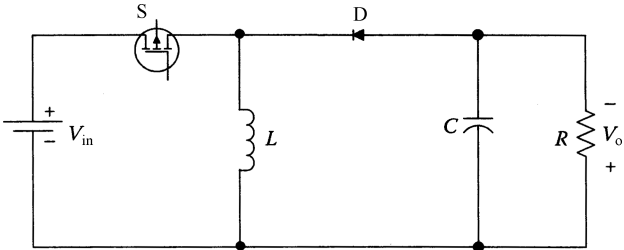


图 11-8 传统降压升压变换器

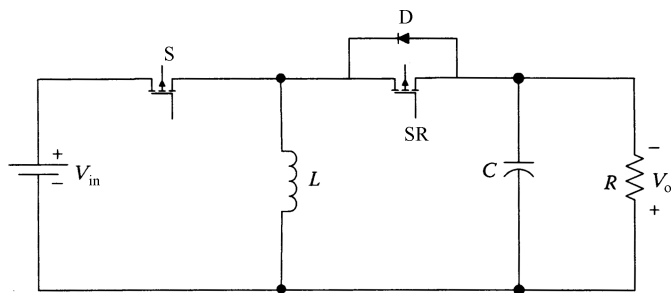


图 11-9 同步降压升压变换器

11.3 同步整流器的控制

同步整流变换器采用电流控制模式或电压控制模式来调节输出电压，电流控制模式允许变换器无延时响应线电压变化。此外，还可能减少输出电感，以提高变换器在动态负载条件下的响应。

尽管对于要求快速动态响应的应用，上述特点似乎更有利于电流控制模式，但该控制方法仍有一些缺点，如它对控制回路中的干扰敏感。此外，电流控制模式需要两个反馈回路：电流内环和电压外环，由此使得设计复杂。最后，该控制器采用电流检测电阻与输出电感串联。通常，这种电流检测电阻所消耗的功率与 MOSFET 相当，进一步降低了电流模式变换器的效率。

对于低压降压变换器来说，电压控制模式更有效，因为它只有单一控制回路，具有良好的抗干扰性能，并具有较宽的 PWM 占空比调节范围。同时，电压控制模式不需要电阻来检测电流。然而，使用肖特基二极管的标准电压模式降压变换器的传递函数在空载到满载之间变化，因此很难实现大动态负载的快速响应。

对于标准降压变换器，观察到轻载传递函数在 LC 滤波器频率上没有双极点，而这是满载传递函数的特点。出现这一差别的原因在于标准降压配置中肖特基二极管只允许电感电流单向流动。这种单向电流导致轻载时的非连续，因为在每个周期的一部分时间中电感电流耗空，造成了单一的低频极点。负载电流连续与非连续的临界点在当负载电流为纹波电流峰值的一半时。

值得注意的是，电流模式变换器不会出现此问题。电流模式变换器的传递函数从连续运行到非连续运行只发生微小变化。电流模式控制器有两个回路。内环（电流环）的作用是使 LC 滤波器的高 Q 双极点分离成为两个单独的低频率低 Q 极点，非连续运行呈现出一个单一的低频极点。由于在同步整流中电流模式控制比电压模式控制更加流行，将在 11.4 节中简要讨论基本电流模式控制方法。

11.4 电流模式控制方法

许多控制集成电路可用于驱动同步整流器。它们各自都有不同的控制方案，尽管在任何控制方案中都具有 3 项基本核心原则：第一，应在下一个周期开始前继续保持同步开关闭合以允许电感反向；第二，在轻载时可完全禁用同步整流器；第三，可检测电感电流过零并关闭周期循环基础上的同步整流器。每种方法在不同应用领域都各有所长。

在过去，设计者通常采用保持电感开关闭合直到下一个周期开始，这样需要利用互补波形来驱动 MOSFET 栅极。该方法干扰小且控制方案简单，栅极驱动信号只是高端开关驱动信号的一个简单的反相倒转。干扰小的两个原因都与连续电感电流有关：第一，没有脉冲跳跃在任何负载情况下都能确保开关频率稳定，稳定的基本开关频率又确保了在谐波频率上的输出纹波和 EMI 不会在音频或无线电系统的中频（IF）波段造成严重破坏；第二，该方法消除了死区时间，在此期间，开关节点处的电感和杂散电容组成的谐振电路会引起共振。

电感电流反向的缺点是同步整流器可导致输出电流损耗。该电路可在下半个周期内补偿输出能量损耗，然而在高端开关闭合周期开始时，电路将先前电流反转时电感储存的能量传送到输入旁路电容。这个动作类似于永动机，其中能量在输入和输出电容间流动。但由于存在摩擦不可能实现永动。在这种情况下，摩擦相当于开关和 I^2R 的损耗。随着能量来回流动，电路中的功率消耗在所有小寄生电阻和开关电源效率上，因此需要额外的能量来保持这种能量流动。对于 2.5V、1W 的电路，显然需要一个通常为 5mA 高空载供电电流。

第二种选择是在轻载时完全关闭同步整流器，这样既简单又提供了低静态电源电流。通常在轻载脉冲频率调制（PFM）控制方案下结合脉冲跳跃模式来实现该方法。每当电路运行在轻载脉冲跳跃模式时，电路通过一个伴随并联肖特基二极管来禁用同步整流器。禁用同步整流器防止了电感电流反向并不再出现能量来回流动问题。

最后一种选择是通过检测电感电流过零并迅速锁定同步整流器断开来实现同步整流器的周期循环关断。由于同步整流器是在没有允许电感电流反向的情况下工作，因此该方法的轻载效率最佳。但是，为保证该方法有效，开关稳压器集成电路中检测电感电流的电流检测放大器必须高速低功耗。

如果实现补偿栅极驱动的方法且输出轻载，电感电流将在同步整流器闭合期间以及电流流经高端 MOSFET（MOSFET 是双向的）的下半周期开始时反向。在开关死区时间内，电流通过寄生二极管。控制方案可将同步整流运行从补偿驱动模式切换为零点关断模式。对于重载，控制电路应采用 PWM 技术，并可在轻

载时自动切换到低静态电流脉冲跳跃模式。

这种控制方法可应用于内置无线电的计算机。当不使用无线电时，主机系统从运行模式切换到暂停模式，电源将自动进入轻载脉冲跳跃模式以节省电力。如果 RF 收发器打开，无论输出负载如何，一个逻辑信号将迫使电源进入低干扰模式，以保持正常运行。

11.5 同步整流的独立和集成方法

可能存在具有一个集成主开关、同步整流器 MOSFET、驱动电路以及同步控制逻辑的单个集成电路。也可采用一个具有简单 PWM 控制器的装置来实现电压模式变换器，这比采用独立 MOSFET 的变换器具有某些优点，这些优点包括提高效率、更高的开关频率、减少 EMI 以及简化散热设计。传统方法比这种集成方法好在对于具有更宽选择范围的 $R_{DS(ON)}$ 的独立 MOSFET 选择更多。此外，还可调整独立 MOSFET 以满足某一应用的效率及输出电流的需求。

然而，与独立 MOSFET 变换器不同，集成设计充分利用匹配硅参数。最坏情况分析并不严重，因为栅极电荷和阈值等参数往往随工艺变化和操作条件的变化而变化。此外，集成 MOSFET 中体二极管具有低储存电荷和反向恢复时间短等特点。集成功率器件还可减少高速导通时的寄生电感。

这些性能的改善可构造一个死区时间低于 20ns、开关闭合和关断时间均低于 10ns、运行频率高于 1MHz 的变换器。

在采用垂直技术的独立 MOSFET 时，衬底接漏极，因此传导冷却需要大量的印制电路 (PC) 导线。大量导线增大了 PC 板 (PCB) 面积和寄生效应，从而增加了 EMI。相比之下，衬底和集成封装的基板 (tab) 载体是接地。因此，可以直接从功率开关通过基板载体，然后接地进行散热。

为何不将同步稳压器所需的所有半导体都集成在单个集成电路上？这一水平的集成是可以实现的，但需权衡。一个集成了 PWM 控制器、功率开关、驱动器和同步控制的集成电路具有更大的芯片尺寸和更多的引脚，对功率集成电路所需的引脚数量和散热能力进行封装成本很高。相反，集成 MOSFET 的集成电路晶圆分区可以实现具有许多不同 PWM 控制器的集成，并可最后权衡，如电流与电压模式控制。

11.6 二极管与同步整流器的比较

在对二极管和同步整流器进行对比时，需要注意的是同步整流器中的 MOSFET 并不总是能够取代常规肖特基二极管的。

在计算同步整流器的效率增益时，栅极驱动信号是一个关键因素。例如，它可以通过使用一个 5V 的栅极驱动器（如逻辑级 MOSFET）而不是输入（电池）电压来减少栅极损耗。可以很方便地从电池供电的 5V 线性稳压器中提供一个栅极驱动信号，而且栅极驱动电源独立于稳压器的输出电压（对于初始上电，这种方法增加了一个旁路开关形式的复杂性）。此外，必须考虑由于栅极电压降低导致低增强型（less-enhanced）MOSFET 引起的高 $R_{DS(ON)}$ 的损耗。

为了防止主开关和同步整流器中 MOSFET 的开关重叠，这可能造成破坏性的桥臂贯通电流，大多数开关稳压器应包括一个死区延迟时间。同步整流器中的 MOSFET 包含一个完整的寄生体二极管，它可在死区时间内对负电感电压的振荡进行钳位。然而，该体二极管也有损耗，并关断缓慢，从而导致 1%~2% 的效率下降。

因此，想要提高电源效率的设计者通常将一个肖特基二极管与同步整流器中的 MOSFET 相并联。肖特基二极管只在死区时间内导通。在低电压下，与硅体二极管相并联的肖特基二极管导通，从而确保体二极管不再导通。一般来说，此时的肖特基二极管比简单降压电路中所需的二极管更小、更便宜，因为二极管的平均电流更低（通常，肖特基二极管的峰值额定电流大于其直流额定电流）。

在开关频率较高时，死区时间内的导通损耗会变得很大。例如，在一个具有 100ns 死区时间的 300kHz 变换器中，额外的功率消耗等于 $I_{LOAD} V_{FWD} t_d f = 6mW$ （其中 f 是开关频率， t_d 是死区时间）。对于 2.5V、1W 的电源，这意味着约 0.5% 的效率损失。

轻载效率是移动设备中的关键参数，如计算机经过很长一段时间会处于休眠挂起模式。对于常用于便携式设备的降压型开关稳压器，同步整流器的控制电路对轻载效率和干扰性能影响很大。轻载或空载条件下的关键问题是 MOSFET 关断信号的时刻。

当负载电流很小、电感电流放电为 0 时，会出现断续或反向现象，已提出很多控制策略来解决该问题。控制同步开关的基本原则将在随后的内容中介绍。

11.7 仿真结果

为表明同步整流的有效性并验证所提理论，在此对一个 3V、18W 降压变换器的应用进行了仿真实验，分别对肖特基二极管整流器和 MOSFET 同步整流器进行实验，如图 11-10~图 11-13 所示。实验结果表明，同步整流在很大程度上提高了效率。

表 11-1 列出了仿真降压变换器的参数，这些参数与同步降压变换器的相同。这对于检验同步整流对效率提高的作用非常必要。

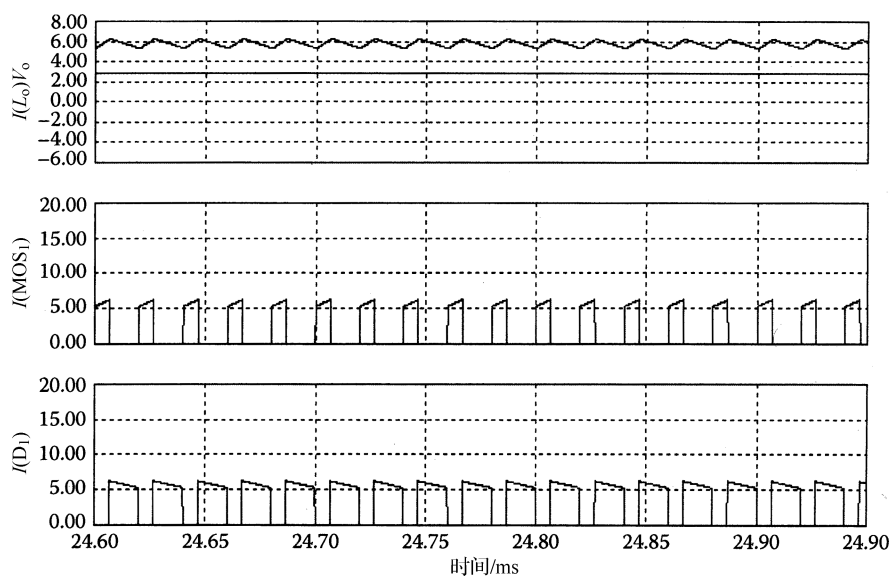


图 11-10 传统降压变换器的电流

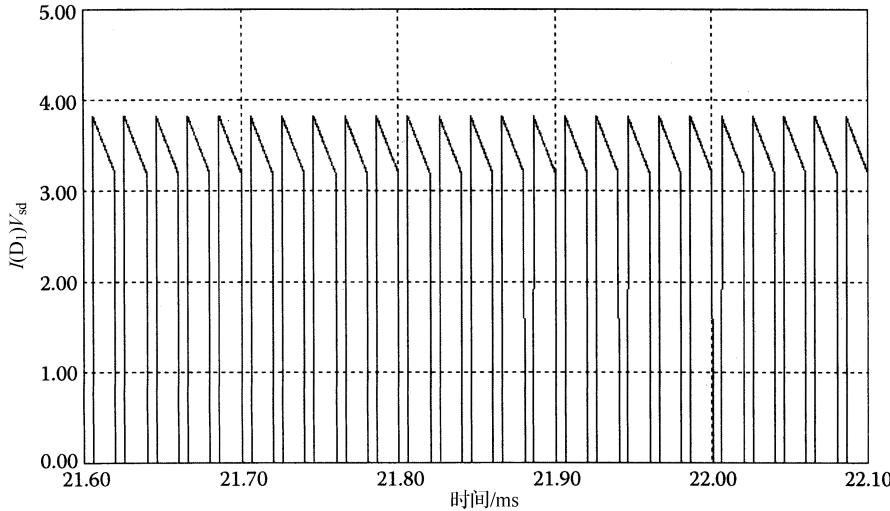


图 11-11 带肖特基二极管整流器降压变换器的功率损耗

从图 11-11 所示的波形，可以计算得到肖特基二极管导通所产生的平均功耗为 2.7W。对于一个 18W 的设备，该损耗导致效率只有 85%。

图 11-12 给出了电感电流、主开关电流、同步整流器电流以及与同步整流器并联的二极管电流，从而可知，与传统降压变换器相比，在运行上没有差异。另外，根据图 11-13 可计算得出平均功耗为 0.27W。对于一个 18W 的设备，该损耗产生 98.5% 的效率，表明效率可提高约 15%。

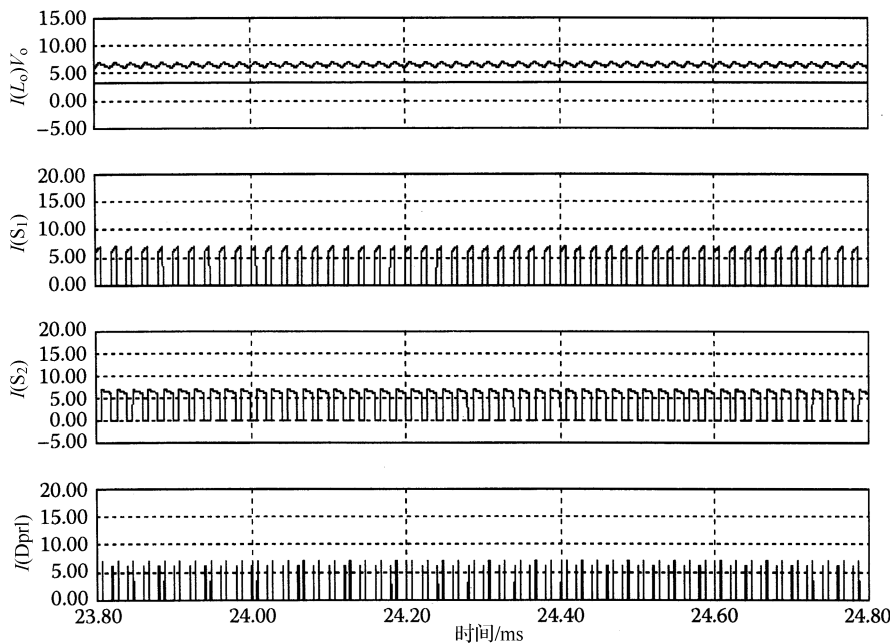


图 11-12 同步降压变换器中的电流分量

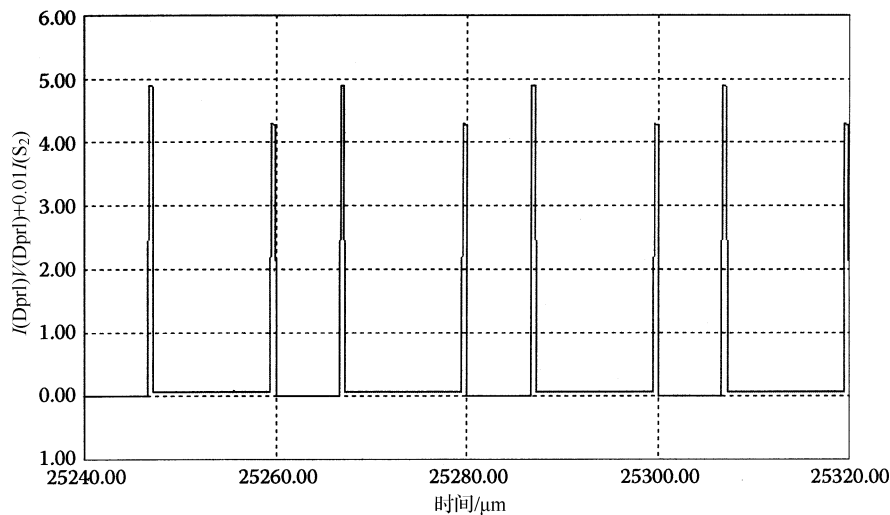


图 11-13 同步降压变换器的总功率损耗

采用二极管整流器还是 MOSFET 整流器，基本的考虑在于驱动 MOSFET 栅极所需的电能是否能够抵消正向压降降低所产生的效率增益。同步整流器的效率增益很大程度上取决于负载电流、电池电压、输出电压、开关频率以及其他应

用参数。电池电压越大或负载电流越小，就越能体现同步整流的作用。主开关的占空比随电池电压的增加而增大，同时正向压降随负载电流的减小而降低。

表 11-1 带肖特基二极管整流器的降压变换器参数

参 数	值
输入电压 V_{dc}	10V
开关频率 f_s	50kHz
输出电压 V_{out}	3V
电感 L	50 μ H
电容 C	500 μ F

参 考 文 献

[1] Blake, C., D. Kinzer, and P. Wood. 1994. Synchronous rectifiers versus Schottky diodes: a comparison of the losses of a synchronous rectifier versus the losses of a Schottky diode rectifier. In *Proceedings of the IEEE applied power electronics conference*: 17–23.

[2] Smith, M. W., and K. Owyang. 1980. Improving the efficiency of low output voltage switched-mode converters with synchronous rectification. In *Proceedings of POWERCON*. 7:H-4.

[3] Kagan, R. S., M. Chi, and C. Hu. 1982. Improving power supply efficiency with MOSFET synchronous rectifiers. In *Proceedings of POWERCON*. 9:D-4.

[4] Tabisz, W. A., F. C. Lee, and D. Y. Chen. 1990. A MOSFET resonant synchronous rectifier for high-frequency DC/DC converters. In *Proceedings of the IEEE Applied Power Electronics Conference*: 769–779.

[5] Blanc, J. 1991. Practical application of MOSFET synchronous rectifiers. In *Proceedings of the IEEE International Telecommunication Energy Conference*: 495–501.

第 12 章 反激和正激变换器的同步整流

二极管整流器的导通损耗占了电源总功耗的一大部分，尤其在低输出电压的应用中。整流器导通损耗与其正向压降和导通电流之积成正比。另外，在 MOSFET 的第三象限，同步整流器表现为电阻特性，如图 12-1 所示。在一定电流下，一个同步整流器的正向压降或低于二极管整流器的正向压降，从而降低了整流器导通损耗^[1]。由于同步整流器为有源器件，同步整流的设计和应用十分重要。

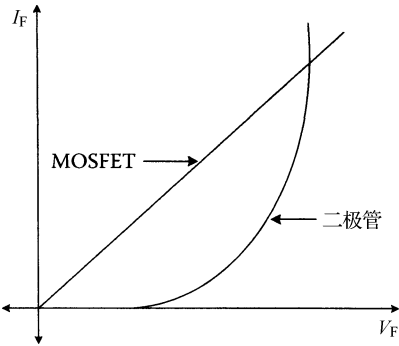


图 12-1 MOSFET 和肖特基二极管的特性

本章将分析同步整流在最常用的两个隔离式变换器中的应用，即反激变换器和正激变换器，将对不同实现方式的转换效率进行比较并利用仿真结果进行验证。

12.1 反激变换器的同步整流

有关同步整流在反激变换器中的应用已在很多文献中有过介绍。然而，在所有这些应用中，同步整流器（SR）的主要目的是对输出电压提供后级调节，而不是使转换效率最大。具体来说，SR 在控制回路中作为一个压控电阻，用以调节变换器阻值以使输出电压保持在调节范围内。一般来说，这些后级调节方法的调节范围仅限于 SR 体二极管的正向压降。此外，由于 SR 两端的压降因电阻调制而无法达到最小，因此与那些具有“真正”SR 变换器的转换效率相比，后级

调节的转换效率较低。

本节将对具有 SR 的反激变换器以及具有二极管整流器的反激变换器的不同实现方式进行分析和评估。具体地说，就是对恒定频率（CF）CCM、CF DCM、变频（VF）DCM 以及 SR 零电压开关（ZVS）DCM 反激变换器的性能进行分析和评估，并利用仿真结果验证理论分析。

12.1.1 CF CCM

传统反激变换器和 SR 反激变换器分别如图 12-2 和图 12-3 所示^[2,3]。为使变换器正常工作，对于同步整流反激变换器，一次侧开关（S）和二次侧开关（SR）的导通时间不能重叠。为避免 S 和 SR 同时导通，在开关 S 关断、开关 SR 导通瞬间以及开关 S 导通、开关 SR 关断瞬间必须对开关的栅极驱动信号引入延时。通过恰当的栅极驱动信号，图 12-3 所示的电路工作情况与传统二极管整流器电路（见图 12-2）完全相同。不同时刻的 SR 反激变换器功率输出如图 12-4 所示。当定时开关 SW 导通时，能量储存在变压器的磁化电感中，并在 SW 关断后传输到输出。

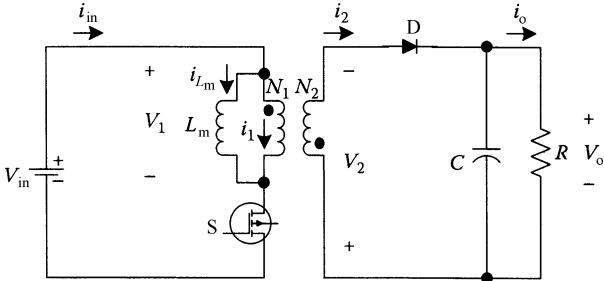


图 12-2 传统反激变换器

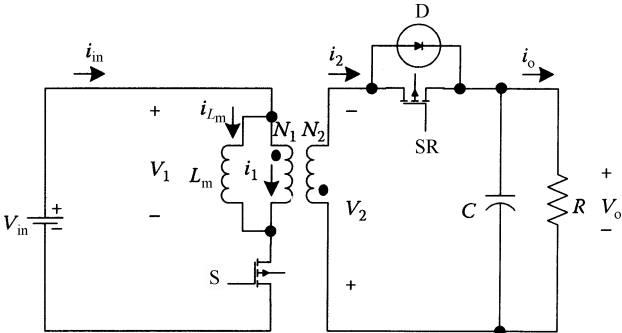


图 12-3 SR 反激变换器

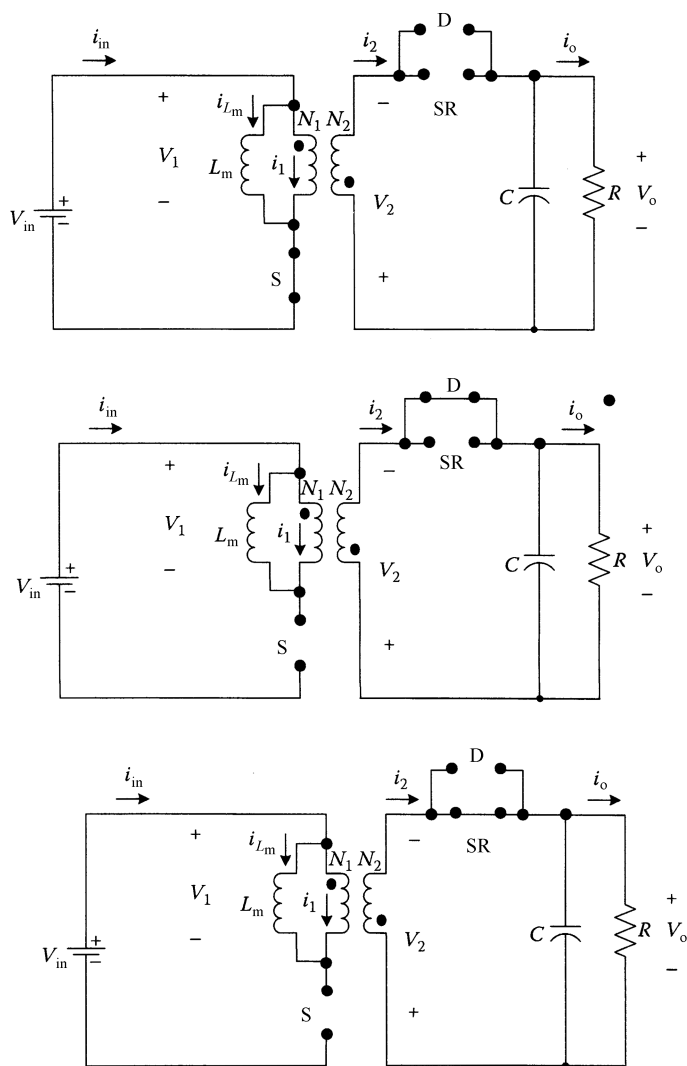


图 12-4 SR 反激变换器的工作阶段

在 CCM 下，传统反激变换器和 SR 反激变换器的波形分别如图 12-5 和图 12-6 所示。

从时序图可看出，在延迟时间内（断开或闭合），二次侧电流流过 SR 体二极管。体二极管的导通不仅增加了导通损耗，而且在一次侧开关 S 处于导通状态时还引入了反向恢复损耗。SR 的导通损耗由通道电阻损耗与体二极管损耗之和给定。

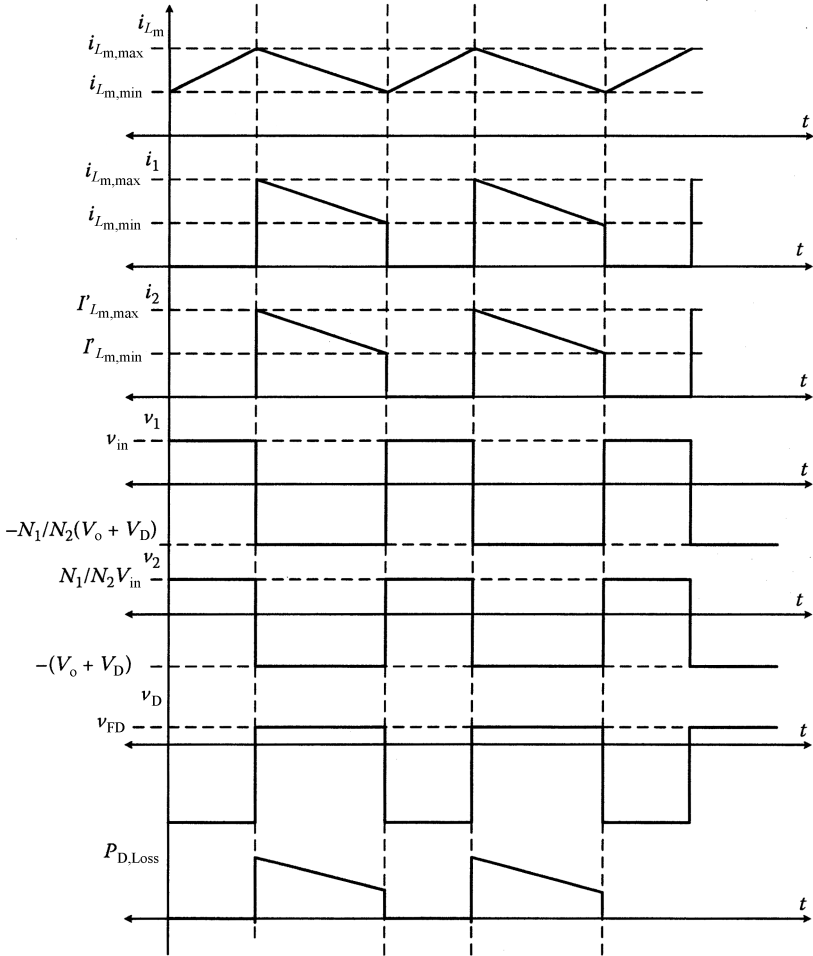


图 12-5 传统反激变换器的工作波形

除了导通损耗和反向恢复损耗，CF CCM 反激变换器在每次 SR 关断时（如每次 SW 导通）还产生损耗，这是由同步开关电容和变压器漏感之间的寄生谐振引起的。该寄生谐振可由一个缓冲电路来削弱，但同时此缓冲电路也限制了 SR 上的最大电压，在 SR 再次导通前该寄生谐振完全消失。

最后，为使电路正常工作，SR 必须在一次侧 SW 导通之前关断。因此，SR 反激变换器不能通过变压器的二次绕组自驱动。实际上，图 12-3 中的电路需要一个外部控制电路来关断 SR。

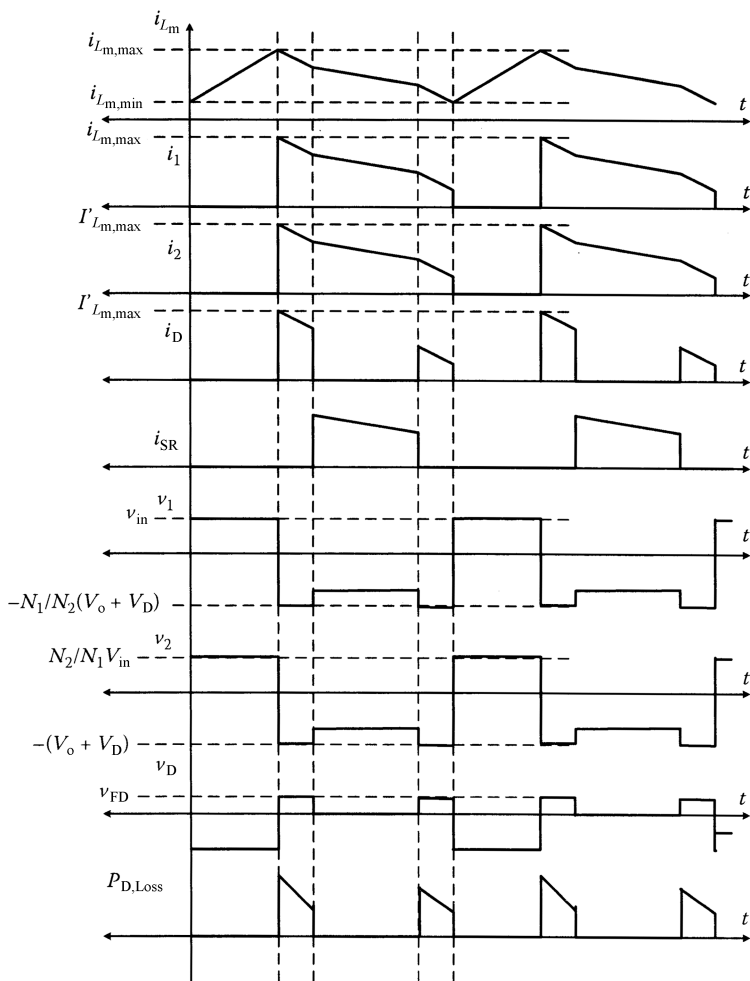


图 12-6 SR 反激变换器的工作波形

12.1.2 CF DCM 反激变换器

CF DCM 下, 传统反激变换器的工作波形如图 12-7 所示。在 DCM^[4]下, 在开关 S 导通时存储在变压器磁化电感中的能量将在随后的开关关断期间完全释放。从图 12-7 可看出, 在一次侧开关 S 导通之前, 二次侧电流变为零。为了防止输出滤波电容通过导通的 SR 放电, SR 导通通道必须在二次侧电流达到零时或之后不久马上关断。

因此, 具有 SR 的 DCM 反激变换器需要在控制电路中具有一个过零电流检测器。SR 关断后, 变压器的磁化电感和一次侧等效电容产生谐振 (见图 12-8)。

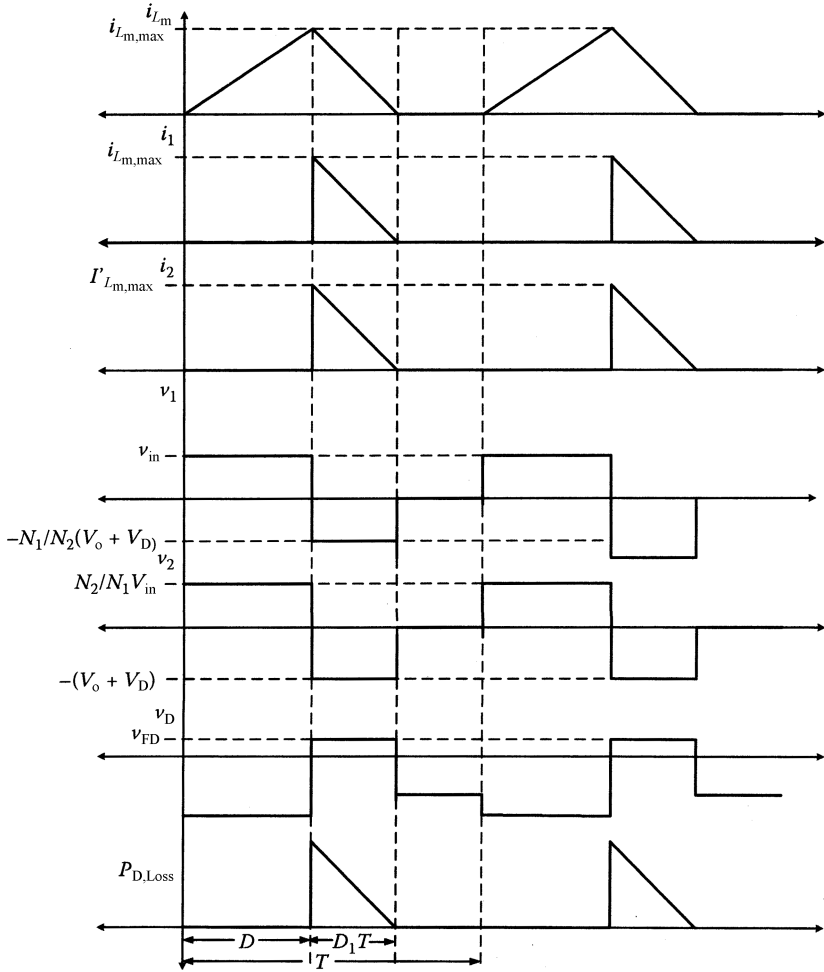


图 12-7 DCM 下传统反激变换器的工作波形

对于一个稳压输出变换器，谐振间隔时间随输入电压变化很大而随输出电流变化很小。因此，一次侧开关导通时其两端的电压变化范围在 $V_{in} - nV_o \sim V_{in} + nV_o$ 之间。

变换器的效率受输入电压影响很大。由于与肖特基整流器相比，传统 SR 具有更大的输出电容，因此对于 SR 变换器，由变压器的磁化电感和一次侧等效电容组成的谐振回路的特性阻抗，比肖特基二极管整流变换器上的特性阻抗小得多。由此，SR 变换器的谐振回路电流远远大于肖特基二极管整流变换器的谐振回路电流，这样便造成了较大的导通损耗。在某些线路和负载条件下，这种功率损耗完全可以抵消 SR 节省下来的导通损耗，使 SR 变换器的效率甚至比二极管

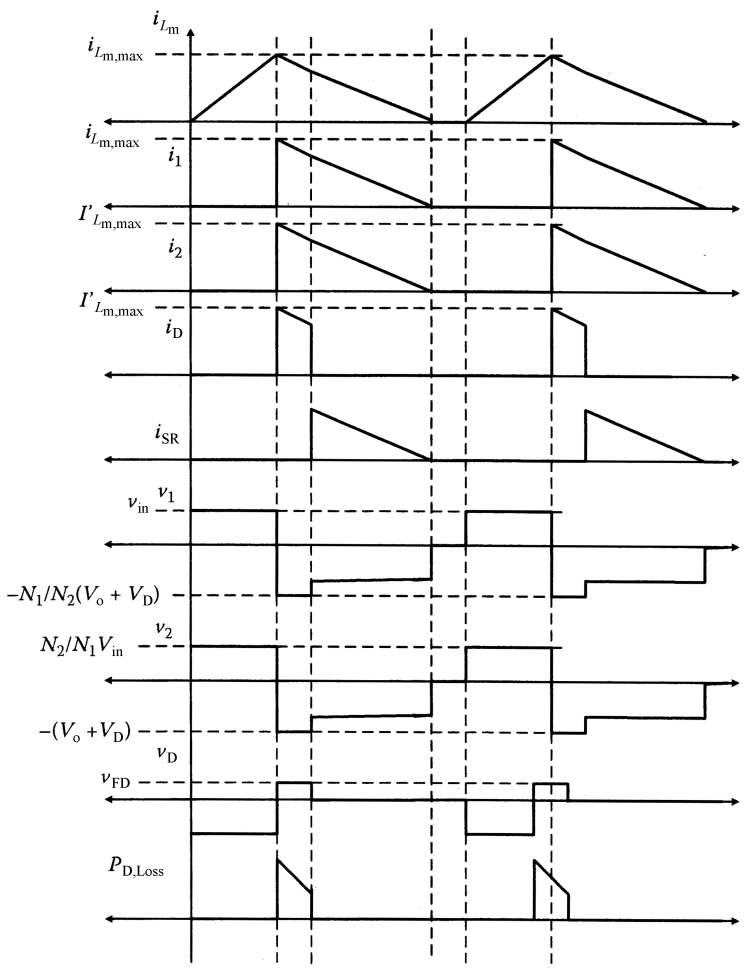


图 12-8 DCM 下 SR 反激变换器的工作波形

整流变换器的效率更低（见表 12-1）。

表 12-1 带肖特基二极管整流器的反激变换器参数

参 数	值
输入电压 V_{dc}	9V
开关频率 f_s	50kHz
输出电压 V_{out}	1.5V
电感 L_m	20 μ H
电容 C	600 μ F
匝数比 n	1

最后必须指出，在 DCM 反激变换器中，反向整流器上的损耗 PR SR 可完全消除，因为在一次侧开关 SW 导通之前整流器电流已经为零。

12.1.3 VF DCM 反激变换器

如果考虑如图 12-9 所示的具有寄生电容的 MOSFET，则在 VF DCM 的运行条件下，可从图 12-10 中得到各种参数的波形。

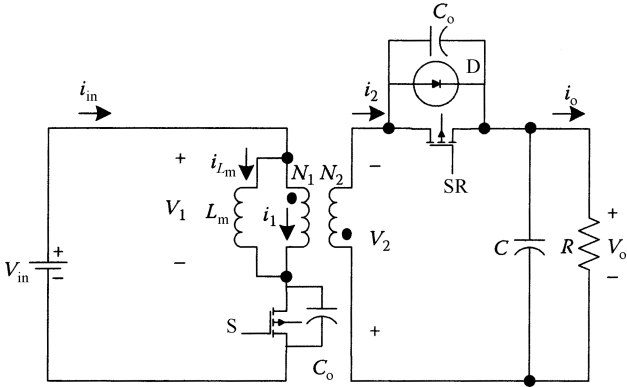


图 12-9 带寄生电容的 SR 反激变换器

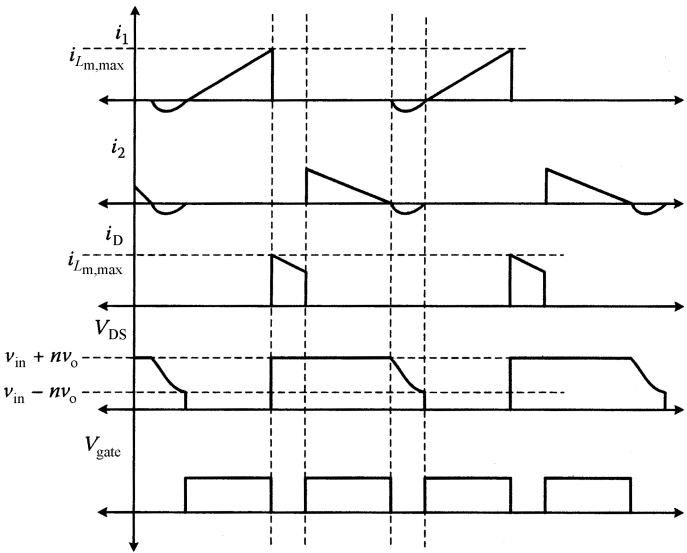


图 12-10 VF DCM 下 SR 反激变换器的工作波形

电容开关损耗可达到最小，同时变压器磁化电感和一次侧等效电容之间相互作用产生的寄生振荡也可消除，只要一次侧开关 SW 在开关电压达到最小值时导

通即可, 如 $V_{in} - nV_o$, 即 SR 关断后的第一时刻。这可通过检测变压器二次侧电流过零并在一个恒定延时之后导通主开关 S 来实现, 该延时约等于半个寄生谐振周期。

通过变频控制, 可消除输入电压的效率波动。应当指出在变频控制下, 开关频率在低压电线和满负载时达到最低, 而且随着线路电压升高或负载降低而升高。VF DCM 变换器低压电路中转换效率总是高于相应的固定频率情况下的效率, 此外如果由消除寄生振荡和最小化闭合电压所节省的功耗高于由开关频率增大所引起的开关损耗和磁损耗, 那么 VF DCM 变换器的效率也会高于 CF DCM 变换器的效率。

12.1.4 VF DCM 零电压开关的反激变换器

由图 12-10 可知, 如果 SR 关断后的振荡幅度高于输入电压, 如 $V_{in} < nV_o$, 一次侧开关电压 V_{DS} 将在开关导通之前降为零^[5,6]。因此, 当 $V_{in} < nV_o$ 时, VF 反激转换器可以实现零电压开关 ZVS^[7,8], 即可消除一次侧开关的电容闭合损耗。虽然零电压开关的条件可满足某些低输入电压的设计, 但通常并不满足高输入电压情况。因此, 在高输入电压时, 如图 12-10 所示, 栅极驱动信号定时给定的 VF 反激变换器工作于偏零电压开关的状态。

然而, 如果二次侧电流过零后 SR 的关断瞬间具有足够延时能产生一个负的二次侧电流, 那么 SR VF 反激变换器中一次侧开关的完全零电压开关状态就可在整个输入电压范围内实现, 如图 12-11 所示。为了在整个输入电压范围内实现

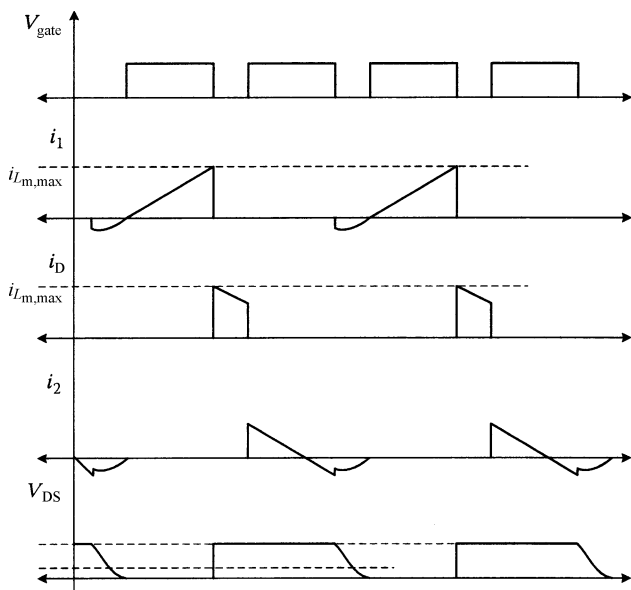


图 12-11 SR VF DCM ZVS 反激变换器的工作波形

零电压开关，通过二次侧负电流储存在磁化电感 L_m 上的能量必须足够大以使得一次侧开关电容上的电压放电，从 $V_{in} + nV_o$ 降为零。因此，为产生必要的零电压开关电流，SR 的关断必须在二次侧电流过零后延时一段时间。

应当指出，在 SR VF DCM ZVS 反激变换器中，一次侧开关的电容闭合损耗与导通损耗相当。由图 12-11 可知，由于二次侧负电流，其有效值稍有增加。因此，与偏零电压开关的 VF 变换器相比（见图 12-10），图 12-11 中的 VF ZVS 变换器不必实现更高的效率。

12.2 正激变换器的同步整流

对于正激变换器的同步整流实现方法已在参考文献^[9-16]中有所介绍，根据驱动 SR 中所用方法，大致可分为两大类：控制驱动和自驱动。在控制驱动 SR 的方法中，SR 由从主开关引出的栅极驱动信号来驱动。在自驱动 SR 的方法中，SR 由变压器的二次侧电压直接驱动。因此，由于自驱动 SR 的方法简单并且所需的元器件最少而更受关注。然而，自驱动 SR 的性能取决于电力变压器的重置方法，因为该复位电压要驱动续流同步整流装置。在理想情况下，重置时间等于一次侧开关的关断时间。这样输出电流将在整个关断时间内通过 SR 续流。

本节主要有两个内容：第一是分析通过 SR 获得的效率提高，这主要取决于输出电压、输出电流、SR 上的电阻以及由 SR 取代的肖特基整流器上的正向压降之间的函数；第二是对控制驱动 SR 的转换效率和不同自驱动 SR 方法的转换效率进行比较，具体而言就是具有电阻电容二极管（RCD）钳位的正激变换器和有源钳位正激变换器的性能比较。

12.2.1 具有 RCD 钳位和自驱动 SR 的正激变换器

具有自驱动 SR 的正激变换器及其关键波形如图 12-12 所示。在这个电路中，

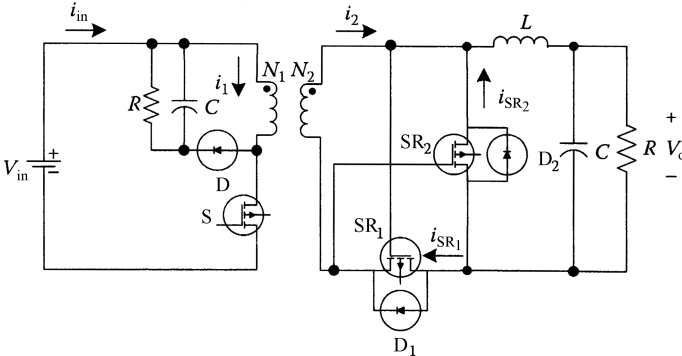


图 12-12 具有 RCD 的自驱动 SR 正激变换器

SR_1 和 SR_2 交叉耦合到变压器的一次绕组上，并直接由二次电压驱动。

由于不需提供栅极驱动信号的驱动或控制电路，这种同步整流的实现方法是最简单的^[17]。但是，其性能在很大程度上取决于变压器铁心复位方法，因为 SR_2 的栅极驱动信号是从复位电压中所得的（见图 12-13）。

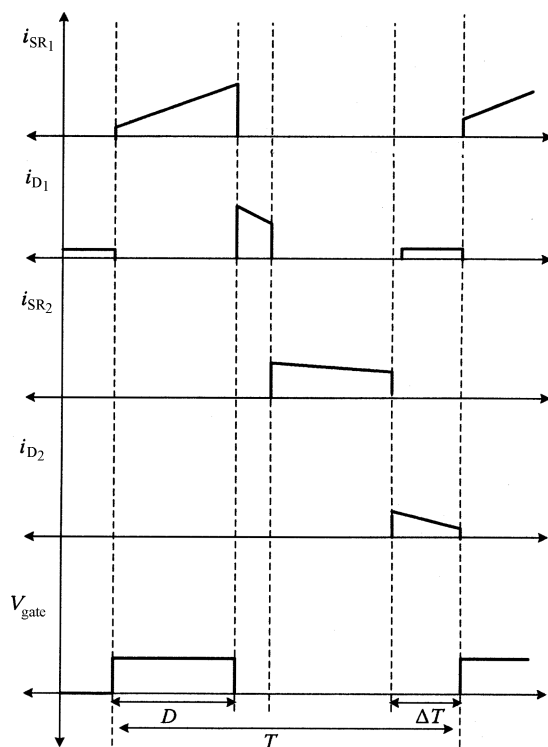


图 12-13 带无源钳位的 SR 正激变换器的波形

从图 12-14 中的波形可看出，一旦变压器复位完成后，变压器的励磁电流开

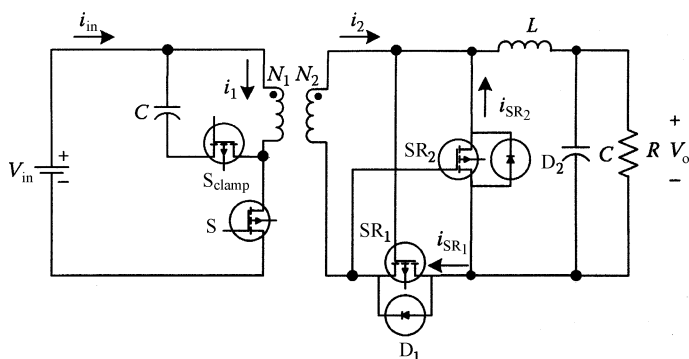


图 12-14 带有源钳位的自驱 SR 正激变换器

始流经 SR_1 中的体二极管。此外，变压器复位后，负载电流和励磁电流从晶体管 SR_2 流经体二极管 D_2 。由于 SR_2 和 SR_3 上体二极管的正向压降较高，因此同步整流效率有所降低。

由体二极管导通引起的效率损耗取决于死区时间和体二极管的正向压降。可以通过将肖特基二极管并联于 SR_1 和 SR_2 上来减少该损耗，或者还可以通过降低 D_1 和 D_2 的导通时间来减少该损耗。可以通过外部的栅极驱动信号驱动 SR_2 或采用不同的复位方案减少死区时间来降低 D_2 的导通时间，而 D_1 导通时间只能通过采用变压器复位方案而减少死区时间的方法来降低。不过必须指出，对于负载电流比磁化电流大很多时，在死区时间内，会由于 D_2 的导通时间远大于 D_1 而产生效率损耗。

12.2.2 有源钳位自驱动 SR 正激变换器

有源钳位自驱动 SR 正激变换器如图 12-15 所示。可以看出，有源钳位复位方法减少了死区时间，因为变压器的铁心几乎在一次侧开关的整个关闭时间内重置^[18,19]。因此，MOSFET SR_2 的导通时间最大，并且 D_1 导通励磁电流的时间最小。

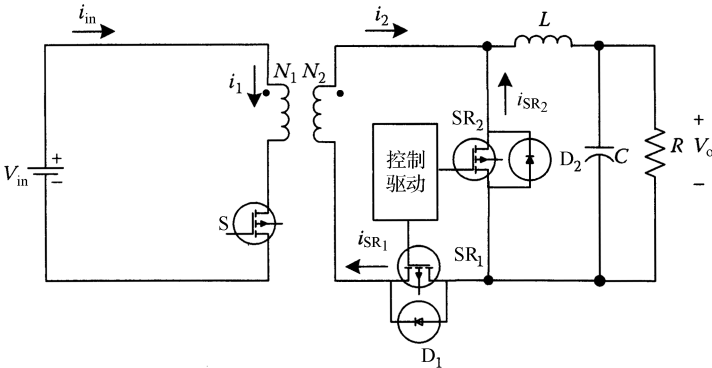


图 12-15 有源钳位自驱动 SR 正激变换器

由此，具有有源钳位复位变换器的转换效率比具有 RCD 钳位变换器的效率有所提高。

此外，有源钳位复位方法最大限度地减少了一次侧开关上的电压。通过适当调整变压器上的励磁电感，电路中的二次侧开关可以在零电压时闭合^[20]。然而，有源钳位方法与 RCD 钳位复位电路相比需要一个额外开关及其相关的栅极驱动。从这个角度来说，通过采用肖特基二极管并联 SR_1 来提高 RCD 钳位电路效率的方法比采用有源钳位的方法更简单、经济。因此，有源钳位方法是 SR 应用中的一个备选方案，因为在设计中考考虑电压和软开关更加重要（见表 12-2）。

表 12-2 带肖特基二极管整流器的正激变换器参数

参 数	值
输入电压 V_{dc}	9V
开关频率 f_s	50kHz
输出电压 V_{out}	1.5V
电感 L_m	20 μ H
电容 C	600 μ F
匝数比 n	1

一般来说，自驱动 SR 更易于实现，但不适合输入电压范围较大的应用场合。对于图 12-4 和图 12-15 中所示的交叉耦合 SR，最大的输入电压范围取决于输出电压。输出电压越大，则输入电压范围越窄，即 SR₁ 的栅极驱动电压正比于输入电压。此外，低压电路中的最低二次电压（如栅极驱动）取决于所需的输出电压和最大占空比。如果输入电压范围较宽（如 >3 : 1）且输出电压较高（如 >5V），在高压电路中的栅极驱动电压可能超过（或接近）最大允许栅极驱动电压。输出电压在栅极驱动电压幅值上的影响可以通过在一个独立绕组上产生对 SR₁ 的栅极驱动电压信号来消除。另外，可通过采用栅极—源极电压钳位电路来限制最大栅极驱动电压。

然而，所有这些调整需要增加额外的元器件和/或一个绕组数量更多的变压器，这使得自驱动方法更为复杂。因此，自驱动 SR 最适用于电压范围较窄（≤2 : 1）且输出电压低的应用场合。

12.2.3 控制驱动 SR 正激变换器

控制驱动 SR 正激变换器及其关键波形分别如图 12-16 和图 12-17 所示。在此电路中，MOSFET SR₁ 和 SR₂ 由一次侧开关栅极驱动产生的栅极驱动信号来驱动^[14-16]。因此，SR 的导通时间与变压器的复位方法无关^[21]，而只依赖于栅极驱动信号的定时。不过从图 12-17 可以看出，由控制电路驱动 SR 会使 SR₂ 的导通时间最大，但对于在死区时间内通过二极管 D₁ 的励磁电流的导通时间没有任何影响^[22]。由于 MOSFET SR₁ 在死区时间内是断开的，控制驱动 SR 中二极管 D₁ 在死区时间内的导通过程与自驱动 SR 中的情况一样。理想情况下，SR 的栅极驱动定时应保证 SR 的体二极管不导通，除非在死区时间内 D₂ 不可避免的导通。这需要栅极驱动定时信号非常精确才可能实现，即一个 SR 的栅极驱动信号作用或停止的同时，另一个 SR 的栅极驱动信号停止或作用。在实际应用中，这种理想的互补驱动是不可能的。使两个 SR 同时导通的栅极驱动信号偶然或短暂重叠，将会使二次侧短路，导致二次侧电流增大，从而降低效率，或在严重的情况下，会导致变换器损坏。

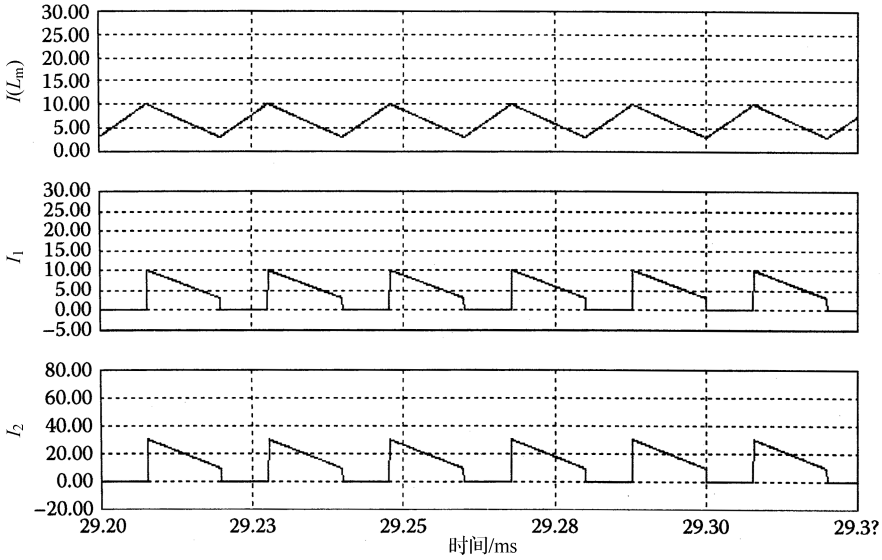


图 12-16 传统反激变换器 $I(L_m)$ 、 I_1 和 I_2 的仿真结果

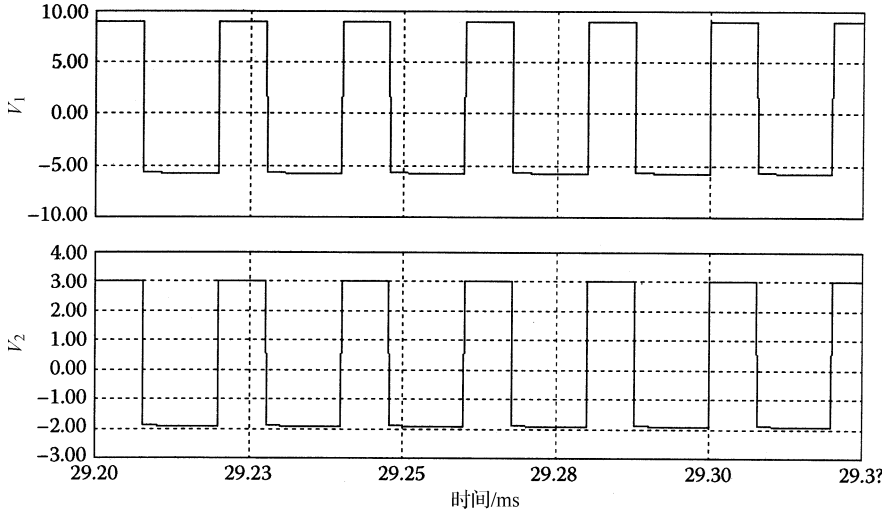


图 12-17 传统反激变换器 V_1 和 V_2 的仿真结果

在实际应用中，为避免 SR 同时导通，必须在栅极驱动信号之间引入一个延时。由于在延迟期间内没有栅极驱动信号应用于 SR，SR 中的体二极管导通。这不仅增加了导通损耗，还引入了反向恢复损耗。因此，控制驱动 SR 的性能很大程度上取决于栅极驱动定时。

12.3 仿真结果

为验证上述理论，在此针对一个 15W、1.5V 的应用，对反激变换器进行仿真实验。传统和 SR 反激变换器都进行了仿真实验并观察其各自性能。与此相似，针对 20W、1.5V 的应用，对正激变换器也进行了仿真实验。同样，传统和 SR 正激变换器都进行了仿真实验并观察结果。传统反激变换器的工作模式电流波形如图 12-18 和图 12-19 所示，图中的这两种波形与理论推导的非常接近。

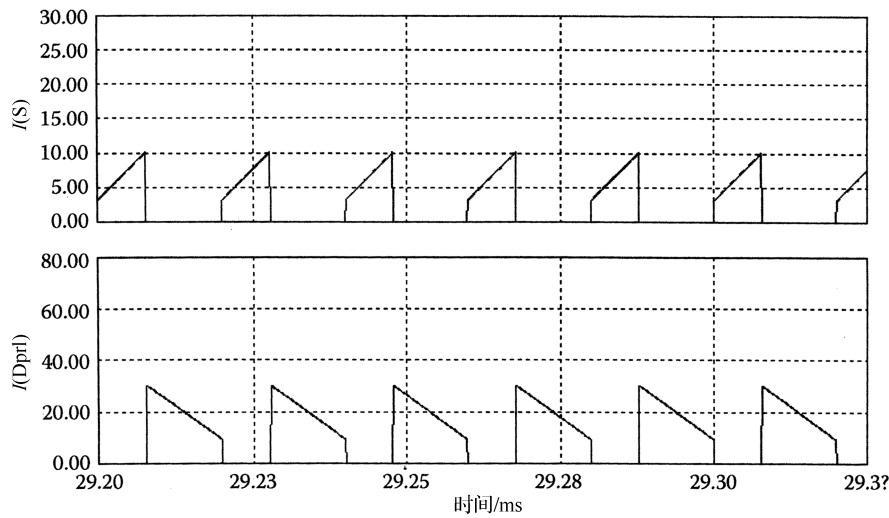


图 12-18 传统反激变换器 $I(S)$ 和 $I(Dprtl)$ 的仿真结果

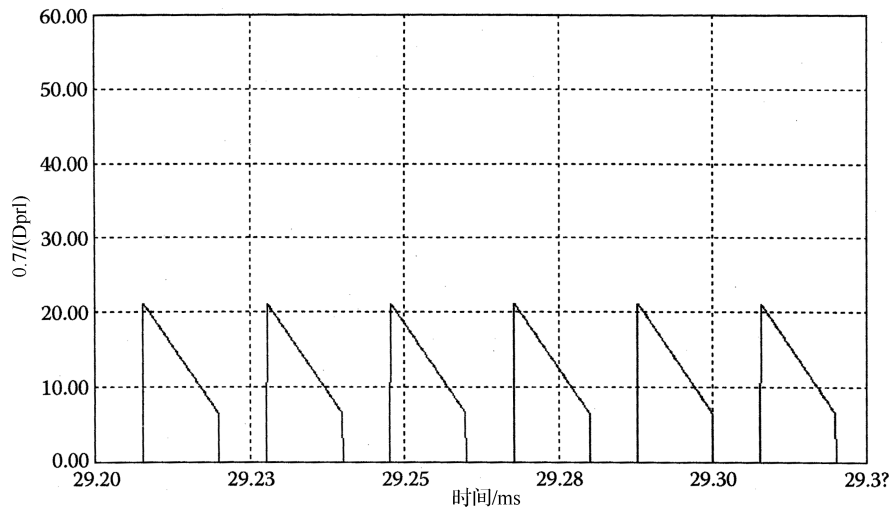


图 12-19 传统反激变换器中二极管功率损耗的仿真结果

从反激变换器的仿真功率损耗中，可以计算出平均功率损耗约 8W。如前所述，对于 15W 应用的该变换器，其转化效率约为 50%^[23]。

从图 12-20~图 12-22 中可以看出，SR 反激变换器的运行与理论推导完全一样，同时和传统反激变换器的工作过程也相似。

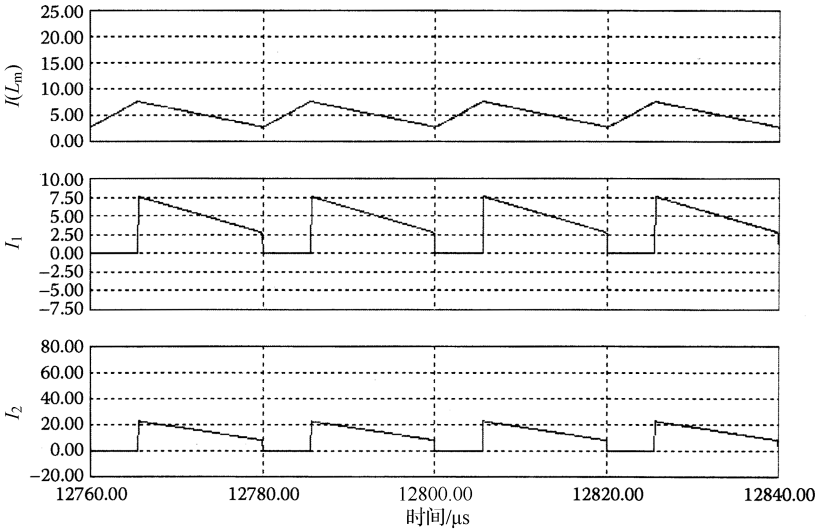


图 12-20 SR 反激变换器 $I(L_m)$ 、 I_1 和 I_2 的仿真结果

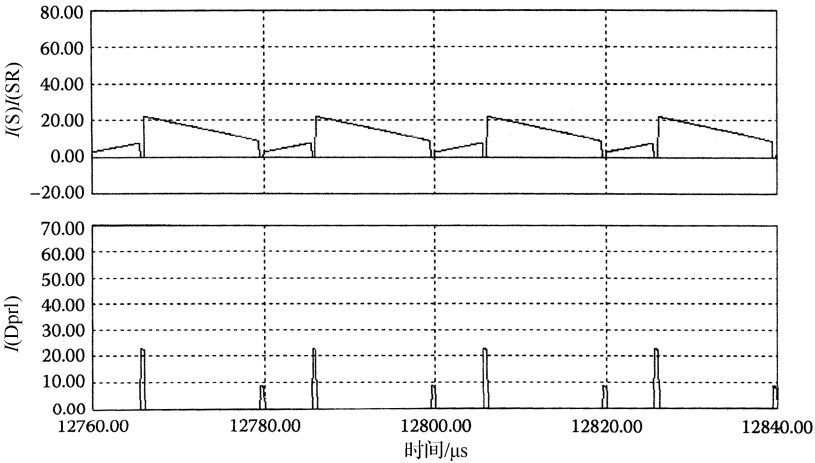
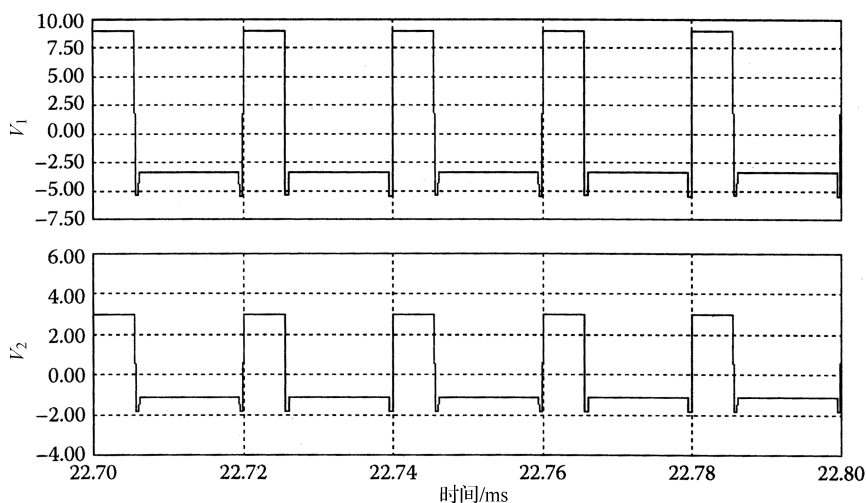


图 12-21 SR 反激变换器 $I(S)$ 、 $I(SR)$ 和 $I(Dpr1)$ 的仿真结果

图 12-22 SR 反激变换器 V_1 和 V_2 的仿真结果

从仿真功率损耗中, 可以计算出 SR 反激变换器的平均功率损耗约为 0.65 W (见图 12-23), 这意味着变换器的效率为 95.66%。因此, 通过此方法可实现效率提高 90%。

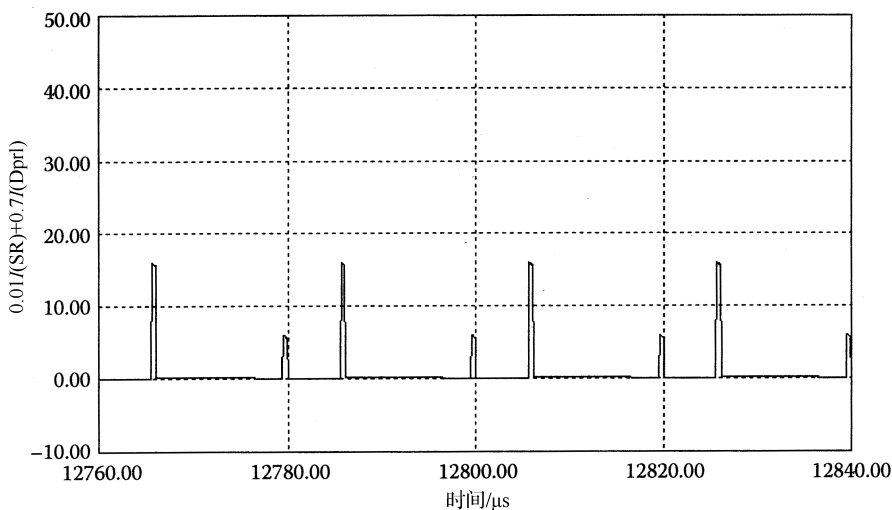


图 12-23 SR 反激变换器中功耗的仿真结果

从正激变换器的仿真中, 可以计算出平均功率损耗约为 10 W (见图 12-24 和图 12-25), 这意味着变换器的效率为 50% 左右。

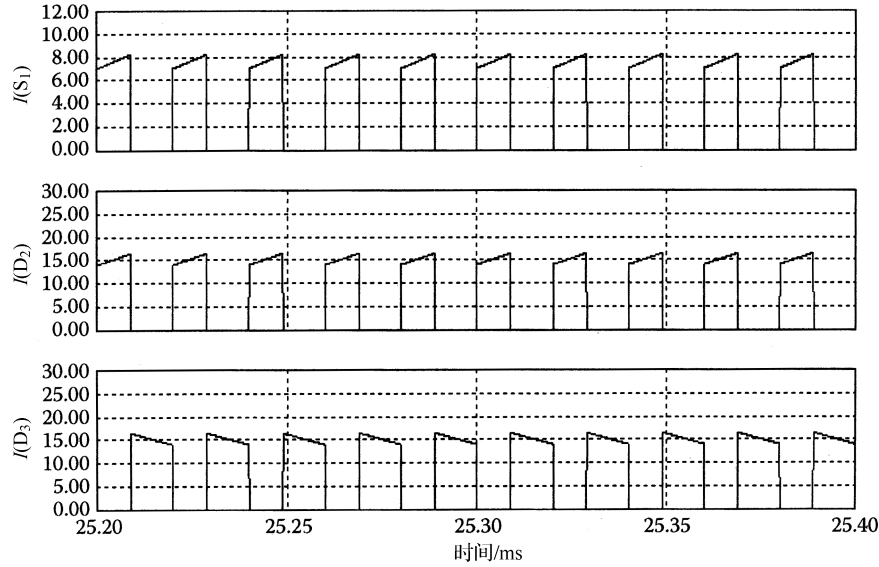


图 12-24 传统正激变换器 $I(S_1)$ 、 $I(D_2)$ 和 $I(D_3)$ 的仿真结果

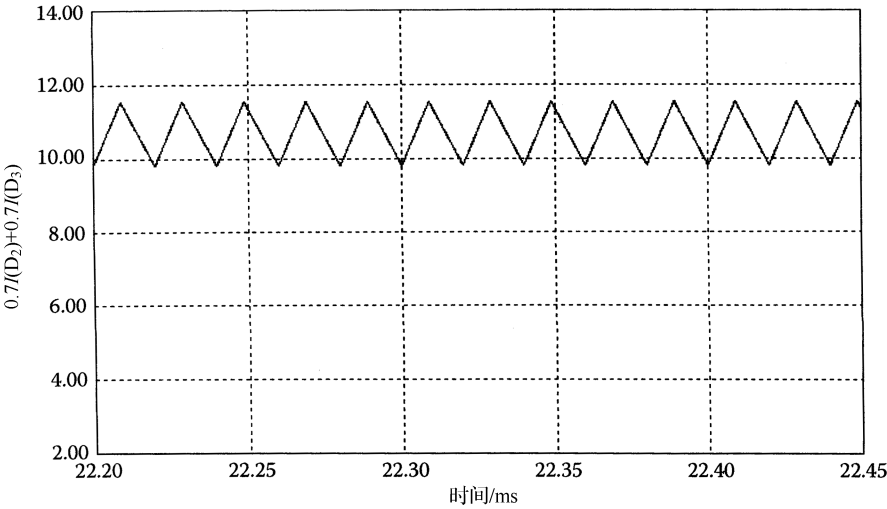


图 12-25 传统正激变换器中功耗的仿真结果

根据仿真实验，可以计算出正激变换器中所有开关上的平均功率损耗约为 0.65W，因此效率为 96%，这意味着采用 SR 可以实现 90% 的效率提高（见图 12-26 和图 12-27）。

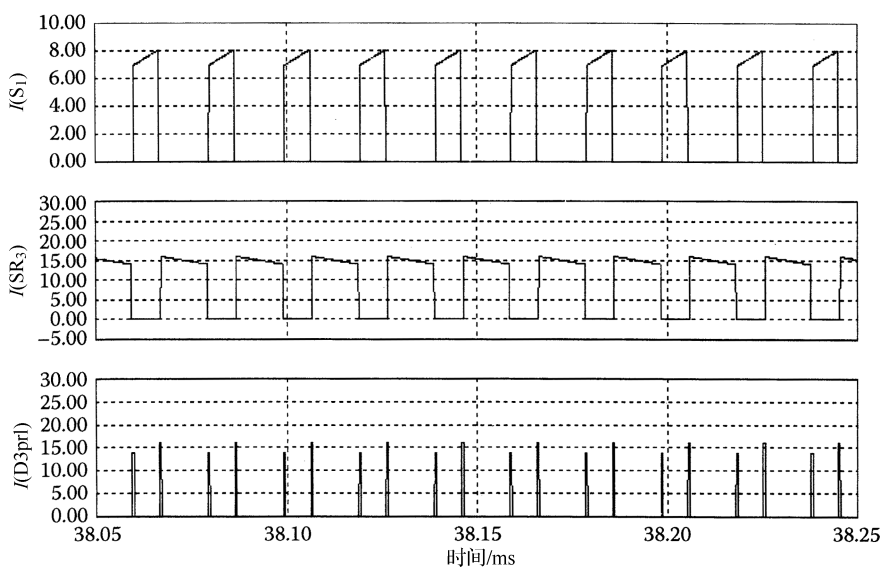


图 12-26 SR 正激变换器 $I(S_1)$ 、 $I(SR_3)$ 和 $I(D3pr1)$ 的仿真结果

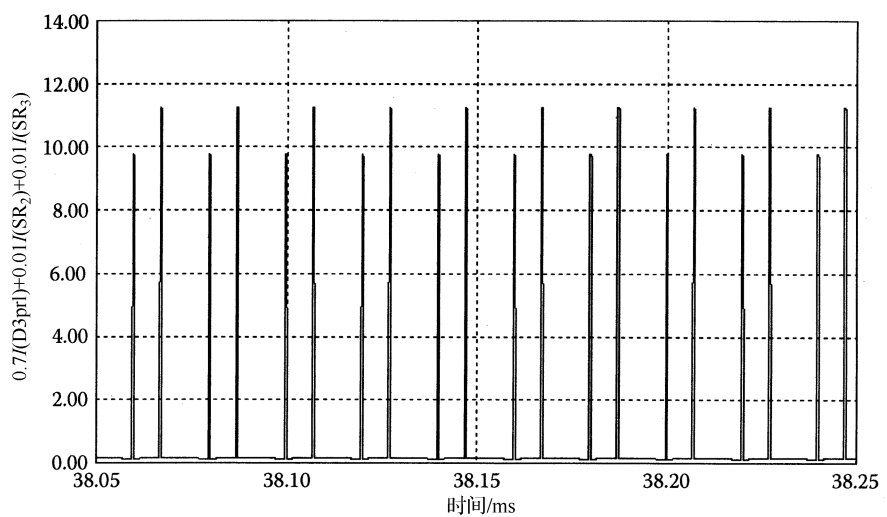


图 12-27 SR 正激变换器中功耗的仿真结果

12.4 小结

本章介绍了在反激变换器中各种 SR 方法提高效率的理论极限。然而，与正激变换器中的 SR 不同，由于其中各种参数的复杂性，难以将效率提高的极限标准化。VF DCM 反激变换器最适合于 SR。而且，通过适当调整二次电流过零时

刻与 SR 断开瞬间之间的延时长度, 可以容易地设计出工作于一次侧开关完全零电压开关状态或部分零电压开关的电路。在离线应用中, 带 SR 的 VF DCM 反激变换器的效率与二极管整流器的相应电路相比, 提高范围一般在 $2\% \sim 4\%$ 之间。

在正激变换器结构中, 讨论了各种 SR 实现方法, 并且分析了变压器重置方案对自驱动 SR 的性能影响。相对于肖特基二极管的实现方法, 推导了 SR 对效率提高的上限估计。该限制是有关输出电压、输出电流、SR 上电阻、由 SR 替代的肖特基二极管上的正向压降、变换器效率以及 SR 实现方法的函数。

参 考 文 献

- [1] Billings, K. 1990. *Switching Power Supply Handbook*. New York: Prentice Hall Inc.
- [2] Barlage, F. M. 1994. Synchronous rectification and regulation in multiple cross-regulated outputs. In *Proceedings of the High Frequency Power Conversion Conference*: 185–193.
- [3] Ollero, S., E. De la Cruz, L. Alvarez, and C. Garcia. 1996. New post-regulation and protection methods for multiple output power converters with synchronous rectification. In *Proceedings of the IEEE International Telecommunications Energy Conference*: 462–469.
- [4] Vorperian, V. 1988. Quasi-square-wave converters: topologies and analysis. *IEEE Transactions on Power Electronics*. 3(2):183–191.
- [5] Willers, M., M. Egan, J. Murphy, and S. Dally. 1994. A BIFRED converter with wide load range. In *Conference on Industrial Electronics, Control and Instrumentation*. 1 (September): 226–231.
- [6] Murah, V., C. Tse, and M. Chow. 1998. Small-signal analysis of single-stage cascaded boost and buck PFC converters. In *Power Electronics Specialists Conference*. 1:608–614.
- [7] Zhang, M. T., M. M. Jovanovi, and F. C. Lee. 1997. Design considerations and performance evaluations of synchronous rectification in flyback converters. In *Proceedings of the IEEE Applied Power Electronics Conference*.
- [8] Cobos, J. A., J. Sebastian, J. Uceda, E. de la Cruz, and J. M. Gras. 1992. Study of the applicability of self-driven synchronous rectification to resonant topologies. In *IEEE Power Electronics Specialists' Conference Rec*: 933–940.
- [9] Murakami, N., H. Namiki, K. Sakakibara, and T. Yachi. 1993. A simple and efficient synchronous rectifier for forward DC/DC converters. In *Proceedings of the IEEE Applied Power Electronics Conference*: 463–468.
- [10] Murakami, N., J. Asoh, K. Sakakibara, and T. Yachi. 1991. A high-efficiency 30-W board mounted power supply module. In *Proceedings of the IEEE International Telecommunications Energy Conference*: 122–127.
- [11] Cobos, J. A., O. Garcia, J. Sebastian, J. Uceda, E. de la Cruz, and J. Millan. 1994. Comparison of high efficiency low output voltage forward topologies. In *IEEE Power Electronics Specialists' Conference Rec*: 887–894.
- [12] Kim, H. J., and J. K. Ji. 1994. Active clamp forward converter with MOSFET synchronous rectification. In *IEEE Power Electronics Specialists' Conference Rec*: 895–901.

- [13] Blanchard, R., and P. E. Thibodeau. 1985. The design of a high efficiency, low voltage power supply using MOSFET synchronous rectification and current mode control. In *IEEE Power Electronics Specialists' Conference Rec*: 355–361.
- [14] Fisher, R. A., C. S. Korman, G. A. Franz, G. W. Ludwig, J. P. Walden, S. A. El-Hamamsy, K. Shenai, and M. Kuo. 1989. Performance of low loss synchronous rectifiers in a series-parallel resonant DC-DC converter. In *Proceedings of the IEEE Applied Power Electronics Conference*: 240–246.
- [15] Murakami, N., and M. Yamasaki. 1988. Analysis of a resonant reset condition for a single-ended forward converter. In *IEEE Power Electronics Specialists' Conference Rec*: 1018–1023.
- [16] Jitaru. 1991. Constant frequency, forward converter with resonant transition. In *High Frequency Power Conversion Conference Proceedings*: 282–292.
- [17] Leu, C. S., G. Hua, F. C. Lee, and C. Zhou. 1992. Analysis and design of R-C-D clamp forward converter. In *High Frequency Power Conversion Conference Proceedings*: 198–208.
- [18] Carsten, B. 1990. Design techniques for transformer active reset circuits at high frequencies and power levels. In *High Frequency Power Conversion Conference Proceedings*: 235–246.
- [19] Leu, C. S., G. Hua, and F. C. Lee. 1991. Comparison of forward topologies with various reset schemes. In *9th VPEC Seminar Proceedings*: 101–108.
- [20] Matsui, K., I. Yarmanoto, T. Kishi, M. Hasegawa, H. Mori, and F. Uceda. 2002. Comparison of various buck-boost converters and their application to PFC. In *Proceedings of the IEEE 28th Annual Conference of the Industrial Electronics Society*. 1:30–36.
- [21] Khersonsky, Y., M. Robinson, and D. Gutierrez. 1992. New fast recovery diode technology cur circuit losses, improves reliability. *Power Conversion and Intelligent Motion Magazine*: 16–25.
- [22] Jovanovic, M. M., J. C. Lin, C. Zhou, M. T. Zhang, and F. C. Lee. 1993. Design considerations for forward converter with synchronous rectifiers. In *Power Conversion & Intelligent Motion Conference Proceedings*: 340–350.
- [23] Jovanovic, M. M., M. T. Zhang, and F. C. Lee. 1995. Evaluation of synchronous-rectification efficiency improvement limits in forward converters. *IEEE Transactions on Industrial Electronics*. 42(4):387–395.

第 13 章 集成高品质整流稳压器的同步整流

对于大多数开关电源，两个特性参数是决定其市场的关键因素：其中之一是效率；另一个是实际应用中的电源品质^[1-4]。对于低功率的电力电子应用，可通过用 MOSFET 代替二极管来实现效率提高，这就是所谓的同步整流。另外，可通过提高电源功率因数来提高电源品质。通过提高功率因数，总谐波失真（THD）得到改善，从而间接地提高了电源品质。本章将介绍新的电力电子拓扑，兼顾效率和品质。

在前面的内容中，对电源品质的重要性、电源品质差的原因以及如何改善电源品质进行了讨论。讨论了各种先进的电力电子拓扑，如升压、降压、降压升压和反激变换器，并对功率因数校正进行了分析。在第 5 章有关集成高品质整流稳压器（IHQRR）的结论是这些拓扑提供了大多数先进开关电源的需求。同样，前面的内容也讨论了在先进开关电源中提高效率的重要性、效率低下的原因以及如何提高工作效率。同步整流可作为一种提高效率的有效方法，但这种效率提高的方法没有经过 IHQRR 研究和检验。这里同时也将讨论所提出的变换器结构及其完整工作过程。给出这些系统的优、缺点，并简要介绍这些结构的控制要求。最后，进一步讨论上述拓扑的其他附加功能。

13.1 IHQRR 的同步整流

IHQRR 讨论了两结构：升压集成反激整流/储能的 DC-DC 变换器（BIFRED）和升压集成降压整流/储能的 DC-DC 转换器（BIBRED）。根据同步整流理论可知，该技术主要是采用 MOSFET 替代肖特基二极管，从而获得高效率。在 BIFRED 和 BIBRED 结构中，具有两个肖特基二极管，如一个在一次侧而另一个在二次侧。这两个二极管由 MOSFET 所替代，通过适当的控制策略可实现相同的工作模式^[5-9]。

13.1.1 同步整流的 BIFRED

传统 BIFRED 如图 13-1 所示，而其对应的同步整流 BIFRED 如图 13-2 所示。在第 4 章中已经提到，要达到较高的功率因数，希望其工作在 DCM-CCM 下（如输入电感在 DCM 下而变压器的励磁电感在 CCM 下）。在此，采用同样的工作模式。

与两个同步整流器 MOSFET（如 SR_1 和 SR_2 ）并联的是肖特基二极管，其

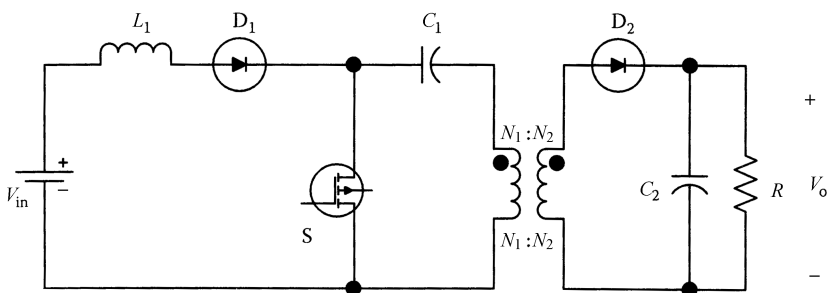


图 13-1 传统 BIFRED 变换器

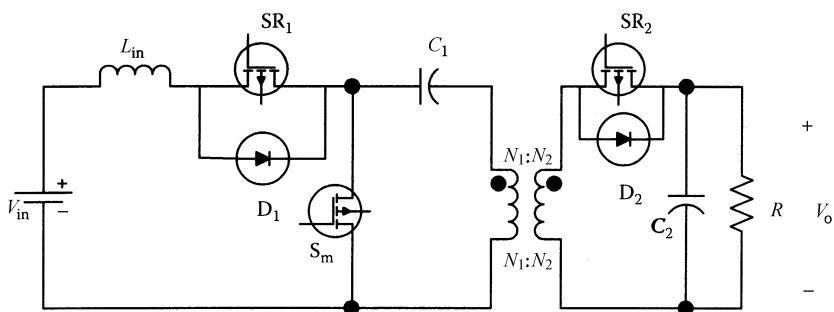


图 13-2 同步 BIFRED 变换器

作用是在 MOSFET 不能导通时实现导通。这些二极管可在死区时间内导通，详细的工作及工作模式将在随后的内容中介绍。

13.1.2 同步 BIFRED 的工作原理

当传统 BIFRED 变换器^[10-12]工作在 DCM-CCM 下时，一个开关周期包括 3 个子区间。在传统 BIFRED 中，只有一个可控开关，因此迫使不可控开关（如输入二极管）工作于第三种模式。在这里，采用合适的控制方案，可实现相同的操作。因此，在一个开关周期内，同步 BIFRED 变换器比传统 BIFRED 变换器具有更多的子区间。相关控制命令将在单独一节中介绍。主开关闭合，第一子区间开始，输入电流通过主开关到变换器，同步整流开关 SR_1 与主开关同时闭合。正因如此，流过输入电感、 SR_1 和主开关 S 的电流线性增加。此时同步整流开关闭合，二次侧开关断开，与之并联的二极管反向偏置而不再导通。输入端的储能电容通过变压器的励磁电感线性放电，励磁电感的电流线性增加。在此子区间，同步 BIFRED 的功率级电路如图 13-3 所示。

一旦主开关断开，第二子区间开始。在传统 BIFRED 中，二极管放置在二次侧，并与输入电感串联。

由此，当主开关断开，二极管自动导通，为此，需要对二次侧的同步整流 MOSFET 给出开关闭合命令，这时输入二极管开始导通。主开关和二次侧 SR

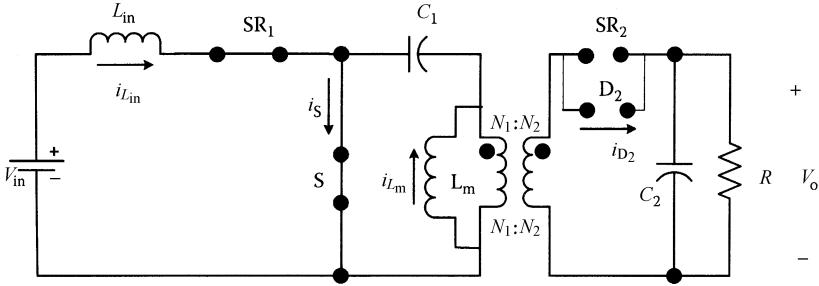


图 13-3 S 和 SR₁ 都闭合时的同步 BIFRED

开关不能同时导通，为此需在这些开关的栅极信号之间提供延时。在此延迟期间，与 SR₂ 并联的二极管正向偏置而导通。随着开关断开，输入电感电流开始减小，储能电容开始充电，励磁电感电流也同时降低。负载由输入端供电，在此子区间，输出电容通过与 SR₂ 并联的二极管 D₂ 充电。

此子区间的功率级电路如图 13-4 所示。一旦设定的延迟结束，则对二次侧的同步整流器开关 SR₂ 给出开关闭合命令，同时开始第三子区间。在此子区间内没有任何变化，输入电感电流和励磁电流继续减小，储能电容继续充电。该子区间的功率级电路如图 13-5 所示，此时惟一的变化是从同步整流到二极管进行传输。

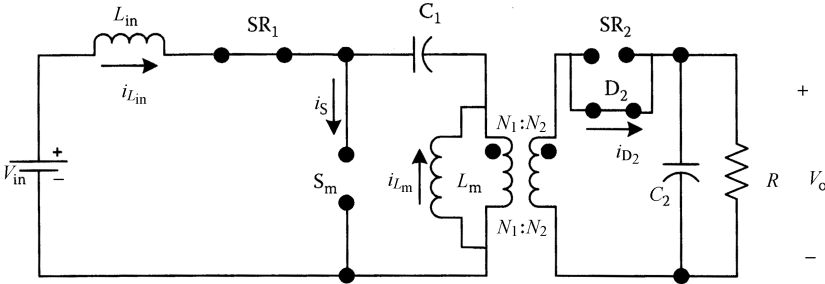


图 13-4 主开关断开时的同步 BIFRED

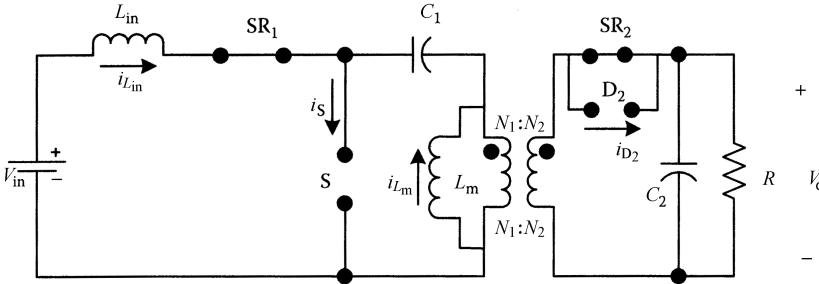
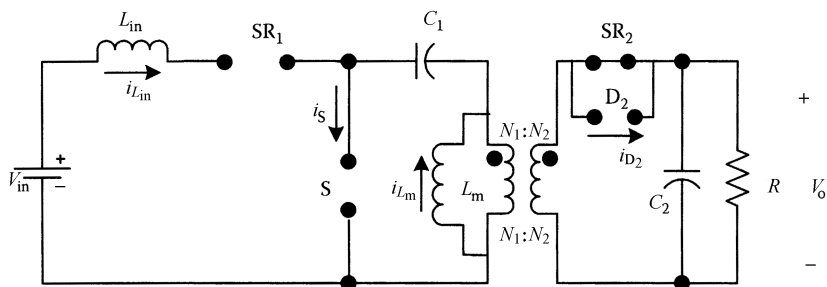


图 13-5 SR₂ 闭合时的同步 BIFRED

当输入电感电流为零时，该子区间结束。与输入电感串联的开关是双向导通的，因此电流可以为负。正因如此，一旦电感电流为零，同步整流开关 SR_1 就会关断，电流不能为负，因此保持为零。另外，励磁电感电流继续减少。值得注意的是，如此设计变换器是为了在励磁电感之前输入电感释放所有能量。即使与此开关并联一个二极管，也不能导通，这是由于在正向上没有电流，而二极管不能反向导通。在此子区间发生两个变化：输入电感电流变为零和同步整流开关 SR_1 停止导通。该子区间的功率级电路如图 13-6 所示。

图 13-6 SR_1 断开时的同步 BIFRED

当主开关和同步整流开关 SR_1 都关断时，励磁电感电流继续减少。需要注意的是，所需的工作模式是 DCM-CCM。因此，在励磁电感电流为零之前的任何时刻，主开关必须闭合。但是，同步整流开关 SR_2 导通，并且 S 和 SR_2 不能同时导通。由此，当 SR_2 断开时，该子区间结束。此子区间的功率级电路如图 13-7 所示。

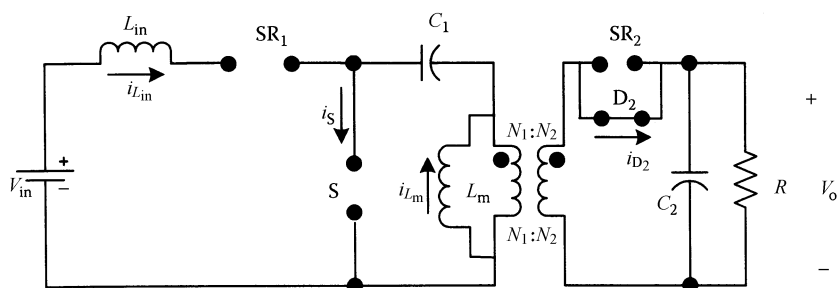


图 13-7 所有开关都断开时的同步 BIFRED

一旦开关 SR_2 断开，电流流向与 SR_2 并联的二极管。通过励磁电感的电流仍在减小但还不为零。同样必须指出的是，与同步整流器并联的肖特基二极管只有在死区时间内导通，此时两个有源开关不能同时导通。现在，可以将主开关 S 闭合后。由此，当主开关再次闭合后，该工作模式结束。

一旦主开关闭合，二次侧的二极管两端出现负电压，其将会自动关断。此

后，如此周期循环。这样便完成了一个完整的开关周期和同步 BIFRED 变换器的所有工作过程，工作波形如图 13-8 所示。

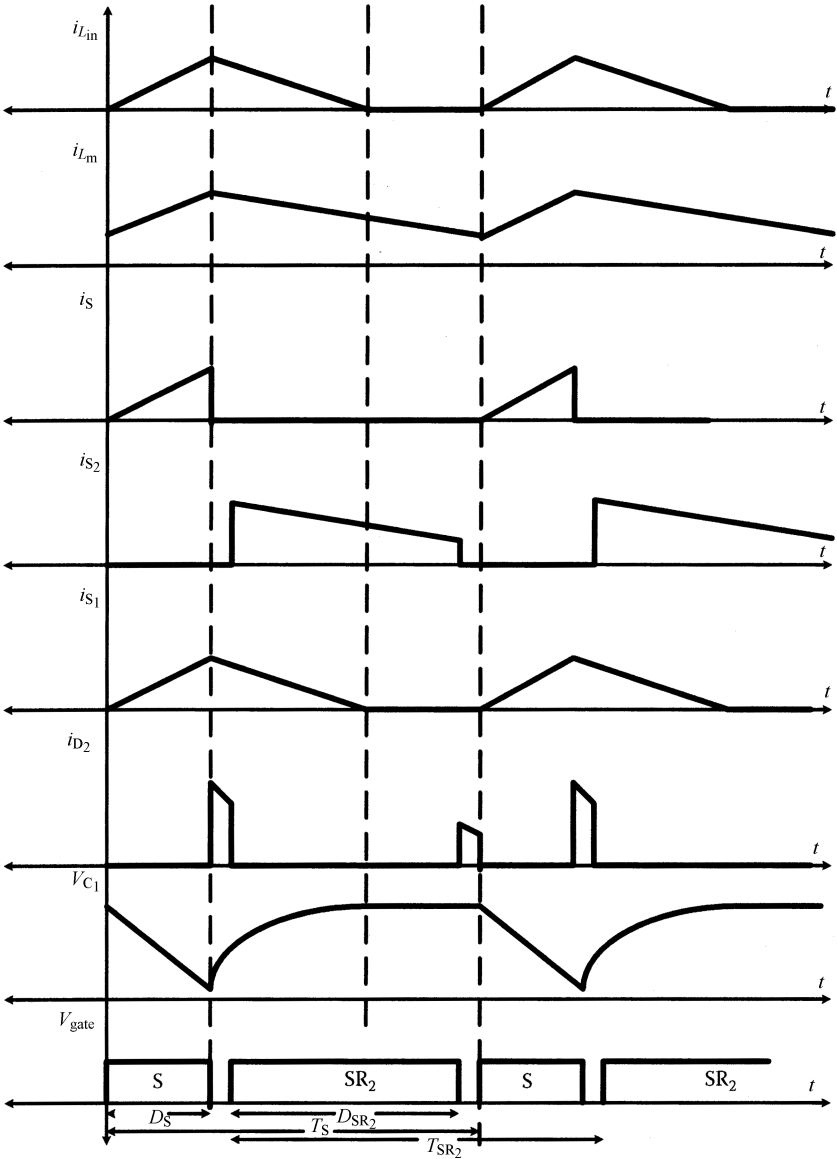


图 13-8 同步 BIFRED 的工作波形

13.1.3 同步整流的 BIBRED

与 BIFRED 类似，另一个 IHQRR 系列的常用结构，即 BIBRED^[13]，也可以转换为同步变换器，并也可实现高效率。传统 BIBRED 变换器和同步 BIBRED

变换器电路分别如图 13-9 和图 13-10 所示。

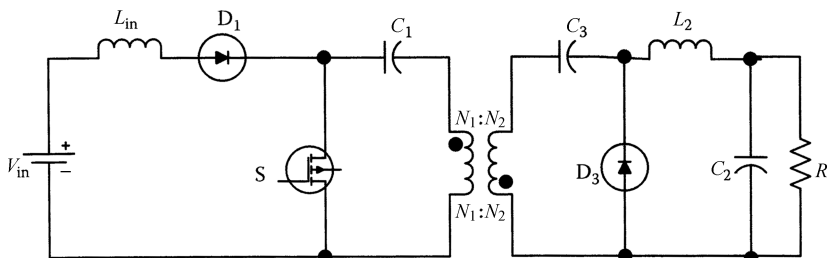


图 13-9 传统 BIBRED 变换器

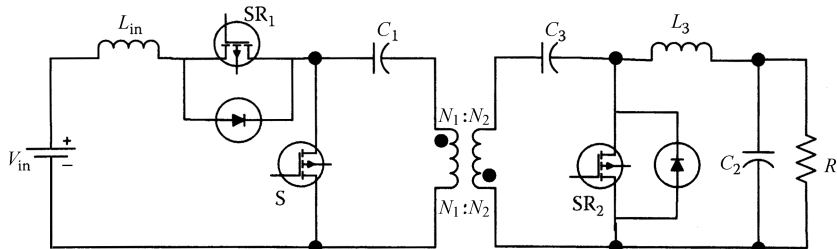


图 13-10 同步 BIBRED 变换器

其工作过程与 BIFRED 完全相同，因此本章中不再详细讨论该变换器的具体工作过程，仿真结果表明它可提高效率。仿真结果的工作波形可与第 5 章中有关 IHQRR 的 BIBRED 波形进行比较。

13.2 同步 IHQRR 的控制

从同步 BIFRED 变换器和同步 BIBRED 变换器的功率级电路可看出，这些系统包含 3 个有源开关^[14-26]，各自都需要独立的驱动和控制电路。这就需要有一个非常复杂的控制策略和 3 个不同的驱动电路，而变换器的控制可以与传统 IHQRR 变换器的控制一样简单。因此，任何 PWM、变频或相移控制都可应用于同步变换器。这种简单来自于在二次侧的开关所需的栅极信号是主开关栅极信号的反转，并有一定延迟。同样也适用于同步降压、同步升压或任一传统同步变换器。可将两个 MOSFET 及其驱动和控制电路都集成在一个 IC 中。现在，如果考虑输入端同步开关 SR_1 ，此时此开关的闭合信号将与主开关同步，因此它来自于主开关的控制和栅极信号，这意味着无需额外部件来闭合一次侧同步开关。在输入电感电流为零且将变为负时，必须发出关断信号。这可通过一个简单的触发器来轻松实现，开关的闭合和关断信号视上述情况而定。也可事先计算输入电感释放能量所需的时间，并在此时关断开关。它可以集成在控制主开关所用的同

一集成电路中, 因此同步变换器的控制和驱动电路的成本或复杂性与传统变换器相比并不高。半导体行业的不断发展使得人们可以采用具有很低关断阻抗的 MOSFET, 这些 MOSFET 的价格与超高速肖特基二极管相当。

13.3 IHQRR 的一般效率考虑

半导体开关的功率损耗可分为两类: 开关损耗和导通损耗。同步整流是用来降低导通损耗的技术。正如同步整流章节中所解释和讨论的, 变换器的效率提高是通过用传统肖特基二极管替代 MOSFET 来实现的, 这里也适用同样的原则。如果只考虑 IHQRR 变换器的输出端, 输出二极管的平均电流是输出电流或负载电流, 因此可以写成

$$P_{D, Loss} = \langle i_o \rangle V_D \quad (13-1)$$

式中, $P_{D, Loss}$ 是肖特基二极管的功率损耗; V_D 是二极管两端的正向压降, 为 $0.5 \sim 0.7V$ 。

因此可以说, 随着负载电流增大, 肖特基二极管的功率损耗也相应增大。此外, 对于极低电压的应用场合 (如 $2V$), $0.5V$ 的二极管损耗是相当可观的。另外, 如果用 MOSFET 来替代二极管, 则可以写成

$$P_{SR, Loss} = \langle i_o \rangle^2 R_{DS(ON)} \quad (13-2)$$

式中, $P_{SR, Loss}$ 是同步整流器的功率损耗 (如 MOSFET); $R_{DS(ON)}$ 是 MOSFET 闭合时的阻抗, 市场上先进的 MOSFET 阻抗小于 $10m\Omega$ 。

采用该 MOSFET, 功率损耗将会非常小。

从结构上, 也许会认为由于开关数量增加, 总的开关损耗会高于同步 IHQRR。在此需要仔细分析 BIFRED 转换器。如果考虑一次侧同步整流器开关 SR_1 , 此开关是在零电流时关断和闭合, 因此此开关没有开关损耗。同样, 主开关也是在零电流时闭合, 因此在闭合过程中也没有开关损耗。如果考虑 DCM-CCM, 在关断时会有一些开关损耗。但如果考虑 DCM-DCM, 储能电容在每半个开关周期内完全放电, 主开关可在零电压时关断。这也再次导致开关损耗为零。同样, 在 DCM-DCM 下, 二次侧开关也将在零电压时闭合, 因为二次侧电压为零。而且在 DCM-DCM 下, 此开关也是在零电流时关断, 因此在关断时也没有开关损耗。总的来说, 与相应的传统变换器相比, 它没有太多开关损耗, 而且绝不会增加开关损耗。

13.4 肖特基 IHQRR 和同步 IHQRR 中的功率损耗比较

通过采用同步整流器 (SR) 替代肖特基整流器来提高效率是一个多参数的

复杂函数, 其中最重要的是输出电压、输出电流、SR 闭合阻抗、由 SR 替代的肖特基二极管的正向压降以及肖特基二极管与 SR 并行的变换器效率。本节将介绍如何通过 SR 对总体效率的提高进行评估。

通常, 变换器的效率可表示为

$$\eta = \frac{P_o}{P_o + P_{\text{Loss}} + P_{\text{REC}}} \quad (13-3)$$

式中, P_o 为输出功率; P_{Loss} 为整流器损耗外的总损耗; P_{REC} 是整流器损耗。

对于肖特基整流器变换器, 效率可表示为

$$\eta_{\text{SCH}} = \frac{P_o}{P_o + P_{\text{Loss}} + P_{\text{SCH}}} \quad (13-4)$$

相似地, 对于 SR 变换器, 效率则可表示为

$$\eta_{\text{SR}} = \frac{P_o}{P_o + P_{\text{Loss}} + P_{\text{SR}}} \quad (13-5)$$

根据上述式子消去 P_{Loss} , 同步整流器变换器的效率可表示为肖特基二极管变换器效率的函数, 即

$$\eta_{\text{SR}} = \frac{P_o}{P_o / \eta_{\text{SCH}} - P_{\text{SCH}} + P_{\text{SR}}} \quad (13-6)$$

肖特基二极管的功率损耗是正向压降和电流的简单函数, 即

$$P_{\text{SCH}} = V_{\text{SCH}} I_{\text{SCH}} \quad (13-7)$$

式中, V_{SCH} 是肖特基二极管的正向压降; I_{SCH} 是肖特基二极管流过的电流。

对于 BIFRED 变换器, 两个肖特基整流器由两个 SR 所替代。其中之一是在输入端, 即升压端, 而另一个在输出端, 即反激端。在传统 BIFRED 变换器中, 输入端二极管在一个几乎完全的开关周期内导通。对于同步整流器 BIFRED, MOSFET 也在一个完整的开关周期内导通。在主开关 MOSFET 的栅极信号和同步整流 MOSFET 的栅极信号之间不存在延迟, 因此没有必要与同步整流 MOSFET 并联一个肖特基二极管。因此, 对于肖特基二极管 BIFRED, 在输入端肖特基整流器的功率损耗由下式给出:

$$P_{\text{SCH}, \text{in}} = V_{\text{SCH}, \text{in}} I_{\text{in}} \quad (13-8)$$

式中, $V_{\text{SCH}, \text{in}}$ 是输入端肖特基整流器的正向压降; I_{in} 是平均输入电流。

另外, 相应 SR BIFRED 中的功率损耗为

$$P_{\text{SR}, \text{in}} = (R_{\text{DS(ON)}} I_{\text{in}}^2) + (V_D I_{\text{in}} D_{\text{dead}}) + (P_{\text{RREC}}) + (P_{\text{gate}}) \quad (13-9)$$

$$D_{\text{dead}} = \frac{T_{\text{dead}}}{T_s} \quad (13-10)$$

式中, $R_{\text{DS(ON)}}$ 是 MOSFET 的闭合阻抗; I_{in} 是平均输入电流; V_D 是与 SR 并联的二极管压降; D_{dead} 是二极管导通时的死区时间占空比; P_{RREC} 是二极管恢复损耗; P_{gate} 是在 MOSFET 的栅极驱动功率损耗。

由于此处无需与输入 SR 并联一个二极管, 因此输入 SR 的功率损耗可表示为

$$P_{\text{SR},\text{in}} = (R_{\text{DS(ON)}} I_{\text{in}}^2) + (P_{\text{gate}}) \quad (13-11)$$

必须指出, 上述所有式子都是在假设通信时间为零, 不考虑励磁电感以及漏感影响的条件下推导得到的, 因此可以说

$$T_{\text{Comm}}^{\text{on}} = T_{\text{Comm}}^{\text{off}} = 0 \quad (13-12)$$

$$I_{\text{leakage}} = 0 \quad (13-13)$$

由此可以看到, 在一次侧肖特基二极管和 SR 的功率损耗不是一个复杂函数, 但在变换器的输出端 (二次侧) 的功率损耗函数则复杂得多)。

一次侧主开关的栅极信号和二次侧 SR 开关的栅极信号互补。为保证 BIFRED 变换器正常工作, 必须注意两个栅极信号不能重叠。为了实现这一功能, 确定在两个栅极信号之间提供死区时间, 在死区期间, 电流必须通过其他通道导通。因此, 必须在输出端 SR 上并联一个二极管。

根据上述分析, 如果实现肖特基整流器 BIFRED 变换器, 输出端肖特基的功率损耗为

$$P_{\text{SCH},\text{out}} = P_{\text{SCH},\text{out}}^{\text{cond}} + P_{\text{SCH},\text{out}}^{\text{sw}} + P_{\text{SCH},\text{out}}^{\text{cap}(\text{sw})} \quad (13-14)$$

式中, $P_{\text{SCH},\text{out}}^{\text{cond}}$ 是导通损耗分量; $P_{\text{SCH},\text{out}}^{\text{sw}}$ 是开关损耗分量; $P_{\text{SCH},\text{out}}^{\text{cap}(\text{sw})}$ 是一次侧开关的电容闭合开关损耗。

式 (13-14) 中每一项分别为

$$P_{\text{SCH},\text{out}}^{\text{cond}} = V_{\text{f,SCH}} I_{\text{o}} \quad (13-15)$$

$$P_{\text{SCH},\text{out}}^{\text{sw}} = P_{\text{off}} + P_{\text{RR}} = \frac{C_{\text{T}}}{2} \left(V_{\text{o}} + \frac{V_{\text{in}}}{n} \right)^2 + Q_{\text{RR}} \left(V_{\text{o}} + \frac{V_{\text{in}}}{n} \right) f_{\text{s}} \quad (13-16)$$

$$P_{\text{SCH},\text{out}}^{\text{cap}(\text{sw})} = \frac{C_{\text{OSS}}^{\text{sw}}}{2} (V_{\text{in}} + nV_{\text{o}})^2 f_{\text{s}} \quad (13-17)$$

式中, $V_{\text{f,SCH}}$ 是肖特基二极管的正向压降; I_{o} 是平均输出电流; C_{T} 是变压器二次侧上的等效总电容; V_{o} 是输出电压; V_{in} 是输入电压; n 是变压器匝数比; f_{s} 是开关频率; $C_{\text{OSS}}^{\text{sw}}$ 是一次侧开关的总输出电容。

所有这些分量之和就是 BIFRED 中输出端肖特基整流器的功率损耗。

另外, 如果采用 SR 替代输出端的肖特基二极管, 则 SR 中的功率损耗为

$$P_{\text{SR},\text{out}} = P_{\text{SR}}^{\text{cond}} + P_{\text{SR}}^{\text{sw}} + P_{\text{SR}}^{\text{cap}(\text{sw})} \quad (13-18)$$

与肖特基整流器相似, 对于 SR, 上述公式中的每一项分别为

$$P_{\text{SR},\text{out}}^{\text{cond}} = R_{\text{DS(ON)}} \frac{I_{\text{o}}^2}{1-D} + V_{\text{D}} I_{\text{D}} (T_{\text{D}}^{\text{off}} + T_{\text{D}}^{\text{on}}) f_{\text{s}} \quad (13-19)$$

$$P_{\text{SR},\text{out}}^{\text{sw}} = P_{\text{off}} + P_{\text{RR}} = \frac{C_{\text{OSS}}^{\text{SR}}}{2} \left(V_{\text{o}} + \frac{V_{\text{in}}}{n} \right)^2 + Q_{\text{RR}}^{\text{SR}} \left(V_{\text{o}} + \frac{V_{\text{in}}}{n} \right) f_{\text{s}} \quad (13-20)$$

$$P_{\text{SR,out}}^{\text{cap(sw)}} = \frac{C_{\text{oss}}^{\text{sw}}}{2} (V_{\text{in}} + nV_{\text{o}})^2 f_{\text{s}} \quad (13-21)$$

式中, $R_{\text{DS(ON)}}$ 是 BIFRED 中二次侧 MOSFET 的闭合阻抗; D 是相对于输出电流的占空比; I_{in} 是平均输入电流 (连续); V_{D} 是与 SR 并联的肖特基二极管两端的压降; I_{D} 是流过肖特基二极管的电流; $T_{\text{D}}^{\text{off}}$ 和 T_{D}^{on} 是并联肖特基二极管导通期间的通信时间; $C_{\text{oss}}^{\text{SR}}$ 是同步整流器 MOSFET 的输出电容; $Q_{\text{RR}}^{\text{SR}}$ 是同步整流器的反向恢复电荷。

考虑肖特基整流器和同步整流器的功率损耗中的主要分量, 则效率之比为

$$\frac{\eta_{\text{SR}}}{\eta_{\text{SCH}}} = \frac{P_{\text{SR,in}} + P_{\text{SR,out}}}{P_{\text{SCH,in}} + P_{\text{SCH,out}}} \quad (13-22)$$

从式 (13-22) 可以得到效率提高的百分比。值得注意的是, BIFRED 变换器是在 DCM-CCM 下进行分析的, 因此输入 SR 工作在 DCM 下而输出 SR 工作在 CCM 下。所以这不是一个精确的损耗分析, 只是对损耗的一种估计, 因为许多参数都没有考虑, 如励磁电感、漏感和不同的 MOSFET 的闭合阻抗。

13.5 仿真结果和观察

利用仿真实验结果对上述理论分析进行验证。对于一个 2V、40W 的应用且输入电压为 9V, 对传统结构和所提的同步结构的 BIFRED 转换器进行仿真实验, 仿真结果如图 13-11~图 13-13 所示。

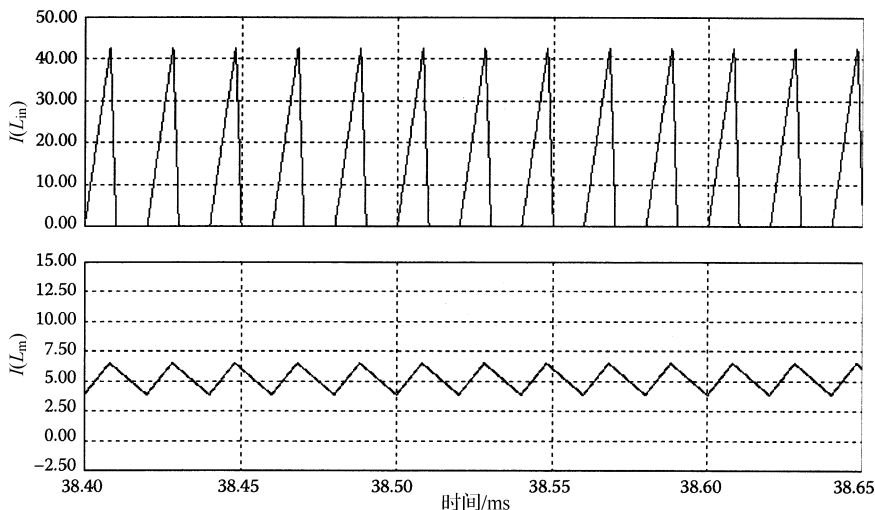


图 13-11 传统 BIFRED 的 $I(L_{\text{in}})$ 和 $I(L_{\text{m}})$ 仿真结果

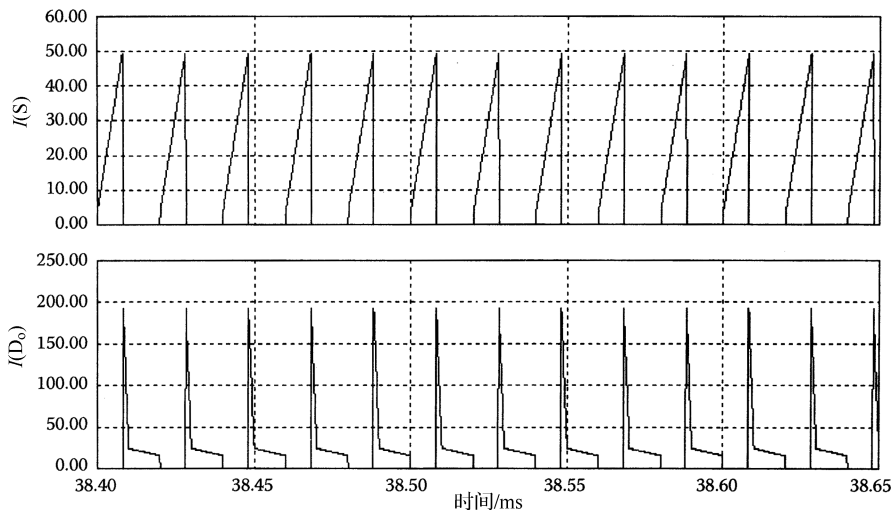


图 13-12 传统 BIFRED 的 $I(S)$ 和 $I(D_o)$ 仿真结果

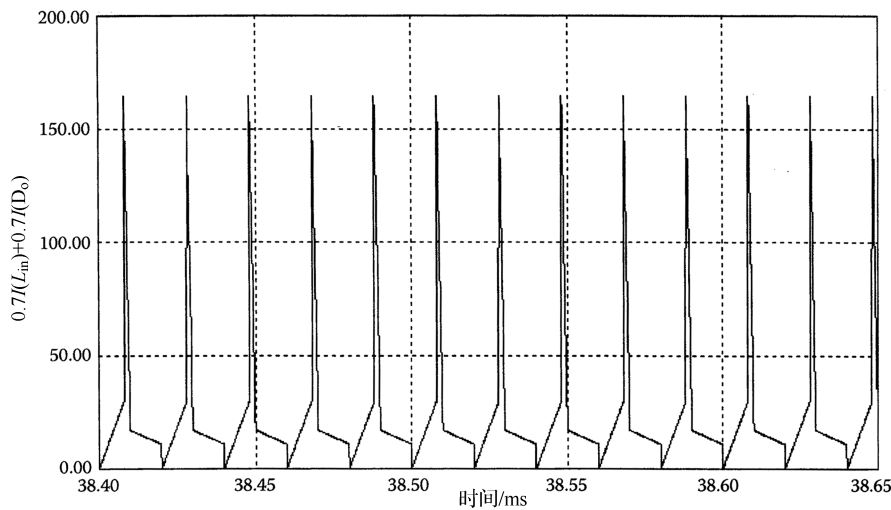


图 13-13 传统 BIFRED 中所有二极管的功耗

表 13-1 中的肖特基整流器 BIFRED 和同步 BIFRED 的参数完全相同。

表 13-1 带肖特基二极管整流器的 BIFRED 变换器参数

参 数	值
输入电压 V_{in}	6V
开关频率 f_s	50kHz

(续)

参 数	值
输出电压 V_{out}	2V
电感 L_{in1}	$10\mu\text{H}$
电感 L_{in2}	$50\mu\text{H}$
电容 C_1	$50\mu\text{F}$
电容 C_o	$500\mu\text{F}$
匝数比 n	1

如前所述，对于一个 40W、2V 的应用，对传统 BIFRED 变换器进行了仿真并观察其结果，如果得出二极管上的平均功耗大约为 20W，对于 40W 的应用其效率为 50%。

另外，对同步 BIFRED 变换器进行仿真实验，并考虑所有 MOSFET 和并联二极管的功率损耗，其平均损耗为 2W，所得到的效率为 95%，这意味着可采用同步整流实现效率提高 90%。根据图 13-14~图 13-16 所示的同步 BIFRED 变换器的仿真结果，可看到其性能保持不变，即电源品质提高。

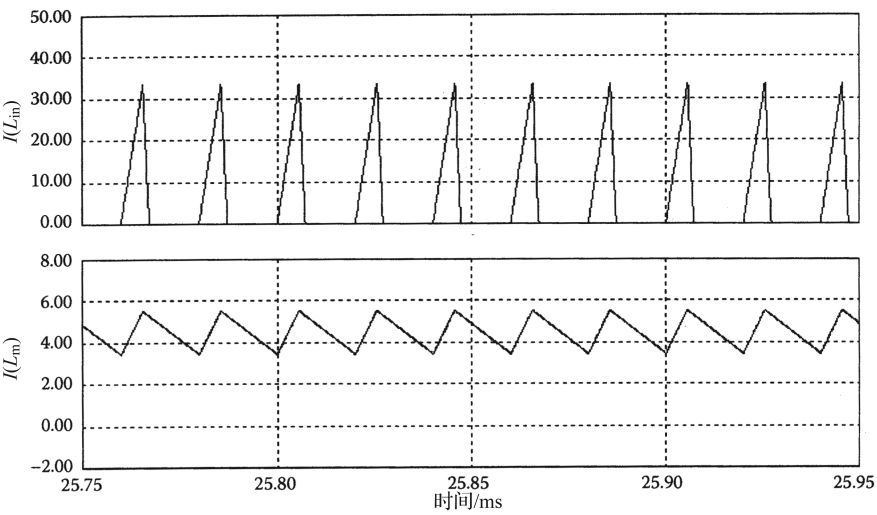


图 13-14 同步 BIFRED 的 $I(L_{in})$ 和 $I(L_m)$ 仿真结果

现在考虑在 1.5V、20W 的应用中，对传统 BIBRED 变换器和同步 BIBRED 变换器进行仿真实验并分析其结果（见表 13-2）。其中，传统和同步变换器的所有其他部件都完全相同，只是用 MOSFET 替代了二极管（见图 13-17）。

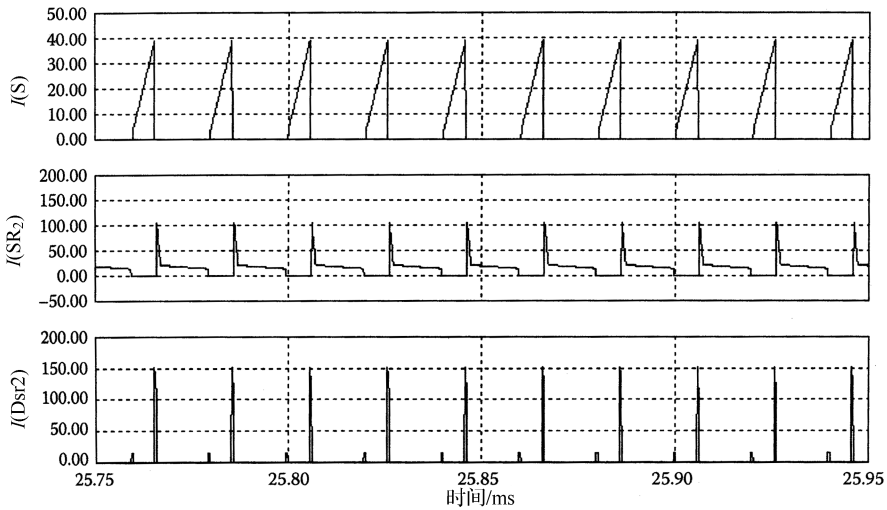


图 13-15 同步 BIFRED 的 $I(S)$ 、 $I(SR_2)$ 和 $I(Dsr2)$ 仿真结果

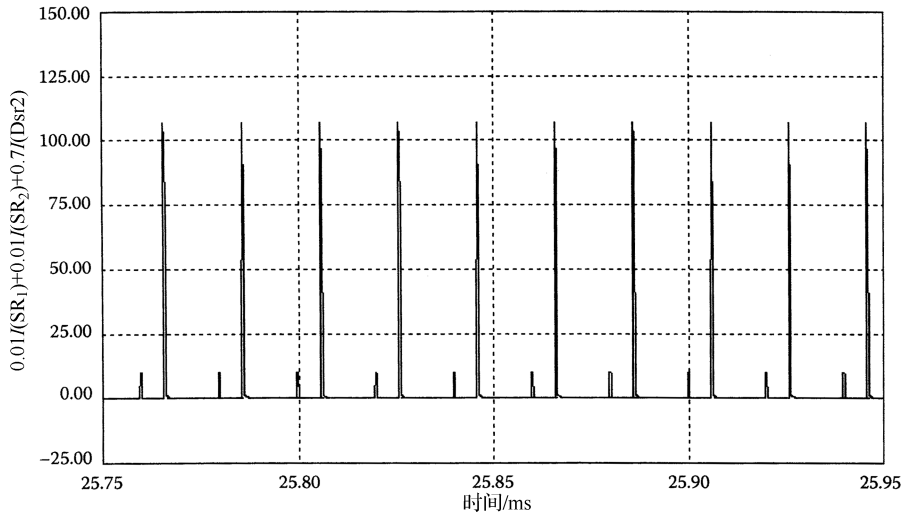


图 13-16 同步 BIFRED 中所有二极管的功耗

表 13-2 带肖特基二极管整流器的 BIBRED 变换器参数

参 数	值
输入电压 V_{in}	12V
开关频率 f_s	50kHz
输出电压 V_{out}	2V
电感 L_{in}	50 μ H
电感 L_m	180 μ H

(续)

参 数	值
电感 L_o	$100\mu\text{H}$
电容 C_1	$150\mu\text{F}$
电容 C_2	$10\mu\text{F}$
电容 C_o	$500\mu\text{F}$
匝数比 n	1

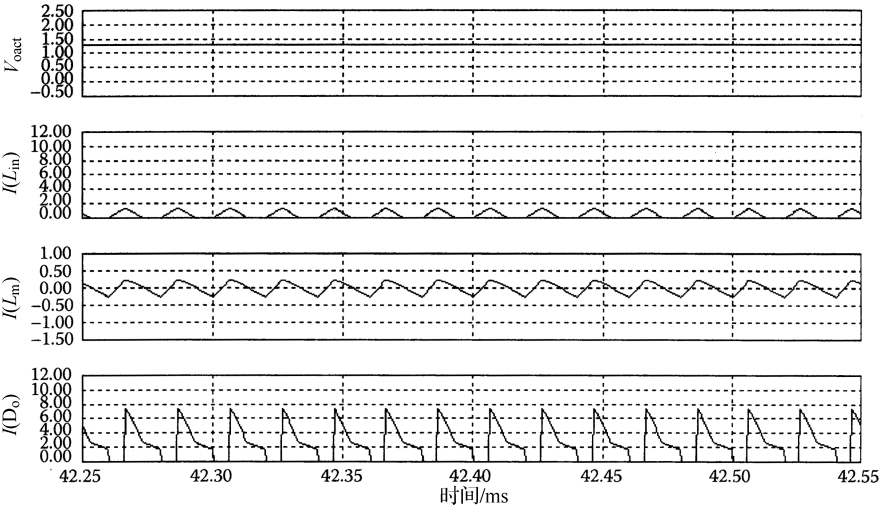


图 13-17 传统 BIBRED 的 V_{oact} 、 $I(L_{\text{in}})$ 、 $I(L_{\text{m}})$ 和 $I(D_{\text{o}})$ 仿真结果

二极管的功率损耗波形如图 13-18 所示，平均功率损耗为 11W。对于一个

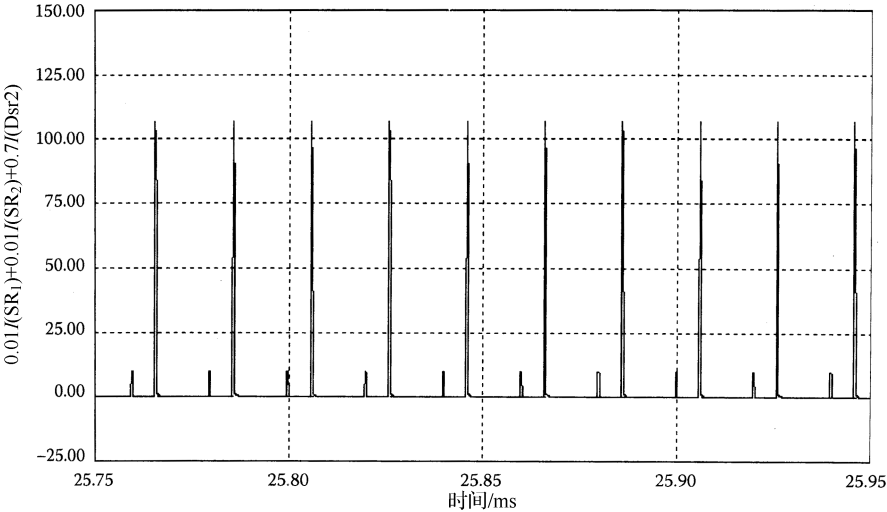


图 13-18 传统 BIBRED 的功耗

20W 的应用场合，这意味着效率为 50%（见图 13-19）。

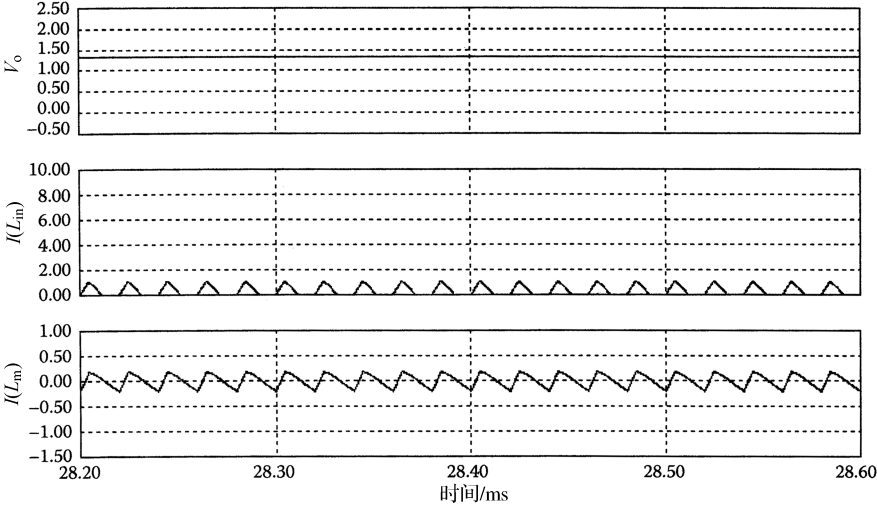


图 13-19 同步 BIBRED 的 V_o 、 $I(L_{in})$ 和 $I(L_m)$ 仿真结果

主开关电流、二次侧同步开关电流以及流过与同步开关并联的二极管的电流如图 13-20 所示。

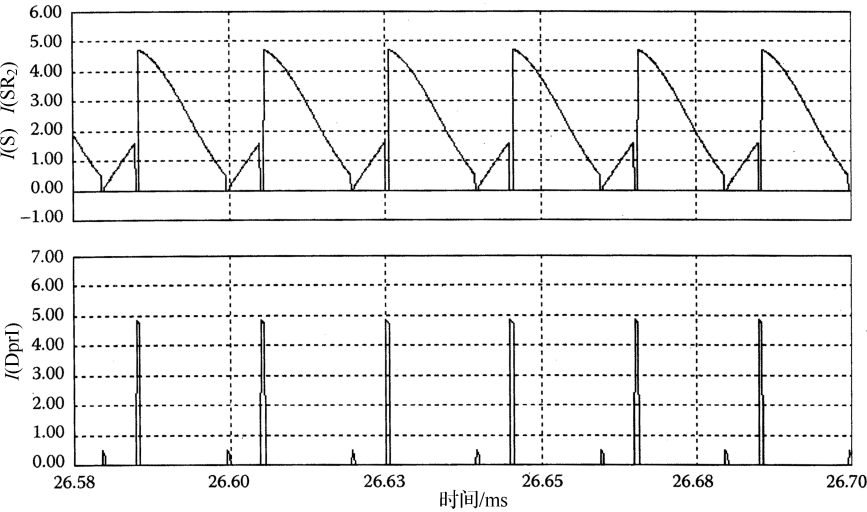


图 13-20 同步 BIBRED 的 $I(S)$ 、 $I(SR_2)$ 和 $I(Dpr1)$ 仿真结果

根据图 13-21 所示的功率损耗波形，可计算出同步 BIBRED 变换器的平均功率损耗大约是 0.85W。对于一个 20W 的应用，其效率为 97.75%。另外，对于传统 BIBRED 变换器，其损耗约为 50%。这意味着对于这些变换器通过采用同

步整流可达到约 90% 的效率提高。理论上期望的工作波形与仿真结果得到的相似，这表明所提的理论是合理的，可以应用于实际。

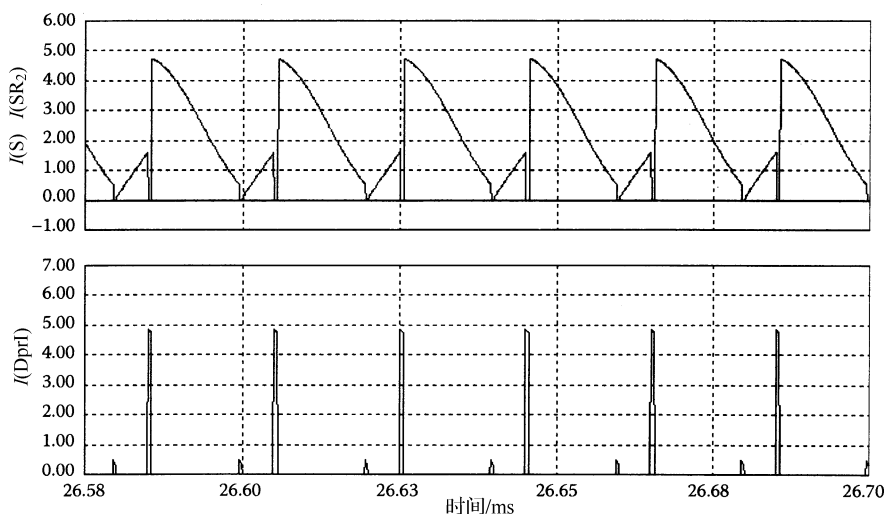


图 13-21 同步 BIBRED 的功耗

13.6 小结

本章介绍了一种新型系列的变换器，即同步整流集成高品质整流稳压器。同步整流方法应用于 IHQRR 系列中最常用的两种结构，即 BIFRED 和 BIBRED，讨论了 BIFRED 的工作原理和完整的工作过程。同步 BIFRED 的工作过程与传统 BIFRED 相同。通过在 IHQRR 系列中引入同步整流不仅可保持高品质不变，还可提高效率特性。效率提高是由理论预测以及仿真实验实现的。另外，对 BIFRED 和 BIBRED 变换器都进行了仿真，其结果与所提理论的结果非常相似。

参 考 文 献

- [1] Billings, K. 1990. *Switching Power Supply Handbook*. New York: Prentice Hall Inc.
- [2] Pressman, A. 1987. *Switching Power Supply Design*. New York: John Wiley & Sons, Inc.
- [3] Bird, B. M., and K. G. King. 1986. *An Introduction to Power Electronics*. New York: John Wiley & Sons, Inc.
- [4] Hoft, R. G. 1986. *Semiconductor Power Electronics*. New York: Van Nostrand Reinhold.
- [5] Blake, C., D. Kinzer, and P. Wood. 1994. Synchronous rectifiers versus Schottky diodes: a comparison of the losses of a synchronous rectifier versus

- the losses of a Schottky diode rectifier. In *Proceedings of the IEEE Applied Power Electronics Conference*: 17–23.
- [6] Smith, M. W., and K. Owyang. 1980. Improving the efficiency of low output voltage switch mode converters with synchronous rectification. In *Proceedings of Powercon*. 7:H-4.
 - [7] Kagan, R. S., M. Chi, and C. Hu. 1982. Improving power supply efficiency with MOSFET synchronous rectifiers. In *Proceedings of Powercon*. 9:D-4.
 - [8] Tabisz, W. A., F. C. Lee, and D. Y. Chen. 1990. A MOSFET resonant synchronous rectifier for high-frequency DC/DC converters. In *Proceedings of the IEEE Applied Power Electronics Conference*: 769–779.
 - [9] Blanc, J. 1991. Practical application of MOSFET synchronous rectifiers. In *Proceedings of the IEEE International Telecommunications Energy Conference*: 495–501.
 - [10] Medigan, M., R. Erickson, and E. Ismail. 1999. Integrated high quality rectifier regulators. *IEEE Transactions on Industrial Electronics*. 46 (August): 749–758.
 - [11] Willers, M., M. Egan, J. Murphy, and S. Dally. 1999. Analysis and design of practical BIFRED converter. *IEEE Transactions on Industrial Electronics*. 46(4):724–733.
 - [12] Willers, M., M. Egan, J. Murphy, and S. Dally. 1994. A BIFRED converter with wide load range. In *Conference on Industrial Electronics, Control and Instrumentation*. 1 (September): 226–231.
 - [13] Johnston, M., and R. Erickson. 1994. Reduction of voltage stress in the full bridge BIBRED by duty ratio and phase shift control. In *Applied Power Electronics Conference and Exposition Proceedings*. 2: 849–855.
 - [14] Jovanovic, M., D. Tseng, and F. Lee. 1994. Reduction of voltage stress in integrated high quality rectifier-regulators by variable frequency control. In *Applied Power Electronics Conference and Exposition Proceedings*. 2: 608–613.
 - [15] Gerber, M., and I. Hofsjager. 1999. An evaluation and suitability of electromagnetic integration in single switch single stage unity power factor correction converters. In *Africon, 1999 IEEE*. 2: 605–610.
 - [16] Harper, D. J., D. R. Hyde, G. M. Fry, and J. A. Houldsworth. 1988. Controlled synchronous rectifier. In *High Frequency Power Conversion Conference Proceedings*: 165–172.
 - [17] Barlage, F. M. 1994. Synchronous rectification and regulation in multiple cross regulated outputs. In *High Frequency Power Conversion Conference Proceedings*: 185–193.
 - [18] Ollero, S., E. De la Cruz, L. Alvarez, and C. Garcia. 1996. New post-regulation and protection methods for multiple output power converters with synchronous rectification. In *Proceedings of the IEEE International Telecommunications Energy Conference*: 462–469.
 - [19] Zhang, M. T., M. M. Jovanovi, and F. C. Lee. 1997. Design considerations and performance evaluations of synchronous rectification in flyback converters. In *Proceedings of the IEEE Applied Power Electronics Conference*.
 - [20] Cobos, J. A., J. Sebastian, J. Uceda, E. de la Cruz, and J. M. Gras. 1992. Study of the applicability of self-driven synchronous rectification to resonant topologies. In *IEEE Power Electronics Specialists' Conference Rec.*: 933–940.
 - [21] Murakami, N., H. Namiki, K. Sakakibara, and T. Yachi. 1993. A simple and efficient synchronous rectifier for forward DC/DC converters. In *Proceedings of the IEEE Applied Power Electronics Conference*: 463–468.
 - [22] Kim, H. J., and J. K. Ji. 1994. Active clamp forward converter with MOSFET synchronous rectification. In *IEEE Power Electronics Specialists' Conference Rec.*: 895–901.

- [23] Blanchard, R., and P. E. Thibodeau. 1985. The design of a high efficiency, low voltage power supply using MOSFET synchronous rectification and current mode control. In *IEEE Power Electronics Specialists' Conference Rec.*: 355–361.
- [24] Fisher, R. A., C. S. Korman, G. A. Franz, G. W. Ludwig, J. P. Walden, S. A. El-Hamamsy, K. Shenai, and M. Kuo. 1989. Performance of low loss synchronous rectifiers in a series-parallel resonant DC-DC converter. In *Proceedings of the IEEE Applied Power Electronics Conference*: 240–246.
- [25] Jovanovic, M. M., J. C. Lin, C. Zhou, M. T. Zhang, and F. C. Lee. 1993. Design considerations for forward converter with synchronous rectifiers. In *Power Conversion & Intelligent Motion Conference Proceedings*: 340–350.
- [26] Jovanovic, M. M., M. T. Zhang, and F. C. Lee. 1995. Evaluation of synchronous-rectification efficiency improvement limits in forward converters. *IEEE Transactions on Industrial Electronics*. 42(4):387–395.

第 14 章 集成开关电源的应用

14.1 集成开关电源变换器在 UPS 中的应用

不间断电源（UPS）系统可为重要负载提供可靠的高品质电源。实际上，可在断电、过电压以及欠电压的情况下保护敏感负载，另外还可抑制线路瞬变和谐波干扰。UPS 系统的应用范围包括医疗设备、生命支持系统、数据存储和计算机系统、应急设备、远程通信、工业过程和在线管理系统等^[1-3]。

一般来说，一个理想的 UPS 应能够提供不间断电源并同时为特殊的电源应用提供必要条件。因此，理想的 UPS 应具有如下特点：与输入电压或负载的变化无关的总谐波畸变（THD）较低的稳定正弦输出电压、从正常模式到备份模式或相反过程的开关时间为零的在线操作、低 THD 的正弦输入电流和接近于 1 的功率因数、高效率、低 EMI 和噪声、电气隔离、维护简单、成本低、重量和体积小。

在线 UPS 系统的主要优点是对输入电压变化较宽的允许范围和输出电压精确、稳定。另外，在从正常模式转变为储能模式时无切换时间。图 14-1 给出了传统的在线 UPS 系统。传统结构的主要缺点是功率因数低、输入的 THD 高以及效率低。除非增加一个附加功率因数校正（PFC）电路，否则整流器会破坏输入电流，但这也增加了 UPS 系统的成本。而且，在低压应用中，低频变压器由于其体积和重量大而增加了成本。

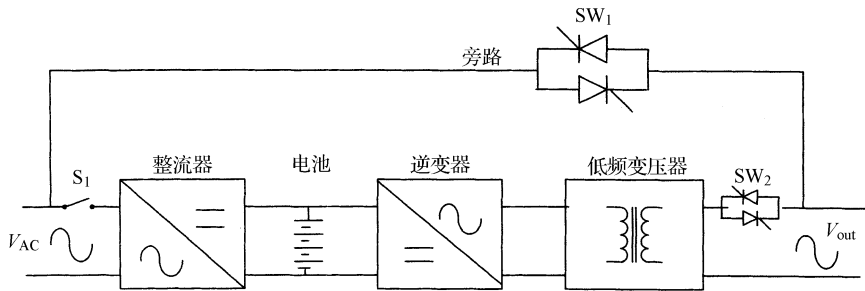


图 14-1 传统在线 UPS 系统

集成高品质整流稳压器（IHQRR）结构由一个 DCM 的升压变换器结合二次转换阶段组成。这种新型 AC-DC 变换器为功率因数校正、快速动态响应和输出电压稳压提供了低成本选择。该新型 UPS 系统如图 14-2 所示，它由前端的一

个 IHQRR、后端的一个全桥 DC-AC 逆变器、电池充电器/放电器和蓄电池组所构成。IHQRR 中可控的输出电容电压可为逆变器提供一个几乎恒定的中间直流电压^[1-7]。

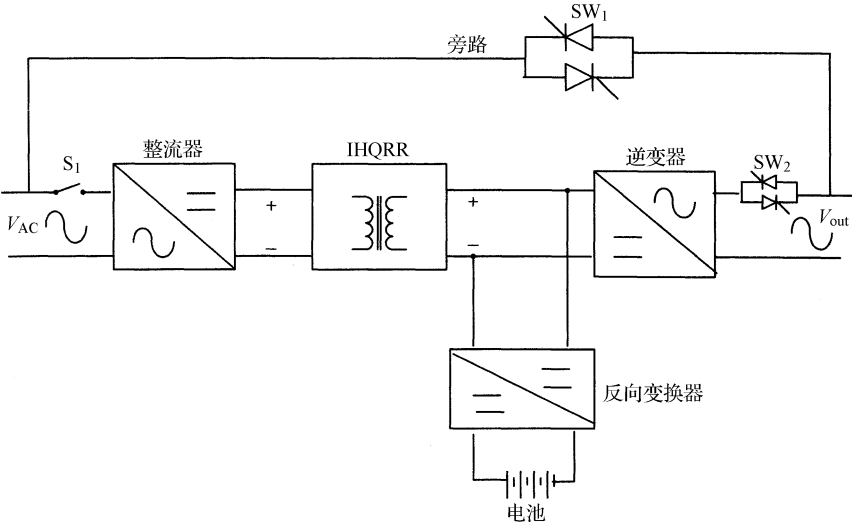


图 14-2 具有集成整流稳压器的新型在线 UPS 系统

IHQRR 系列中的升压集成反激整流/储能 DC-DC 变换器（BIFRED）由一个 DCM 的升压变换器在二次变换阶段集成一个 DCM 的反激变换器所构成。从 BIFRED 中输出电容得到的可控中间直流电压为随后的逆变器和双向 DC-DC 变换器起电压源的作用（见图 14-3）。

DC-AC 逆变器由一个直流侧电容 C_{out} 、开关 $S_{b1} \sim S_{b4}$ 和一个输出 LC 滤波器组成。工作在高频 PWM 模式下来提供高品质的正弦输出电压。实际上，充电器/放电器是一个双向 DC-DC 变换器，由开关 S_{b1} 、 S_{b2} 以及一个直流电感 L_b 组成。

开关 S_{b2} 对较高的直流侧电压 V_{dc} 斩波，使之降低为在正常工作模式下较低的电池电压 V_{bat} ，并对蓄电池组充电。这样就可消除与电池电压过高相关的问题，如空间、成本、可靠性以及安全性等。

在储能工作模式下，升压变换器将较低的电池电压 V_{bat} 升高提供为保证后端逆变器正常工作的较高的直流侧电压。

在下面的内容中，将介绍变换器的工作模式。

14.1.1 正常工作模式

BIFRED 变换器具有 5 种工作模式。有关 BIFRED 变换器工作原理已在前面详细讨论过，DCM-DCM 是期望模式，采用控制策略使变换器保持在该工作模式下。升压变换器获得输入电流，反激变换器提供系统隔离和输出电压稳定。由

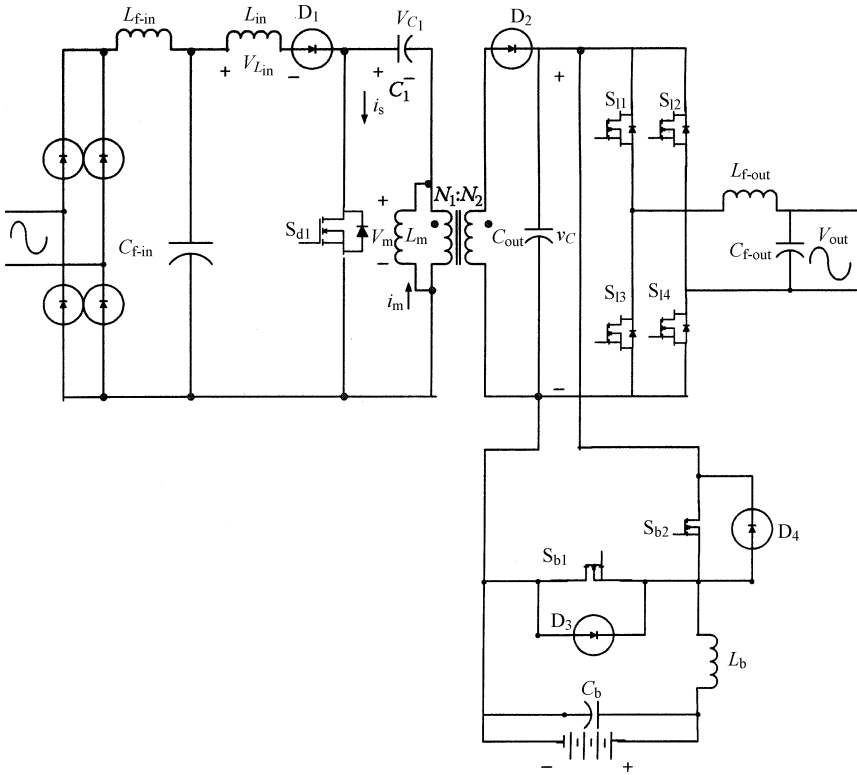


图 14-3 基于 BIFRED 变换器的在线 UPS 系统的配置

一个输入 EMI 滤波器用来降低变换器中的 EMI。电容 C_1 用于减少 BIFRED 变换器的输出纹波，同时提供一个较宽的带宽来改善输入电流波形。图 14-4 给出了期望工作模式下 BIFRED 变换器的电流波形。

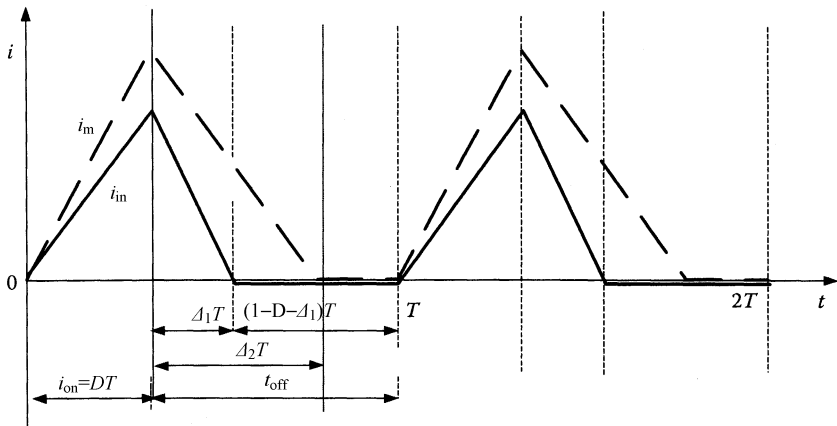


图 14-4 期望工作模式下 BIFRED 变换器的电流波形

当开关 S_{d1} 导通后, 电路的配置如图 14-5 所示。当开关关断, 电路的第一阶段、第二阶段和第三阶段分别如图 14-6、图 14-7 和图 14-8 所示。

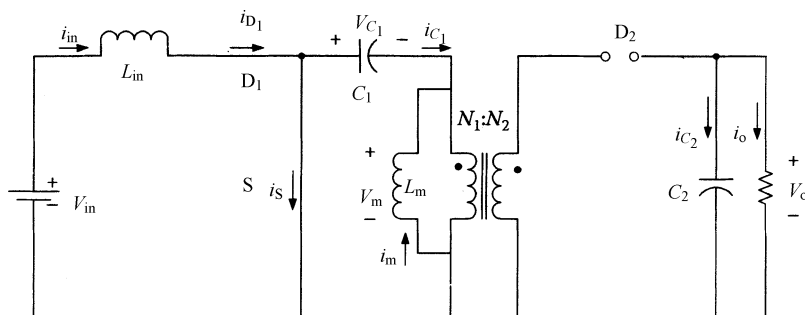


图 14-5 隔离式 BIFRED 变换器 (DT 期间, 开关导通)

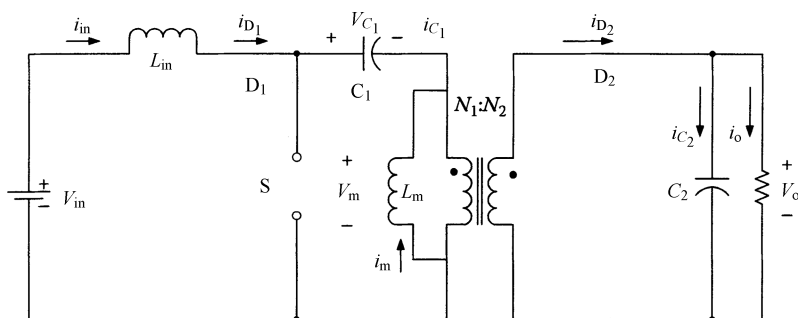


图 14-6 隔离式 BIFRED 变换器 (DT 期间, 开关断开)

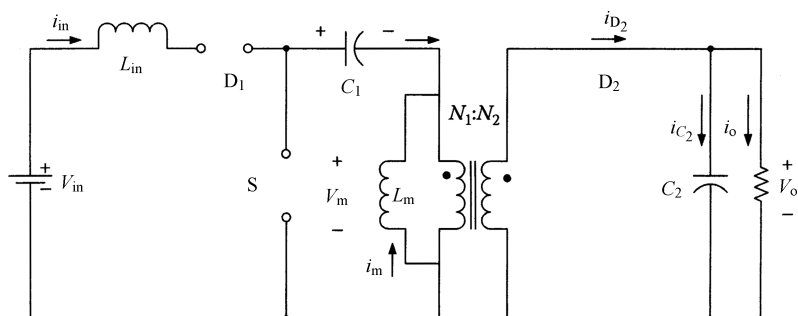


图 14-7 隔离式 BIFRED 变换器 [$(1-D-\Delta_1)T$ 期间, $\Delta_1 < \Delta_2$, 开关断开]

全桥变换器由一个直流电容和 4 个与逆变器两个引脚两两串联的开关 (IGBT) S_{11} 、 S_{12} 、 S_{13} 和 S_{14} 组成。通过开关的导通和关断, 负载两端电压可为 $+V_{dc}$ 、

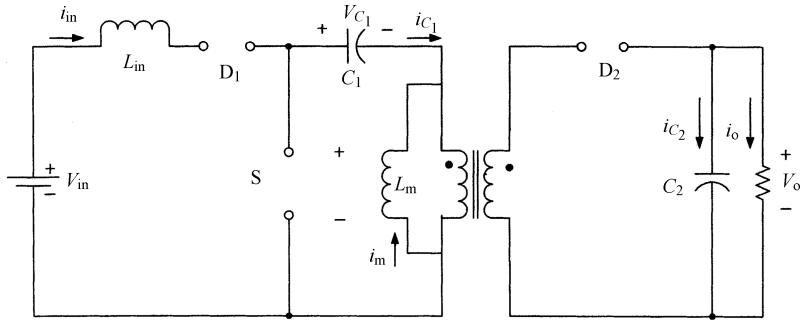


图 14-8 隔离式 BIFRED 变换器 [$(1-D-\Delta_2)T$ 期间, $\Delta_1 < \Delta_2$, 开关断开]

$-V_{dc}$ 或 0。当开关 S_{11} 和 S_{12} 导通, S_{13} 和 S_{14} 关断, 负载电压为 $+V_{dc}$; 当开关 S_{13} 和 S_{14} 导通, S_{11} 和 S_{12} 关断, 则负载电压为 $-V_{dc}$; 当开关 S_{11} 和 S_{13} 导通, S_{12} 和 S_{14} 关断, 则负载电压为 0; 同样, 当开关 S_{12} 和 S_{14} 导通, S_{11} 和 S_{13} 关断, 负载电压也为 0。为避免直通, 在与逆变器同一个引脚相连的一个开关关断与另一个开关导通之间, 总需要设置一个死区时间。

在 PWM 开关机制中, 输出电压与开关的占空比和直流侧电压 V_{dc} 的幅值成正比。输出电压的范围为 $-V_{dc} \sim +V_{dc}$ 。由于输入直流电压的幅值通常是固定的, 改变输出电压的惟一方法是控制开关的占空比。为此, 在 PWM 技术中, 一个以期望频率振荡的正弦参考信号与一个高频三角载波波形相比, 三角载波波形的频率决定了逆变器的开关频率, 为 20kHz 的常量。

在用于驱动后端逆变器的单极型 PWM 开关机制中, 输出电压从高切换到零或从低切换到零。与双极型 PWM 开关机制不同, 直接在高和低之间切换。由此, 输出电压的高次谐波比双极型机制中的高次谐波要小得多。因此, 所需的输出滤波器很小并且可提高系统总的效率。

在两个控制闭环中应用控制策略: 电压外环和电流内环。外环用输出电压作为反馈信号, 与参考信号相比。在稳态工作下通过 PI 调节器进行误差补偿可获得稳定输出电压。该误差作为电流内环的参考信号, 其输出电流作为反馈信号。电流内环比电压外环快, 可提高逆变器的动态响应。因此, 即使对于非线性负载, 输出电压也是高品质的, 开关频率是 20kHz。

14.1.2 电池充电稳压模式

双向 DC-DC 拓扑是一个降压变换器和一个升压变换器的组合。在电池充电稳压模式, 开关 S_{b1} 和二极管 D_4 都关断。电容 C_{out} 、开关 S_{b2} 、电感 L_b 、二极管 D_3 、电容 C_b 和电池组成降压变换器, 电池处于充电模式。图 14-9 给出了电池充电稳压模式的电路。

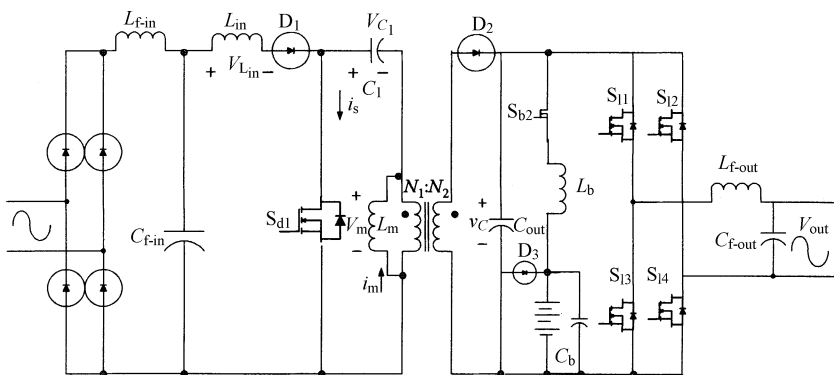


图 14-9 电池充电稳压模式的电路

14.1.3 备份模式

在备份工作模式下，当输入交流电压超出最大允许范围或根本没有时，开关 S_{b2} 和二极管 D_3 关断。升压变换器由电容 C_{out} 、开关 S_{b1} 、电感 L_b 、二极管 D_4 、电容 C_b 和电池组成，电池为负载提供所有电能。图 14-10 给出了备份模式的电路。

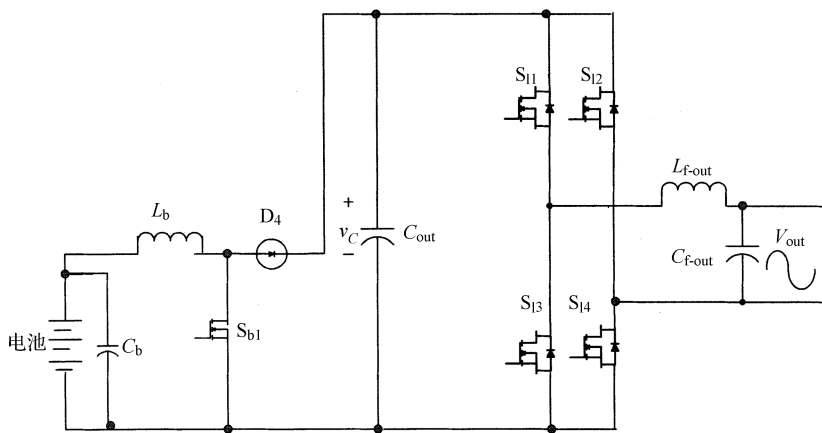


图 14-10 备份模式的电路

14.1.4 控制策略

根据状态空间平均方法推导出的 BIFRED 变换器占空比传递函数的小信号输出电压为变换器中的一极，因此可根据电压跟随器方法实现简单控制。尽管这种方法会导致在输入电感电流中出现脉动三角波，但还是可实现接近于 1 的功率因数。不同模式下的这种控制策略如图 14-11 所示。

在正常工作模式下，开关 S_1 关断，开关 S_2 需与引脚 a 相连。在电池充电稳压模式下，开关 S_1 导通，开关 S_2 也需与引脚 a 相连。在备份模式下，开关 S_1

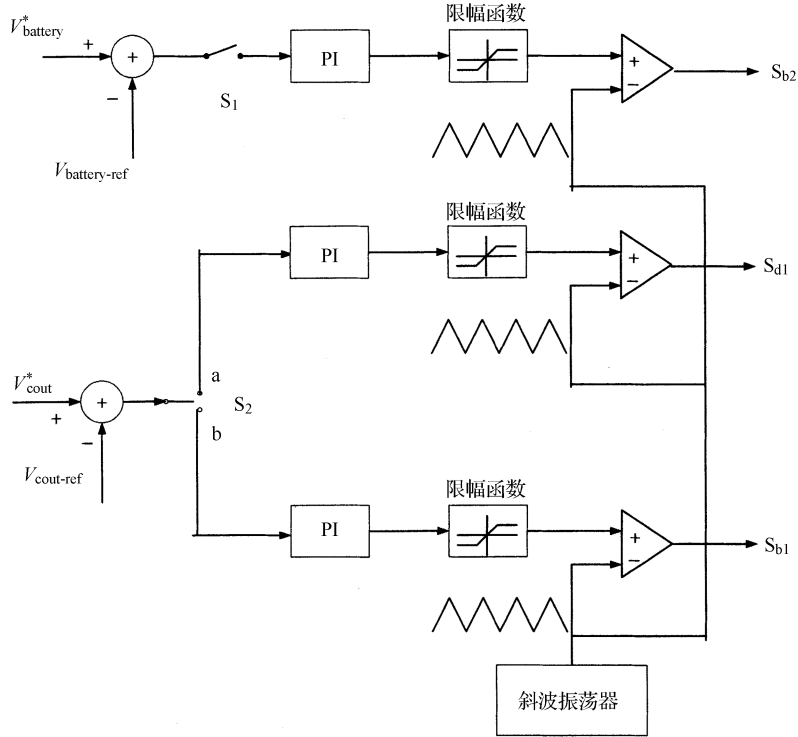


图 14-11 AC-DC—DC-DC 变换器的控制框图

关断，开关 S_2 需与引脚 b 相连。对于 PWM-VSI 控制，对输出交流电压的调节采用 SPWM 控制方法，这种控制策略如图 14-12 所示。

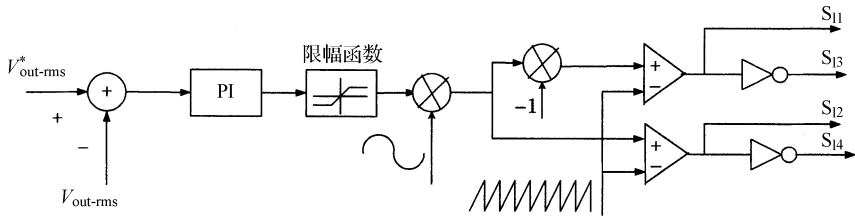


图 14-12 DC-AC 逆变器的控制框图

14.2 集成开关电源变换器在开关磁阻电动机驱动中的应用

用于开关磁阻电动机（SRM）驱动集成变换器的简单工作模式如图14-13所示，其中变换器组 1 具有功率因数校正前置调节功能，变换器组 2 具有 DC-DC 变换功能，变换器组 3 具有 DC SRM 驱动功能，如图 14-14 所示。



图 14-13 SRM 驱动集成变换器的一般模型



图 14-14 SRM 驱动的集成变换器

对于变换器组 1 和 2，传统方法是在 DC-DC 变换器之前采用一个功率因数校正预调节器。然而，预调节器的输出电压在电流频率两倍时有相当大的纹波，因此无法实现功率因数校正的输出电压快速稳压。补偿电压纹波会使输入电流失真，所以电压环必须有一个比电流频率更低的带宽。为了提高具有功率因数校正预调节功能的变换器组 1 和具有 DC-DC 变换功能的变换器组 2 的性能，采用如图 14-15 所示的单级结构来构成子集成变换器，其中对于中功率功率因数校正和快速输出电压稳压的单级变换器与升压、Ćuk、SEPIC 和谐振变换器以及并联功率因数校正都要电气隔离^[8-14]。

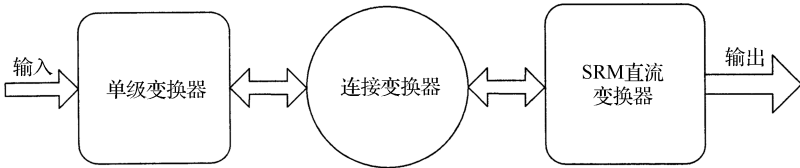


图 14-15 具有子集成变换器的 SRM 驱动集成变换器

如图 14-16 所示，对于基本的 SRM 驱动，变换器连接模型有 3 种类型，大多数都是根据方法 3 来连接的。方法 1 和 2 适用于可变直流侧电压变换器、不对称半桥变换器和双线变换器。在方法 1 和 2 中，附加电容小于主直流侧电容，以便其两端电压快速增加到一个较高电压，实现快速通信和导通。在下一时刻相位通电，由于升压电压，绕组中的电流快速增大。对于方法 1 的连接，变换器不适用于发电工作模式，然而方法 2 却适用于发电机的应用场合。

作为例子，这里讨论了用于 SRM 驱动的可变直流侧电压变换器，该变换器如图 14-17 所示，其中电容 C_1 是方法 1 连接的变换器。

为提高系统效率和降低成本，采用不同方法将单级变换器与 DC-DC 变换器相集成。根据图 14-18～图 14-20 中的分析，可看到新型集成变换器如图 14-21～图 14-23 所示。

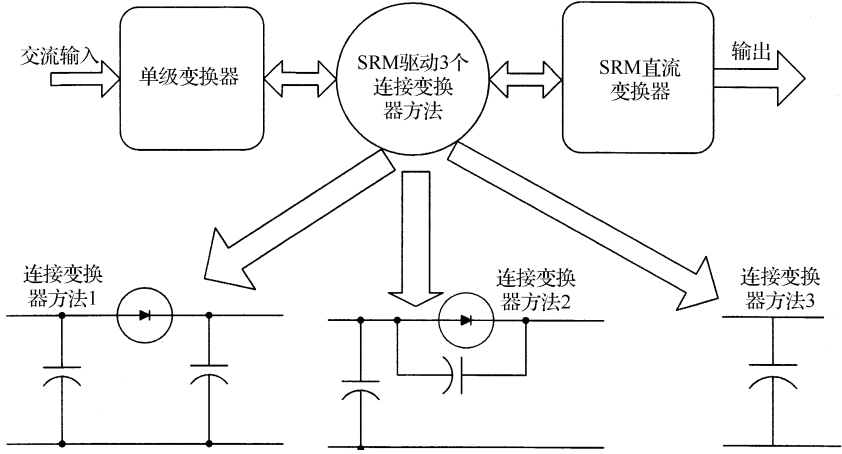


图 14-16 SRM 驱动的变换器不同连接方法

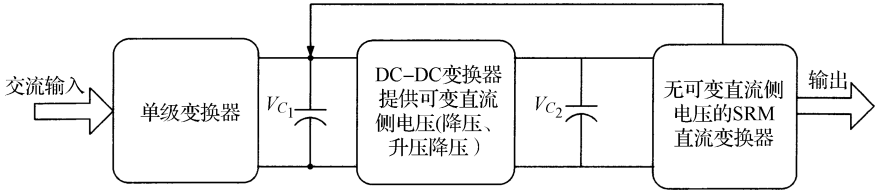


图 14-17 SRM 变换器分解为两部分

(可变直流侧电压的 DC-DC 变换器和无可变直流侧电压的 SRM 驱动变换器)

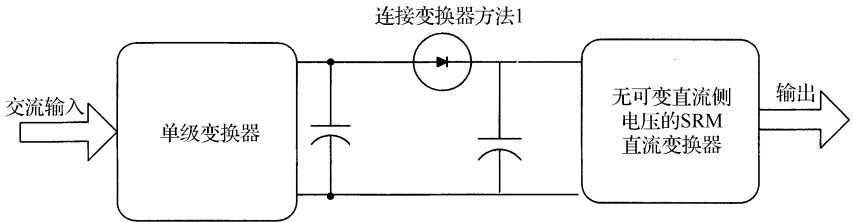


图 14-18 连接变换器方法 1 的 SRM 驱动集成变换器

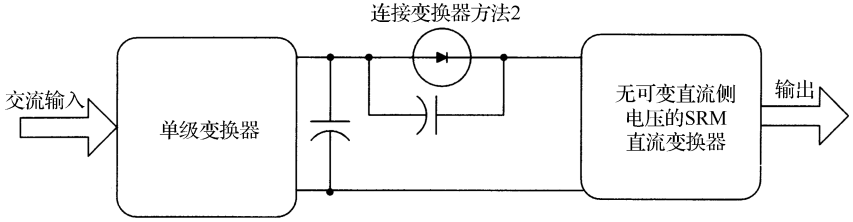


图 14-19 连接变换器方法 2 的 SRM 驱动集成变换器

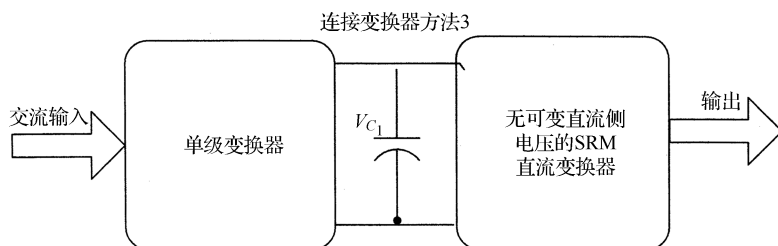


图 14-20 连接变换器方法 3 的 SRM 驱动集成变换器

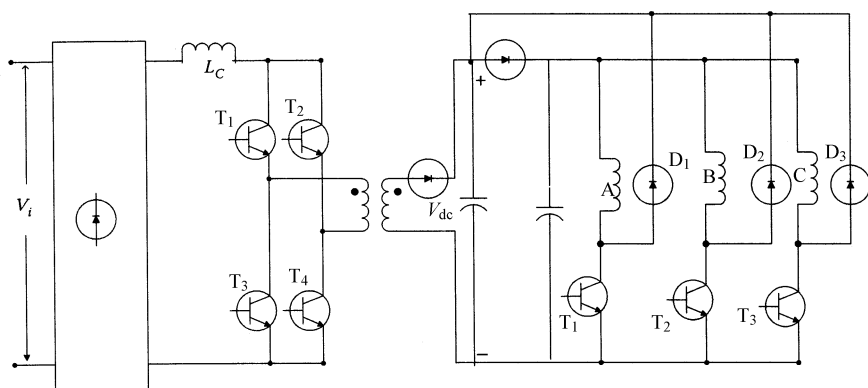


图 14-21 连接变换器方法 1 的 SRM 驱动的新型集成变换器

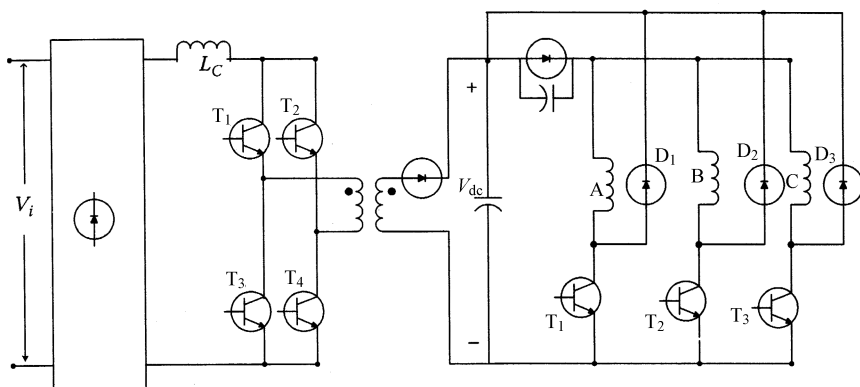


图 14-22 连接变换器方法 2 的 SRM 驱动的新型集成变换器

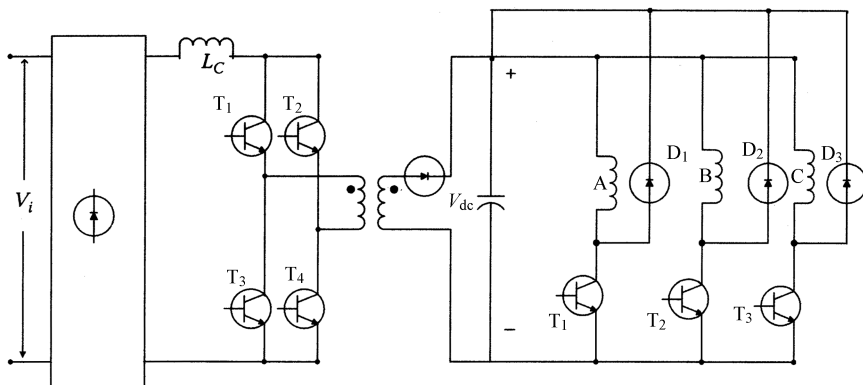


图 14-23 连接变换器方法 3 的 SRM 驱动的新型集成变换器

参 考 文 献

- [1] Bekiarov, S. B., and A. Emadi. 2002. Uninterruptible power supplies: classification, operation, dynamics, and control. In *Proceedings of the 17th Annual IEEE Applied Power Electronics Conference*. 1 (March): 597–604.
- [2] Krishnan, R., and S. Srinivasan. 1993. Topologies for uninterruptible power supplies. In *Proceedings of the IEEE International Symposium on Industrial Electronics*. 1 (June): 122–127.
- [3] Wu, J. C., and H. L. Jou. 1995. A new UPS scheme provides harmonic suppression and input power factor correction. *IEEE Transactions on Industrial Electronics*. 42(6):216–226.
- [4] Tan, J., L. Chen, and J. Ying. 2004. Integration of three phase PFC and DC/DC converters for UPS. In *Proceedings of the 35th Annual IEEE Power Electronics Specialists Conference*. 5 (June): 4062–4067.
- [5] Kamran, F. and T. G. Habeteler. 1998. A new on-line UPS with universal filtering capabilities. *IEEE Transactions on Power Electronics*. 13(2):366–371.
- [6] Ma, K. W., and Y. S. Lee. 1996. An integrated flyback converter for DC uninterruptible power supply. *IEEE Transactions on Power Electronics*. 11(2):318–327.
- [7] Chen, J., and C. Chang. 2001. Analysis and design of SEPIC converter in boundary conduction mode for universal-line power factor correction applications. In *Proceedings of the 32nd Annual IEEE Power Electronics Specialists Conference*. 2 (June): 742–747.
- [8] Shepard, W., L. N. Hull, and D. T. Liang. 1995. *Power Electronics and Motor Control*. New York: Cambridge University Press.
- [9] Takach, M. D., and P. O. Lauritzen. 1995. Survey of magnetic core models. In *Proceedings of the 10th IEEE Applied Power Electronics Conference*. 2 (February): 560–566.
- [10] Prado, R. N. D., and S. A. Bonafido. 1999. A high-power-factor electronic ballast using a flyback push-pull integrated converter. *IEEE Transactions on Industrial Electronics*. 46(4):792–802.
- [11] Aguilar, C., F. Canales, J. Arau, J. Sebastian, and J. Uceda. 1997. An integrated battery charger/discharger with power-factor correction. *IEEE Transactions*

- on Industrial Electronics*. 44(5):597–603.
- [12] Degusseme, K., D. M. Vande, A. P. Vanden, and J. A. Melkebeek. 2003. Input current distortion of CCM boost PFC converter operated in DCM. In *Proceedings of the 34th Annual IEEE Power Electronics Specialists Conference*. 4 (June): 1685–1690.
 - [13] Qiao, C., and K. M. Smedley. 2000. A topology survey of single-stage power factor corrector with a boost type input-current-shaper. In *Proceedings of the 15th IEEE Applied Power Electronics Conference*. 1 (February): 460–467.
 - [14] Wu, T., and Y. K. Chen. 1999. Analysis and design of an isolated single-stage converter achieving power-factor correction and fast regulation. *IEEE Transactions on Industrial Electronics*. 46(4):759–767.

第 15 章 电力电子中的数字控制技术

电力电子变换器和电动机驱动通常采用模拟集成电路和线性系统设计技术进行控制。由于模拟控制技术简单易用且实现成本低，因而占据了主导地位。但这种技术对环境干扰如噪声、温度和老化非常敏感，另外复杂的先进控制技术难以通过模拟电路实现。在此，本章将全面介绍电力电子变换器和电动机驱动的数字控制器。

15.1 数字控制的优点

20 多年前，数字控制方法和数字控制器已在电动机驱动和三相电力电子变换器的应用中得到普及。数字控制比模拟控制具有更多优点，数字控制的优点主要体现在集成和性能两个方面。

15.1.1 集成

数字控制器的设计是基于 HDL（硬件描述语言）的数字超大规模集成电路（VLSI），可减少元器件个数和重量，缩短开发时间，并灵活地采用不同实现技术达到目标^[1-3]。因此，数字控制器在尺寸大小、速度和成本上对于亚微米级互补性金属氧化物半导体（CMOS）技术有着极大好处。增强集成能力的另一个重要方面在于能够实现智能、自适应功率管理技术，即可动态调节电源电压使得总功率损耗最小。

15.1.2 性能

在电力电子应用领域中，数字控制器能够有效地提高系统性能，主要表现在如下 9 个方面：

- 1) 数字部件不易受老化和环境因素的影响^[1-7]。
- 2) 对噪声不敏感^[4]。
- 3) 可编程的数字控制系统可通过控制器改变而无需硬件变化实现灵活应用^[4,5]。
- 4) 对参数变化不敏感^[4]。
- 5) 采用自适应功率管理机制可显著节能，这得益于基于数字控制器的集成系统^[1]。
- 6) 数字控制系统的复杂性主要在于软件方面^[7]。
- 7) 数字控制器可实现更先进的控制理念，如自适应控制和数字电流预测控

制，这些都是无法利用常规模拟电路实现的^[1,8]。

8) 减少电磁干扰 (EMI)^[6,9]。

9) 控制板的电路配置简单，无需调整表面贴装部件，所有控制变量和参数可自动调节^[10]。

随着数字 VLSI 的成本日益下降，使得电力电子技术快速发展，并与数字控制技术的显著优点相结合，必将推动数字控制技术在电力电子应用领域的广泛应用。

15.2 数字控制的缺点及发展趋势

尽管数字控制系统具有很多优点，但在使用这些变换器时仍需注意以下一些问题。

15.2.1 模/数转换的分辨率与范围

根据数字信号处理器 (DSP) 或微处理器的位数，数字系统中测量信号的相应数值受离散值有效位数的约束。例如，一个 8 位的模/数转换器具有 255 个离散等级，因此其测量精度仅为参考电压的 $1/255$ 。对于一个典型的 5V 参考电压，数字表示时的量化精度为 $5/255$ 或 19.61mV。量化精度的降低会增大稳态误差并产生极限环，而且需要附加电路将实际输出电压转换为模/数转换器 (ADC) 对应的等级^[7]。

15.2.2 数字 PWM 的分辨率

基于微处理器的高频 PWM 变换器，其分辨率受限于硬件定时器^[11]。例如，如果最小的时钟周期是 $10\mu\text{s}$ ，频率为 16MHz，PWM 开关频率为 0.2MHz，直流 PWM 的分辨率是 $1/50$ ，那么周期是 $500\mu\text{s}$ ，同步脉宽调制 (SPWM) 的调幅分辨率就低于 $1/25$ 。一般来说，数字控制 PWM 有下列问题^[11]：

- 1) 直流 PWM 的输出电压精度有限。
- 2) SPWM 的调幅分辨率也有限。
- 3) SPWM 的 THD 高于自然采样的 PWM。

因此，在数字控制器设计中，为达到稳定工作，需要考虑数字 PWM 的约束。参考文献 [11] 和参考文献 [12] 给出了解决该问题的不同方法。

在参考文献 [11] 中，通过双重 PWM (DPWM) 来提高数字 PWM 的分辨率。该方法选择具有低频调制的高频开关，在传统 PWM 中增加一个低频 PWM。基本 PWM 频率是开关频率，二阶 PWM 决定了调制频率。开关频率与调制频率之比称为模量 (n)。DPWM 工作过程如图 15-1 所示，其中 $n=4$ 。图 15-1c-1 和图 15-1c-2 中的平均占空比分别为

$$D = \frac{T_k}{T} + \frac{T_b}{4T}$$

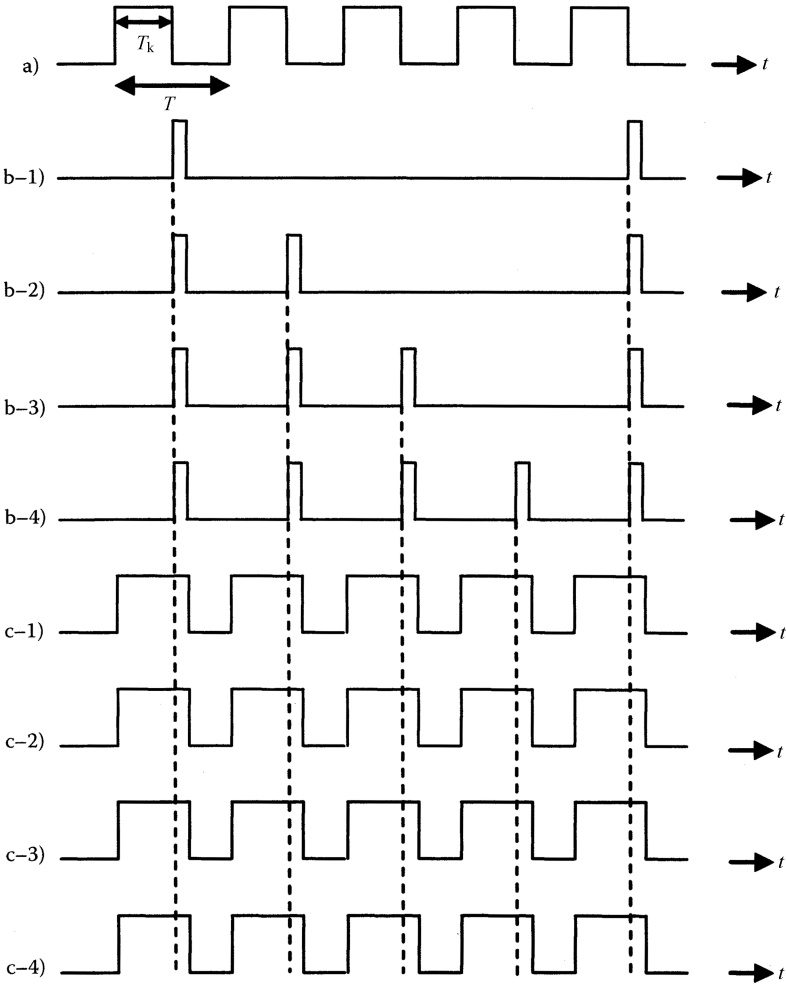


图 15-1 DPWM 工作过程

a) 传统 PWM b1~4) 二阶 PWM c1~4) DPWM

和

$$D = \frac{T_k}{T} + \frac{T_b}{2T}$$

最小平均脉冲的占空比为

$$D_{\min} = \frac{T_b}{nT}$$

最小平均脉宽减小 $1/n$ ，分辨率增大。DPWM 包括低频和高频功率变换的优点，同时避免了各自的缺点。

15.2.3 稳态振荡（极限环）

数字控制系统的另一个问题是极限环^[2,4,12]，其定义为输出电压的稳态振荡和频率低于变换器开关频率时的系统其他变化。极限环是由于信号幅值量化导致的，如反馈回路中的 A/D 转换器和 DPWM 模块。如果产生大的不能预测的输出电压变化，那么不希望具有稳态极限环。另外，由于极限环的幅值和频率很难预测，对于变换器产生的输出电压噪声和电磁干扰（EMI）就难以分析和补偿。如果想利用 DPWM 将输出电压调节到一个理想值，就会产生极限环。这时，A/D 转换器就认为其是一个稳态误差而迫使 DPWM 改变离散占空比。一旦发生，DPWM 将不会提供期望输出电压，因此由于 A/D 转换器和 DPWM 的连续作用，就会产生不希望的稳态振荡。有关极限环及其消除方法，Peterchev 和 Sanders 进行了深入研究^[12]。

15.2.4 固有的延迟时间

由于模/数转换的时间延迟，处理器中控制算法的计算和系统的 PWM 信号输入计算将在下一个周期用到^[4]。也就是说，在数字系统的控制回路中有一个开关周期时间延迟。该延迟由函数 e^{-Ts} 建模，其中 T 是数字控制器的采样周期。由于延迟，相位裕量减少，就会牺牲控制回路带宽来保证稳定，带宽减小使得系统传输响应变差。Sprock 和 Ping^[13] 提出采用预测机制来补偿系统的固有时间延迟。预测控制通过利用 $(k+1)T$ 时刻输出电压的估计值在第 k 个间隔内更新控制器来补偿系统的时间延迟。

15.3 数字控制器的结构

图 15-2 给出了一个典型数字控制系统的框图^[14]。数字控制系统工作在被控对象传感器输出采样时，模/数转换器将感知的输出电压转化为数字控制器可读的数字量，数字控制器根据所处理的数据在变换器为占空比 d 时产生系统的输入。系统的输入和输出与如下线性差分方程有关：

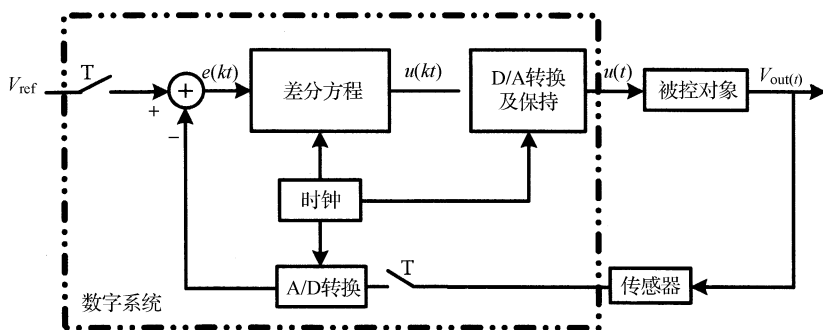


图 15-2 典型数字控制系统框图

$$\sum_{i=0}^n \alpha_i u(k-i)T = \sum_{j=0}^m b_j e[(k-j)T] \tag{15-1}$$

式中， $e(kT) = V_{\text{ref}} - v_{\text{out}}(kT)$ 。

15.4 数字设计

一个数字控制系统的设计是为控制器选择差分方程或等效频域传递函数的过程，这将对闭环系统产生满意性能。性能具体与许多不同参数有关，如上升时间、调节时间、超调量、闭环幅频响应、带宽和阻尼比等。

在数字补偿器的设计中，通常采用两种方法^[4,5]：一种方法是在闭环回路中忽略任何零阶保持（ZOH）和采样，先在时域中初步设计，然后再通过某种近似技术变换为离散时间而得到一个离散时间补偿器；另一种方法是对连续时间被控对象通过零阶保持或一阶保持或其他方法并采样后利用某种近似方法变换为离散被控对象。一旦得到被控对象的离散近似，就可直接在频域利用与连续时间频率响应方法相似的方法或根轨迹方法或其他方法来设计离散补偿器。

15.4.1 通过仿真的数字法

第一种方法称为数字重设计方法或通过仿真进行数字设计的方法，即在连续时域中设计控制器并转换为等效的数字控制器。相对于直接数字设计方法，该方法的优点在于工程人员通常在 s 平面比在 z 平面下更熟悉。但缺点是在变换为离散时间补偿器的过程中， z 平面上的极点会失真，因此需要一个试错的设计过程。一些将连续控制器变换为等效数字控制器的变换方法，其各自得到的变换结果性能不同^[4,14,15]，这些方法见表 15-1。

表 15-1 离散化方法

变换方法	s 域	z 域
正变换	s	$\frac{z-1}{T_s}$
反变换	s	$\frac{1-z^{-1}}{T_s}$
双线性变换	s	$\frac{21-z^{-1}}{T_s(1+z^{-1})}$
带频率预畸的双线性变换	s	$\frac{\omega}{\tan(\omega T/2)} \frac{z^{-1}}{z+1}$
阶跃响应不变变换	$G_c(s)$	$Z \frac{1-e^{-T_s s}}{s} G_c(s)$
零/极点匹配变换	$\frac{s+a}{s+a \pm jb}$	$\frac{1-z^{-1}e^{-aT_s}}{1-2z^{-1}e^{-aT_s} \cos bT_s + z^{-2}e^{-2aT_s}}$
匹配的零/极点变换	e^{sT}	z

15.4.2 直接数字法

第二种方法称为直接数字法,即直接设计数字控制器。数字控制器是在离散时间域利用零阶保持通过连续时间被控对象的环节不变模型进行设计的,一旦得到被控对象的离散时间近似,直接在 z 域利用离散时间频率响应法、根轨迹法、最少拍法或其他方法进行控制器设计^[15]。

该方法的优点在于离散补偿器的零点和极点都是直接确定的,设计者可事先选择这些零/极点位置。缺点是对于设计者难以直观地确定可获得满意系统性能的 z 域中零/极点位置^[4],除非采用零/极点匹配技术来确定其 z 域中的位置,但这反过来会导致某些失真。

15.4.3 根轨迹法

根轨迹^[14-17]是一种 n 阶多项式求解的图解法。通过调节控制器参数,系统的零/极点可校正到合适的位置。然而,校正过程的时间较长,尤其是当有一些未定的控制器参数时^[15]。

15.4.4 伯德图或频率响应法

频率响应法^[14,16,17]特别适用于熟悉 s 域中伯德图设计方法的有经验工程人员,可采用同样的概念,如增益穿越频率和增益/相位裕量。然而,这种方法的局限性在于采样频率必须至少大于闭环带宽的 10 倍^[15]。

15.4.5 最少拍控制

优化数字控制系统的另一种方法是利用最少拍概念,提前计算控制变量,并经过固定拍后可消除误差^[14]。通常,该方法取决于过程模型,同时也对模型不确定性比较敏感。另外,由于算法计算量大,因此需要更高的处理器。但是,其控制比传统控制方法具有更快的动态响应,可成功用于开关电路。因此,控制器的优点在大多数情况下并不明显^[15]。假设被控对象如式 (15-2) 所示,而整个闭环系统如式 (15-3) 所示。

$$G(z) = \frac{B(z)}{1+A(z)} \quad (15-2)$$

$$H(z) = \frac{Y}{R} = \frac{DG}{1+DG} \quad (15-3)$$

式中, $D(z)$ 表示离散系统的数字控制器,根据式 (15-3), $D(z)$ 可由下式表示:

$$D = \frac{1}{G} \frac{Y}{R} \frac{1}{1 - \frac{Y}{R}} \quad (15-4)$$

控制器可使得闭环系统输出为一预设值,如 $y(m)$, 经过 m 个采样周期后,可表示如下^[18]:

$$D(z) = \frac{q_0 [1+A(z)]}{1-P(z)} \quad (15-5)$$

式中

$$q_0 = \frac{1}{\sum_{i=1}^n b_i} \quad B(z) = \sum_{i=1}^n b_i z^{-i} \quad A(z) = \sum_{i=1}^n a_i z^{-i} \quad a_0 = 1$$

$$\frac{Y}{R} = \sum_{i=1}^m p_i z^{-i} = P(z)$$

参考文献 [19] 的作者提出基于预测最少拍控制方法的数字控制器,在某些周期内只更新功率因数校正开关的占空比一次。这归根于功率因数校正变换器开关太快以至于 DSP 来不及完成其他阶段和执行其他任务。在参考文献 [20] 中,同样的控制方法已应用于一个工作在 CCM 下的降压变换器的数字操作中,所提出的控制器与双闭环电流控制模式类似。

最少拍控制也可用于 UPS 系统来同步正弦输出电压波形,并使得输出电压信号的 THD 最小。在参考文献 [21] 中,提出一个最少拍控制算法来控制占空比使得输出电压在每个采样瞬时跟踪正弦参考电压。该方法对负载扰动和非线性负载的响应很快。所提方法的缺点是① 在每个采样瞬时,需要测量输出电压和电容电流;② 反馈增益需通过试凑法手动调节,这是因为由于非线性影响,变换器的理论参数是由 L 、 C 、 R 的测量值而不是其真实值决定。为改善这些缺点,参考文献 [22] 的作者提出仅利用电压传感器的最少拍控制方案。控制器要用到采样瞬时及之前的电压信号、上个采样间隔的脉宽信号以及下个采样间隔的参考信号。所提出的方法称为一个采样提前预览输出反馈控制,它具有如下优点:① THD 较小;② 瞬态响应极快;③ 在不同负载条件下能稳定工作;④ 可应用于三相系统^[23,24]。

该方法的一个缺点是最大脉冲受微处理器计算延时的限制。其最大脉宽小于一个采样间隔,因此输出电压的最大幅值受直流电源电压的约束。而且这种约束可能会导致控制脉宽饱和、输出电压失真以及不稳定。为克服这些问题,参考文献 [25] 的作者提出了一个基于 PWM 逆变系统采样数据模型的改进最少拍控制律,将脉宽扩展到整个采样间隔。在该方法中,考虑计算时间的影响,用两种脉冲模型来提高脉冲的占空比。参考文献 [26] 的作者提出了一个改进的 OSAP (提前一个采样预览) 控制算法来增大最大脉宽。在这种方法中,第 k 个采样间隔的脉宽由前一个采样瞬时 $k-1$ 处的采样输出电压计算而得。因此,可在前一个间隔内来决定脉宽,并可扩展为理论最大值,即采样间隔 T 。最少拍控制也用于主动滤波器的电流控制模式^[27-29]。

如前所述,在最少拍控制中,如果标量的幅值无界,任何非零向量在 m 个采样周期内都可趋于零。调节时间取决于采样周期,因为响应在是 m 个采样周期内最少拍的。控制信号必须有一个极大值来达到很小的调节时间。设计者必须注意实际控制作用的上限以保证最少拍作用。如果幅值增大到一定程度,就会饱

和^[30]。如果在控制信号的幅值处发生饱和, 响应就不再是最少拍, 调节时间也就会大于 n 个采样周期。

15.4.6 Raggazini 控制器设计方法

Raggazini 直接设计方法是一种可选设计方法, 适用于自适应控制^[14]。设给定被控对象的离散传递函数 $G(z)$ 和期望闭环传递函数 $H(z)$, 并假设为单位反馈系统结构, 选择控制器传递函数 $D(z)$ 用来实现 $H(z)$, 总的传递函数为

$$H(z) = \frac{DG}{1+DG} \quad (15-6)$$

由此可得直接的设计公式为

$$D(z) = \frac{1}{G(z)} \frac{H(z)}{1-H(z)} \quad (15-7)$$

从上述方程可知, 该设计要求一个 $D(z)$, 它将消除被控对象作用, 不管增加什么都将得到期望结果。

在 Raggazini 直接法中, 首先, 设计应是因果联系的, 这意味着由于 $G(z)$ 的零点在无穷远处, 因此 $H(z)$ 必须也在同阶的无穷远处也有一个零点。其次, 因为 $D(z)$ 不能抵消 $G(z)$ 的零点, 那么 $1-H(z)$ 应该包含 $G(z)$ 的所有在单位圆外的极点。同理, 因为 $D(z)$ 不能抵消 $G(z)$ 的零点, 所以 $H(z)$ 应该包含 $G(z)$ 的所有在单位圆外的零点。

最后考虑稳态精度的约束, 如果系统是具有速度常量 K_v 的典型 I 型^[14,16,17], 对于一个阶跃输入, 稳态误差为 0, 对于一个单位斜坡输入, 稳态误差为 $1/K_v$, 这表明

$$-T \left. \frac{dH}{dz} \right|_{z=1} = \frac{1}{K_v} \quad (15-8)$$

因此, 为实现满足因果约束和稳定性约束的闭环传递函数, Raggazini 直接设计法给出了一个合适的 $D(z)$ 。

15.4.7 状态空间设计

一个离散系统的状态空间描述如下:

$$\begin{aligned} \mathbf{x}(k+1) &= \Phi \mathbf{x}(k) + \Gamma \mathbf{u}(k) \\ \mathbf{y}(k) &= \mathbf{H} \mathbf{x}(k) + \mathbf{J} \mathbf{u}(k) \end{aligned} \quad (15-9)$$

状态空间设计法包括两个独立步骤。第一步假设反馈包含所有状态元素。一般来说, 这个假设并不好, 只允许设计者按第一设计步骤进行, 即控制律。第二步是设计一个估计器或观测器, 估计整个状态向量。最终的控制算法由控制律和估计器的组合构成, 根据估计状态而不是实际状态来进行控制律计算。

15.4.7.1 状态反馈设计 (控制律设计)

控制律是对所有状态元素的线性组合的反馈, 即

$$\mathbf{u} = -\mathbf{K}\mathbf{x} = -\begin{bmatrix} K_1 & K_2 & \cdots \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \\ \vdots \end{bmatrix} \quad (15-10)$$

对式 (15-10) 进行 z 变换并代入式 (15-9) 可得

$$(\mathbf{z}\mathbf{I} - \mathbf{\Phi} + \mathbf{\Gamma}\mathbf{K})\mathbf{X}(z) = 0 \quad (15-11)$$

控制律设计包括寻找 \mathbf{K} 的元素以使系统特征方程的解位于期望位置, 如式 (15-12), 即闭环系统的极点。

$$|\mathbf{z}\mathbf{I} - \mathbf{\Phi} + \mathbf{\Gamma}\mathbf{K}| = 0 \quad (15-12)$$

给定期望位置为 $z_i = \beta_1, \beta_2, \cdots, \beta_n$, 则期望的控制特征方程为

$$\alpha_c(z) = (z - \beta_1)(z - \beta_2) \cdots (z - \beta_n) = 0 \quad (15-13)$$

通过对式 (15-12) 和式 (15-13) 中 z 的系数进行比较可得到所需元素, 其中对一个 n 阶系统有 n 个方程。

15.4.7.2 状态估计设计 (估计器设计)

上述设计的控制律是假设所有状态元素都可从反馈获得。一般来说, 并不是所有元素都是可测量的, 因此在控制律中使用, 状态缺失部分需要重建。状态估计 $\mathbf{x}(k)$ 有两种基本形式: 一种称为当前估计 $\hat{\mathbf{x}}(k)$, 是基于包括第 k 个时刻的所有 $\mathbf{y}(k)$ 的测量值; 另一种称为预测估计 $\hat{\mathbf{x}}(k)$, 是基于所有 $\mathbf{y}(k-1)$ 的测量值。由此最终会使得 $\mathbf{u} = -\mathbf{K}\hat{\mathbf{x}}$ 或 $\mathbf{u} = -\mathbf{K}\bar{\mathbf{x}}$ 用估计值来代替式 (15-10) 中的真实状态。有关离散时间系统的状态空间设计法详见参考文献 [4]。

参考文献 [31] 给出了对一个正激变换器应用 3 种设计方法的仿真实验及其结果。首先, 在连续域中设计一个控制器, 然后采用双线性变换转换到离散域。其次, 采用比例积分微分 (PID) 控制器在离散域中对变换器进行控制。最后, 将最少拍控制应用于变换器。对一个正激变换器应用 3 种设计方法的仿真实验及其结果表明, 最少拍控制器具有最大带宽以及最大恢复时间最小, 而 PID 控制器在 10Hz 处具有最大增益以及最大相位裕量。参考文献 [31] 的结果表明, 由于在离散化模拟控制器中附加相位切换, 其稳定性不如其他控制器。数字 PID 在这三种方法中的性能最佳。对于最少拍控制器, 在两个采样周期内输出误差必须为零。它要求占空比很大, 但由于占空比范围有限, 因此不能满足需求。由此, 最少拍控制器的优点不明显。

参考文献 [32] 的作者通过仿真方法来设计一个降压变换器的数字 PID 控制器。采用反变换方法将控制器转换到 z 域。应用两组控制器增益的方法可提高稳态响应并保持瞬态响应。应用该方法可得到瞬态响应较快而稳态输出电压纹波也较大的系统, 或瞬态响应较慢而稳态输出电压纹波较小的系统, 这取决于控制器参数。选择这两种设计中的哪一个可根据整体闭环系统需求而定。

参考文献 [33] 和参考文献 [34] 的作者分别用改进的 prewarp 变换方法将一

个连续系统变换为离散等效系统。这两种方法在参考文献 [35] 中进行了比较。

15.5 数字控制技术

本节将介绍常用于数字控制系统的一些技术。

15.5.1 数字电流控制模式

数字电流控制模式是提高高频 PWM 变换器动态特性的新方法,该方法在软件上用数字处理器执行整个控制策略。同时也是一种真正的电流控制模式方法,即将每个开关周期中电感电流平均采样与程序计算值相比。这两个特点使之成为非常强大的技术。图 15-3 给出了平均电流控制模式方案应用于简单降压变换器的框图。这种控制类似于数字电流控制模式方法,因此对于检验其工作非常有用。

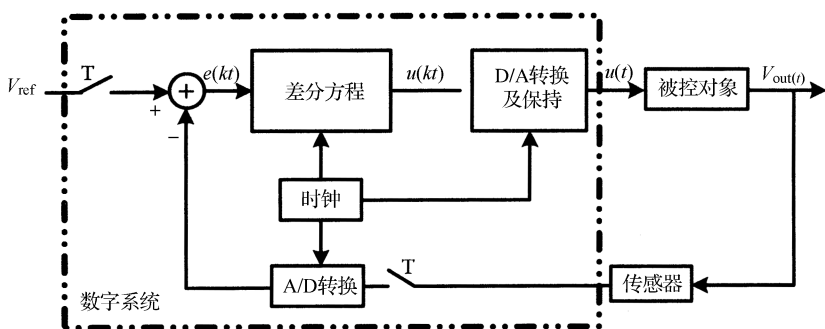


图 15-3 平均电流控制模式

内环从当前程序值中减去电感电流标量,然后放大偏差并与锯齿波进行比较来获得变换器的占空比,电感电流的上升沿或下降沿上的任何变化都会直接影响占空比。外环从参考值中减去输出电压,放大偏差为内环提供电流驱动。电流和电压控制器允许内环和外环的修正以保证变换器稳定和达到期望的瞬态响应。

数字电流控制模式采用最基本方法来实现电流内环,应充分利用 3 种主要 PWM 变换器类型中电感电流上升斜坡和下降斜坡的线性特性。

数字处理器读取一个特定变换器中电感电流波形的最大和最小采样值,这是由模/数转换器完成的。然后,处理器按式 (15-14) 计算每个开关周期上的平均电感电流:

$$I_{ave}(n) = \frac{1}{2} \{ [I_{min}(n) + I_{max}(n)]D(n) + [I_{min}(n+1) + I_{max}(n)]D'(n) \} \quad (15-14)$$

式中,占空比为 $D(n) = t_{on}(n)/T$ 以及 $D'(n) = 1 - D(n)$ 。

处理器从电流驱动和数字滤波器中减去 I_{ave} , 然后延展结果而直接得到占空

法是利用具有反馈算法的开关电路模型,如图 15-5 所示,图中电路模型是开关电路的一个离散时间模型。值得注意的是,与实际开关电路的输入不同,电路模型的输入不局限于离散开关状态的个数。图 15-6 中的模型控制器是一个使控制变量 y_r 跟随命令的算法,这样可产生一个多维参考轨迹 (X_r)。如在逆变器应用中,该命令就是期望输出电流。而在 DC-DC 应用中,命令输入是期望输出直流电压,外部输入是输入电压和负载电流。

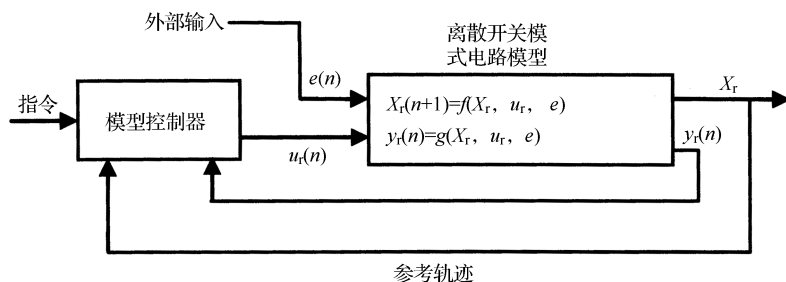


图 15-5 参考轨迹发生器

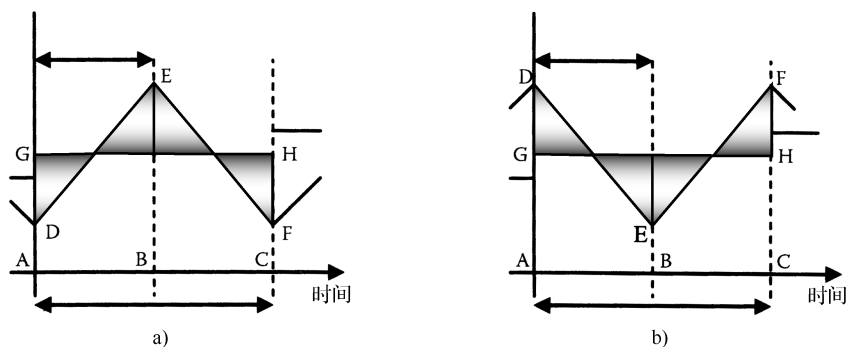


图 15-6 方法 B 的参考输入电流波形和实际输入电流波形

a) 顺序模式 I b) 顺序模式 II

因为电路输入是一个模拟量,控制器可采用任何控制理论来设计。应注意的是,模型控制器对实际电路没有直接作用,其作用仅是产生一个可行的表现良好的参考轨迹。

3) 下一状态预测器:预测器在采样间隔结束时对每个可能的输入开关组合计算开关电路的状态。在单开关电路情况下,预测器计算两个最终状态:开关导通时的状态和开关断开时的状态。对三相逆变器而言,有 7 种可能的开关组合,因此就需要计算 7 个状态。下一状态的计算根据开关电路的离散时间模型,该模型可能包括非线性影响,如磁饱和或断续导通。计算机延迟也应在预测算法中考虑和计入。

4) 开关位置选择: 该算法将参考轨迹 (X_r) 与预测器产生的状态相比较。在一个采样周期结束时产生电路状态向量接近于参考状态的输入开关状态将被选择作为整个采样周期内的实际开关组合。该选择算法的设计参数是两个状态向量接近程度的定义。在多维情况下, 对每个状态变量采用不同权重, 这些权重具有类似于状态反馈常数的作用。

在参考文献 [38] 中, 预测控制用于控制相位控制整流器。参考文献 [39] 的作者将预测控制应用于升压变换器功率因数校正 (PFC) 的等效电荷准则 (ECC) 机制。在该方法中, 确定导通时间 ($t_1 - t_2$) 以使 ECC 在整个循环周期 T_s (即 $t_1 - t_3$) 都满足。该控制方法有两种实现方法 (顺序模式 I 和顺序模式 II), 如图 15-6a 和图 15-6b 所示。对于顺序模式 II 通过交换装置 (1, 4) 和 (2, 3) 的作用可得到类似的结果。

在图 15-6a 中, 装置 (2, 3) 在开关周期 T_s 的开始 (t_A) 处导通, 然后是时刻 t_B 处 (1, 4) 导通。如前所述, 控制方法预测 T_{ON} 值使得 ECC 在周期结束时满足, 因此有

$$\int_{t_A}^{t_C} [i_{act}(t) - i_{ref}(t)] dt = 0 \quad (15-15)$$

假设在开关周期内输入交流电压恒定将导致线性变化。

对于顺序模式 I, 在线路电流正半周期, 电感先充电然后向直流侧放电。然而, 在负半周期, 电感先放电然后再充电。对于顺序模式 II, 在正半周期和负半周期, 电感充电和放电的顺序相反。设阴影区域等效为零, 对每个顺序模式获得 T_{ON} 的二次方程为

$$aT_{ON}^2 + bT_{ON} + c = 0 \quad (15-16)$$

其中, 对顺序模式 I 有

$$a = -\frac{V_{dc}}{L} \quad b = -\frac{2V_{dc}}{L}T_s \quad c = T_s(i_x - I_{ref}) + \frac{T_s^2}{2L}(V_{in} - V_{dc}) \quad (15-17)$$

对顺序模式 II 有

$$a = \frac{V_{dc}}{L} \quad b = -\frac{2V_{dc}}{L}T_s \quad c = T_s(i_x - I_{ref}) + \frac{T_s^2}{2L}(V_{in} + V_{dc}) \quad (15-18)$$

式中, V_{in} 和 I_{ref} 分别是开关间隔内输入交流电压和参考输入电流; i_x 是在间隔开始处 (t_A) 的电流。

控制系统对式 (15-16) 在每个开关周期进行求解以获得 T_{ON} , 这确定了周期 T_s 内的开关时刻。

参考文献 [40] 中, 预测控制方法用于求解 T_{ON} 的二次方程, 在每个开关间隔内保持合适的装置导通。参考文献 [41] 的作者采用预测控制对一个 PWM AC-DC 变换器进行控制。参考文献 [42] 中, 提出了一种用于高功率因数升压

整流器的电流控制模式的预测开关调制器 (PSM)。

在预测控制中, 在一个开关周期内电感电流跟随给定电流产生一些传统电流控制模式中的缺点, 如电流闭环不稳定、电感峰值电流和给定电流之间的误差等。与传统电流控制模式 (CCM) 相比, 预测控制模式 (PCM) 的优点如下^[40] :

- 1) 对任何占空比 D , 电流闭环都稳定。
- 2) 无需电感电流下降补偿, 而在 CCM 中是必须的。
- 3) 通过宽带运算放大器和模拟分频器易于实现控制电路。
- 4) 开关频率恒定时, 对输出电压调节中的主动功率因数校正提供范围。

15.5.3 滑模控制

最少拍控制方案具有对参数和负载变化敏感以及需要一个控制信号的峰值与平均值的较大比值来实现目标的缺点。数字滑膜控制 (DSMC) 方案的主要优点是, 对参数变化和负载扰动不敏感, 这会使得在理想情况下稳态响应不变, 而其缺点是不易找到一个合适的滑动面, 性能将以一个有限采样速度退化^[9,43,44]。

许多研究人员都关注通过模拟技术滑膜控制 (SMC) 在功率变换器中的应用。SMC 的模拟实现具有硬件设计复杂和控制函数有限的缺点, 而且如果所设计的滑膜控制器由微处理器实现, 有限频率的采样动作会与开关频率无限的假设矛盾。离散滑膜控制器对不确定和外部干扰具有鲁棒性, 因此可改善负载变化引起的瞬态响应。DSMC 的结果与传统模拟滑膜控制理论大不相同。最主要的区别是离散滑膜控制器的控制输入的开关频率不再无限。对于数字控制系统, 有限频率操作使得离散滑膜控制算法可行。

PWM 逆变器的离散时间状态空间动态方程表示如下:

$$\begin{aligned} \mathbf{x}(k+1) &= \Phi \mathbf{x}(k) + \Gamma u(k) \\ \mathbf{y}(k) &= \mathbf{C}^T \mathbf{x}(k) \end{aligned} \quad (15-19)$$

式中, u 和 y 分别是系统的标量输入和输出。

为便于分析, 定义另一种状态向量为

$$\mathbf{e}(k) = \mathbf{x}(k) - \mathbf{x}^*(k) = [v_c - v_{cd} \quad i_L - i_{Ld}]^T \quad (15-20)$$

式中, $\mathbf{x}^*(k)$ 是包含每个状态变量参考信号的向量。

平滑表面定义为

$$\mathbf{s}(k) = \mathbf{G}^T \mathbf{e}(k) = \mathbf{g}_1 \mathbf{e}_1(k) + \mathbf{g}_2 \mathbf{e}_2(k) \quad (15-21)$$

设参考信号在任何时间都保持恒定且有界, 所谓的等效控制可由设 $\mathbf{s}(k+1) = \mathbf{s}(k)$ 推导如下:

$$\begin{aligned} \mathbf{u}_{eq} &= -\frac{1}{\alpha} \mathbf{G}^T (\Phi - \mathbf{I}) \mathbf{x}(k) \\ \alpha &= \mathbf{G}^T \Gamma \end{aligned} \quad (15-22)$$

G 的选择应保证由 u_{eq} 控制的系统稳定, 即闭环系统除特征值 $\lambda_m = 1$ 外的所有特征值都必须在单位圆内。不同于传统模拟滑膜控制器, 离散滑膜控制系统的达到和滑动条件具有如下形式:

$$|s(k+1)| < |s(k)| \quad (15-23)$$

离散滑膜控制律设计如下:

$$u(k) = -\frac{1}{\alpha} G^T (\Phi - I) x(k) + \Psi^T e(k) - \varphi_0 s(k) \quad (15-24)$$

反馈增益 Ψ 和 φ_0 定义如下:

$$\Psi_i = \begin{cases} F_0 & \alpha e_i(k) s(k) < -\delta_i \\ 0 & -\delta_i \leq \alpha e_i(k) s(k) \leq \delta_i \\ -F_0 & \alpha e_i(k) s(k) > \delta_i \end{cases} \quad (15-25)$$

对 $i=1, 2$, 有

$$\delta_i = \frac{F_0 \alpha^2}{2(1-\rho)} |e_i(k)| \sum_{j=1}^n |e_j(k)| \quad (15-26)$$

φ_0 必须选择使得 $0 < \rho < 1$, F_0 应为正值且恒定。另外, F_0 并不是任意的而是有界的, 即

$$0 < F_0 < \frac{2(1-\rho) |s(k)|}{|\alpha| \sum_{j=1}^n |e_j(k)|} \quad (15-27)$$

从式 (15-27) 可知, F_0 应选择尽可能小。参考文献 [42] 提出了一种用于 UPS 系统中 PWM 逆变器闭环控制的离散前馈滑膜控制 (DFSMC) 方案。

15.5.4 状态向量控制

由于具有快速而低廉的数字信号处理器 (DSP)、A/D 转换器和 D/A 转换器以及其他数字部件的电力电子设备的复杂性, 数字控制器在这些应用中更加广泛。根据输入和输出变量的特性并取决于能量流动的方向, 三相变换器可作为逆变器或整流器的电压源或电流源。输入或输出变量的设置一般分别为三相电流或电压和直流电压或电流。对于一组给定输入变量, 高频综合低频变换器波形的函数定义如下:

$$\begin{aligned} x_1 &= X_m \cos(\omega_x t + \varphi_x) \\ x_2 &= X_m \cos(\omega_x t - 2\pi/3 + \varphi_x) \\ x_3 &= X_m \cos(\omega_x t + 2\pi/3 + \varphi_x) \\ x_4 &= X_{dc} \end{aligned} \quad (15-28)$$

对于一组期望输出变量, 则有

$$\begin{aligned} y_1 &= Y_m \cos(\omega_y t + \varphi_y) \\ y_2 &= Y_m \cos(\omega_y t - 2\pi/3 + \varphi_y) \\ y_3 &= Y_m \cos(\omega_y t + 2\pi/3 + \varphi_y) \\ y_4 &= Y_{dc} \end{aligned} \quad (15-29)$$

其目的是对图 15-7 中的开关寻找控制律，以使综合的输出变量具有与式 (15-29) 中期望变量相同的低频部分。

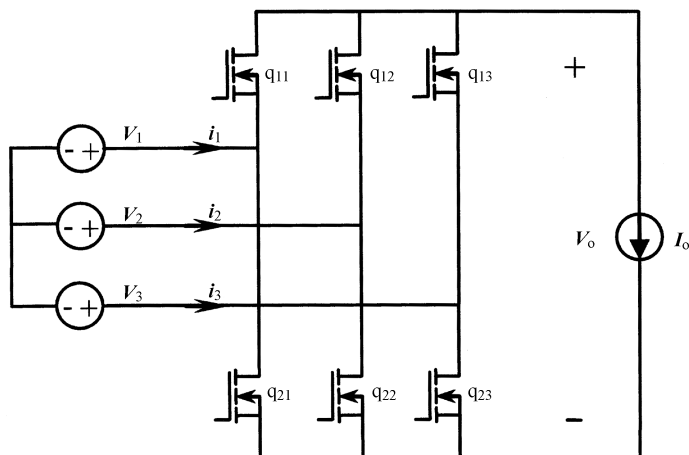


图 15-7 电压源整流器

例如，图 15-7 中的变换器作为电压源整流器 (VSR)， $x_1 \sim x_3$ 输入变量分别为电压 $v_1 \sim v_3$ ， x_4 为电流 I_0 。 $y_1 \sim y_3$ 输出变量分别为相位电流 $i_1 \sim i_3$ ， y_4 为电压 V_0 。VSR 中相位电流空间向量调制 (SVM) 变换器可描述如下：对于整流器交流侧的电压源和直流侧的电流源，假设变换器只在 6 个产生非零相位电流的组合下允许开关，还有 3 个组合的相位电流为零。在空间向量表示中，输入相位电流从 7 个离散电流向量 $I_0 \sim I_6$ 中综合得到，也称为电流开关状态向量 (SSV)，如图 15-8a 所示。图 15-7 中括号中的数字表示开关 q_{ij} ，与相应的向量非常相近。6 个 SSV 组成 VSR 六角形，相邻两个 SSV 之间的三角区域称为一个扇区。

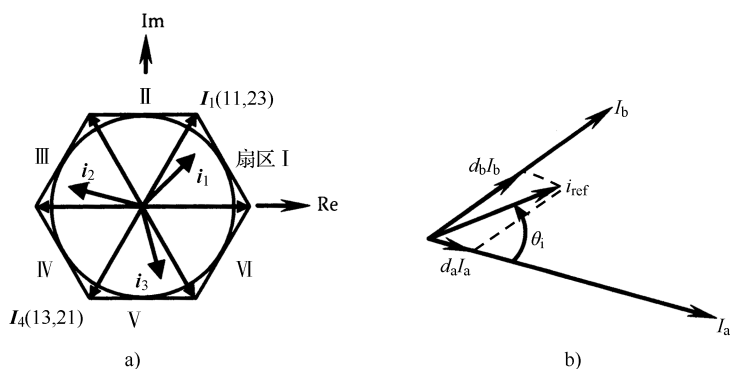


图 15-8 VSR 中的 SVM

a) VSR 六角形 b) VSR SVM 向量加法

期望相位电流的空间向量 \mathbf{i}_{ref} 称为参考电流向量。可由两个相邻 SSV 和零向量通过 PWM 近似。由于任一个扇区中的操作都是类似的，属于包含 \mathbf{i}_{ref} 的同一个扇区的 3 个 SSV 的工作周期为

$$\begin{aligned} d_a &= d_m \sin(\pi/3 - \theta_i) \\ d_b &= d_m \sin(\theta_i) \\ d_0 &= 1 - d_a - d_b \end{aligned} \quad (15-30)$$

式中， d_a 、 d_b 和 θ_i 如图 15-8a 所示； $0 \leq d_m \leq 1$ 是调制指数。

在这些工作周期中，相位电流的局部平均是正弦， V_0 是直流电压，这也正如所期望的那样^[45]。

图 15-8a 中 VSR 六角形中的扇区对应期望相位电流周期的 60° ，式 (15-30) 中的角度 θ_i 是从起始到一段处的角度，工作周期 d_a 和 d_b 表示如下：

$$d_a = d_m \frac{|i_a|}{I_{\text{im}}} \quad (15-31)$$

式中， i_a 和 i_b 是在同一段中符号相同的两个期望输入相位电流，因此每段确定 VSR 的工作模式，即 $\{a, b\}$ 和 $\{1, 2, 3\}$ 之间的对应。

值得注意的是，式 (15-30) 中的 SSV 工作周期并不是单个变换器开关的工作周期，而是实现对应 SSV 开关组合的工作周期。式 (15-30) 中的工作周期可由几个不同开关工作周期的组合来实现，工作周期的选择根据变换器开关损耗最小的原则。因此，当变量 $|i_a|$ 变得小于 $|i_b|$ 时，通常很方便地在 60° 段的中间处改变实现 SSV 的开关工作周期组合。在此情况下，变换器的工作模式每 30° 改变一次。

逆变器电路的 SVM 调制方法完全类似于 VSR 中的 SVM。式 (15-30) 中的工作周期由期望输出线电压而不是期望输入相电流来确定，因此工作周期为

$$d_c = d_m \frac{|v_c|}{V_{\text{om}}} \quad (15-32)$$

式中， v_c 和 v_d 是在给定段中符号相同的两个期望输出线电压； V_{om} 是期望输出线电压的幅值。

这会导致控制器实现上的一个很大不同，在整流器电路中，参考矢量总是由三相输入量推导出的。例如，在所描述的 VSR 中，期望输入相位电流是正弦波并与输入相位电压同相，即式 (15-30) 中的正弦函数可由输入相位电压获得。或者，式 (15-30) 中的正弦函数可通过查找表 (LUT) 内部产生，其中表的读数必须与输入电压同步。在逆变器中，同步三相值的频率、相位和幅值是任意的，使得参考值通过 LUT 内部产生。

根据上述 SVM 的描述，在每个开关周期中，一个 SVM 变换器的数字控制器需执行的任务总结如下：

- 1) 根据三相输入和输出值的当前段，确定变换器的工作模式。
- 2) 计算开关的工作周期 d ，执行所需的电流和电压合成任务。
- 3) 将工作周期值转换为对应期间的开关脉冲 (PWM)。
- 4) 根据当前变换器工作模式，将脉冲分配给合适的开关。

一个通用 AC-AC SVM 数字控制器的功能框图如图 15-9a 所示，系统同时控制整流和逆变。每个采样间隔内，控制过程从测量输入相电压 v_1 、 v_2 和 v_3 开始，并将其转换为数字形式，然后产生输入电压的测量值 u_1 、 u_2 和 u_3 。利用这个测量值，输入电压的当前 30° 段在功能模块 SEG 中确定。分段信息由一个 6 位

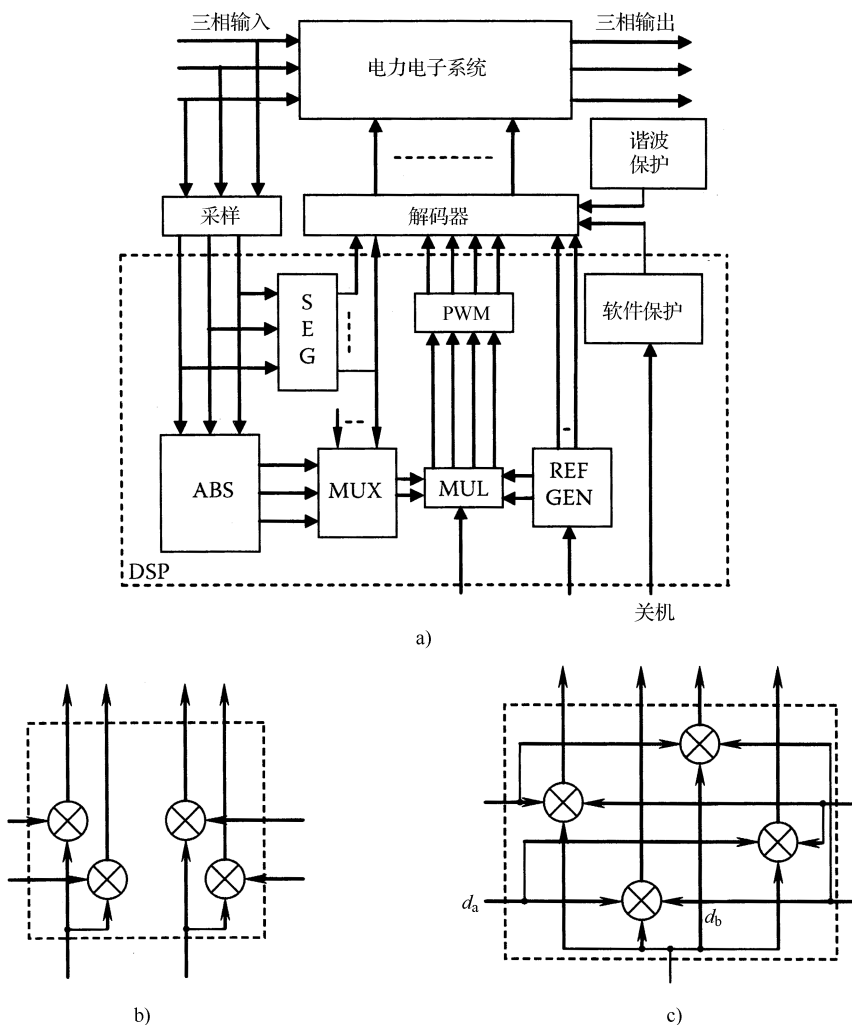


图 15-9 控制器功能

a) SVM 控制器功能框图 b)、c) MUL 块的实现

字 ($S_{i0} \sim S_{i5}$) 编码, 其中低三位 S_{i0} 、 S_{i1} 和 S_{i2} 分别表示线电压 v_{12} 、 v_{23} 和 v_{31} 的符号, 而高三位 S_{i3} 、 S_{i4} 和 S_{i5} 分别表示相电压 v_1 、 v_2 和 v_3 的符号。分段信息的高三位用于复用器 (MUX) 模块来选择两个同符号的输入相电压 u_a 和 u_b , 根据式 (15-31) 作为电流参考值, 即

$$\frac{|i_a|}{I_{im}} \equiv u_a \quad \frac{|i_b|}{I_{im}} \equiv u_b \quad (15-33)$$

用于式 (15-32) 中逆变器 SSV 工作周期的计算所需的分段信息 $S_{o0} \sim S_{o5}$ 和下列参考值:

$$\frac{|v_c|}{I_{im}} \equiv u_c \quad \frac{|v_d|}{I_{im}} \equiv u_d \quad (15-34)$$

可根据输入变量 θ 。从内部产生, 该输入变量决定了期望频率和合成输出三相值的相位。

参考值 $u_a \sim u_d$ 由调制指数 d_m 合并和相乘来获得开关工作周期 $d_a \sim d_d$ 。根据变换器结构, 这可由两种不同的方法完成, 如图 15-9b 和图 15-9c 所示。如果作为整流器和逆变器的环变换器与直流侧相连, 则所产生的工作周期如图 15-9b 所示。在这种情况下, 整流器和逆变器的控制器功能是独立的, 每个都有各自的调制指数输入, 分别为 d_{mi} 和 d_{mo} 。如果环变换器作为一个矩阵变换器, 那么整流器和逆变器的参考值由一个调制指数合并和相乘, 如图 15-9c 所示。调制指数 d_m (或 d_{mi} 和 d_{mo}) 和输出相位信息 θ 。是控制器的输入, 一般由输出调节回路提供。

所计算的工作周期信息 $d_a \sim d_d$ 传送给 PWM 发生器, 产生一个编码的开关时刻序列 $A \sim D$ 。PWM 信号 $A \sim D$ 和工作模式信号 $S_{i0} \sim S_{i5}$ 都送到解码器, 解码器将门极驱动信号分配给相应的变换器开关。同时, 在软件失败、过电流或过电压以及外部关闭请求等情况下, 解码器还执行变换器的关闭任务。

图 15-9a 中虚线框内的功能是由 DSP 完成的。在软件和硬件方法上, 控制器实现和控制器任务分解存在很大不同, 这取决于结构和控制器实现时所用的部件^[45]。

15.5.5 模糊控制

Zadeh 提出的模糊集理论已在不同领域得到了广泛应用, 其中最成功的应用是模糊逻辑控制。1 个模糊逻辑控制器由 3 个主要处理模块组成: ① 模糊化; ② 逻辑推理; ③ 去模糊化。一个闭环模糊逻辑控制系统的框图如图 15-10 所示。模糊化过程将输入值与所存储的隶属函数相结合来产生隶属函数等级。隶属函数等级产生之后, 模糊逻辑推理将估计规则。每条规则的真实值是该规则的模糊输入最小值, 并将该值保存到每个模糊输出, 除非模糊输出中保存的值更大。当所有模糊输出都得到时, 通过将所有模糊输出与系统的一个特定复合结果相结合来执行去模糊化。由于 DSP 芯片的高性能, 大多数模糊过程可仅在一个指令周期

内完成^[46-48]。

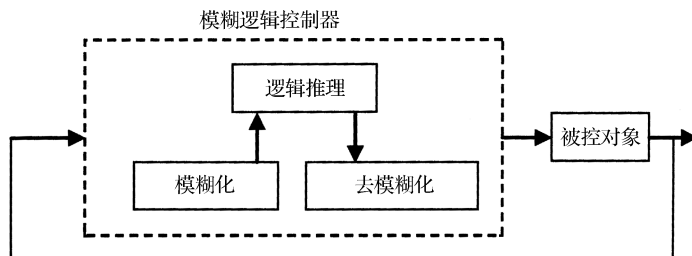


图 15-10 典型模糊逻辑控制器的框图

15.5.6 脉冲序列控制方法

参考文献^[49-52]中介绍了控制 DC-DC 变换器的脉冲数字技术，并应用于 DCM 下的反激变换器和 BIFRED 变换器。不同于传统的模拟控制方法，该方法的主要思想是利用实时分析，所提出的技术适用于工作在 DCM 下的任何变换器。脉冲控制算法根据电源脉冲的存在和不存在来调节输出电压，而不是 PWM。如果输出电压大于期望值，相应产生低电源感知脉冲直到达到期望电压值。另一方面，如果输出电压小于期望值，产生高功率电源脉冲，而不是感知脉冲。在每个开关周期的开始，根据输出电压和期望电压值的差值，将决定需要产生电源脉冲还是感知脉冲。工作在恒定峰值电流控制模式时，在电源脉冲中，开关保持导通，一次侧电流增加，直到达到所设计的峰值 (I_{\max})。在此处，开关关断，当二次侧电流为零时下一周期开始。感知脉冲与先前的电源脉冲具有相同的周期，但当电流达到 I_{\max}/k 时开关断开。由于一次侧电流在开关导通时间内线性下降，因此感知脉冲的开关导通时间是电源脉冲开关导通时间的 $1/k$ ，所以感知脉冲传输的能量只是电源脉冲所传输能量的 $1/k^2$ 。

15.6 数字控制的应用

数字电路的性能提高和成本下降使得其有利于电力电子应用。这些应用包括 DC-DC 变换器、电动机驱动、PWM 产生技术、功率因数校正应用、电子镇流器、分布式电源系统和备用供电电源等，本节将介绍这些应用。

15.6.1 PWM

功率变换中的 PWM 机制近来得到广泛关注。对于不同应用，已提出许多 PWM 机制，并已成功实现。目前许多 PWM 机制是基于微处理器的，可最优化使得电力电子应用中的谐波最小。在此，介绍采用数字系统实现的不同 PWM 技术。

15.6.1.1 自然采样 PWM

自然采样 PWM 是最普通、广泛应用的 PWM 技术。在该方法中，一个正弦调制信号与一个三角载波信号相比较而产生 PWM 信号。通过自然采样 PWM 过程，这两个信号的实时瞬态相交决定了 PWM 开关时刻。自然采样 PWM 是非线性的，PWM 脉宽由先验方程定义，采用 Bessel 函数组或数值方法来求解。数字应用中该方法的实现有些困难。

15.6.1.2 规则采样 PWM

上述所提的与自然采样 PWM 技术相关的困难可按规则采用 PWM 技术来解决。在该方法中，采用一个简单的三角方程通过软件算法来实时计算 PWM 脉宽。该方法的详细阐述参见参考文献 [53]。该方法规则划分 PWM 脉冲的空间位置，脉宽精确定义以至于不可能驱动方程来计算 PWM 脉宽，对于一个正弦调制波，PWM 脉宽如下：

$$\tau_K = \frac{T}{2} \left\{ 1 + \frac{M}{2} [\sin(\omega t_K) + \sin(\omega t_{K+1})] \right\} \quad (15-35)$$

式中， $\tau_{K+1} = t_{K+1} - \frac{T}{2}$ ； t_{K+1} 是采样时刻； T 是载波周期； M 是调制序号。

通过软件算法可直接利用该方程实时产生规则采样 PWM。规则采样 PWM 的微处理器方法减少了任何离线计算或 LUT 的过度使用和 LUT 之间的插值，这为电压控制提供了更广泛的工业应用。

在参考文献 [53, 54] 中引入了优化技术。参考文献 [53] 的作者提出了一种采用非正弦调制波采样的技术。选择合适的调制波，该技术可使谐波最小，用简单的代数方程重新产生谐波消除 PWM，这可由 DSP 在线求解。PWM 策略的谐波消除和谐波最小具有明显优点，特别在低开关频率时，可通过逆变器开关损耗最小化使得负载谐波损耗减少很多。采用经过优化的微处理器 PWM 技术，能够得到最优的 PWM 逆变器驱动，UPS 和静态频率变换器达到准方波性能。

这些技术可通过最小在线计算的四定时器 and 单定时器微处理器在载波周期内实现。另一种方法是利用三相波形的特性来简化微处理器的实现^[55]。

15.6.1.3 随机采样 PWM

如前所述，PWM 信号通常是由一个正弦调制信号与一个三角载波信号相比较而产生的。一般来说，传统 PWM 机制提供一个具有电压基波分量较大而低次谐波较小的 PWM 波形。然而，谐波功率通常集中于高频范围，这是由于功率逆变器的高频开关，这些高频谐波也具有反作用，如噪声、电子设备中的谐波热量和无线电干扰。

在参考文献 [56] 中，提出基于随机数产生的随机采样 PWM (RPWM) 方案，与基本正弦波形相比来产生 RPWM 波形。加入 PWM 波形的随机性会导致

谐波功率在整个谐波频谱中扩展,使得无谐波分量具有较大值。有效的 RPWM 频谱由较大的基波分量和较小的低次和高次谐波分量组成。RPWM 方法具有如减少变换器装置无线电干扰和在电气驱动系统中改善噪声和变化影响的优点。在每个 RPWM 机制中,产生的随机数与正弦参考信号以某一采样频率进行比较,比较的结果形成数字 RPWM 信号。大多数早期的 RPWM 机制为产生随机数而频率较高(60~480kHz),这导致相应的逆变器开关频率较高(15~25kHz),这只适用于基于 MOSFET 的逆变器而不适用于绝缘栅双极晶体管(IGBT)逆变器。人们已提出一些 RPWM 机制,在此介绍一些主要的随机数产生方法^[44]。

1. 数学 RPWM

数学 RPWM (MRPWM) 基于产生随机数的数学方程,随机数方程的一般形式如下:

$$R_{n+1} = \text{mod}_{N_s} |R_n P_1 + P_2| \quad (15-36)$$

式中, R_{n+1} 和 R_n 分别是在第 $(n+1)$ 和第 n 次的随机数; P_1 和 P_2 是素数; N_s 表示数值表示的位数。

该方法非常适用于微处理器的实现,这是因为只包括一次乘法和一次模运算的加法,可采用不同的 P_1 和 P_2 。

2. 逻辑 RPWM

逻辑 RPWM (LRPWM) 是基于二值数中某些位的逻辑运算,在通信中通常称为伪 PWM 代码产生器。通过首先对某些位进行逻辑运算,这些位的模 2 运算形成新值。通过二值数左移一位,而新位作为最小位,则产生一个新值。该数值产生过程称为伪随机数产生,这归因于重复随机数模板。该方法只需 XOR (异或) 和左移操作,因此适用于实时微处理器的实现。从原理上讲,LRPWM 的产生可通过不同位数来实现。图 15-11 给出了一个 14 位系统的实现。

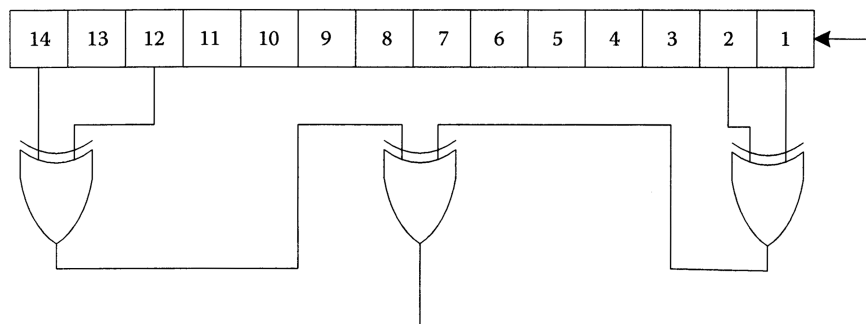


图 15-11 14 位系统伪随机数字发生器的逻辑排列

15.6.2 电动机驱动

近年来,数字控制在电动机驱动系统中广泛应用。在参考文献 [57] 中,在

电动机驱动应用中采用数字控制来控制一个高速电梯。在该应用中，利用 3 个微处理器来产生所需的 PWM 信号以及异常过电压情况下的检测和保护系统。该系统由一个将恒频直流电源转换为直流电源的变换器、一个平滑直流电流的直流反应器（Ld）和一个将直流电源转换为变压变频交流电源的逆变器组成，如图 15-12 所示。

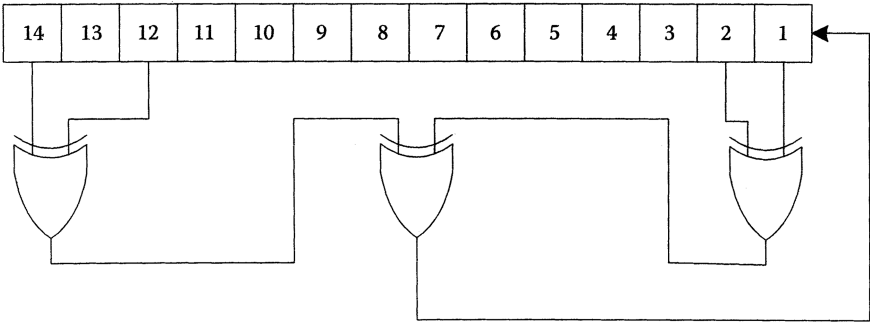


图 15-12 控制电路框图[⊖]

在该应用中，两个专用芯片微处理器（用于逆变器和变换器）产生无需外部逻辑电路的 PWM 控制信号。也就是说，变换器和逆变器单元都需要 PWM 控制来产生正弦电压和正弦电流。另外，变换器部分通过直流侧电压控制来调节异步电动机电流的大小，而逆变器部分根据电动机速度采用频率和相位控制。图 15-12 是控制电路的框图，自动速度调节器（ASR）和可变电梯信号管理由主 16 位微处理器（CPU-0）完成。主微处理器通过普通向量计算产生直流电流指令、频率指令和相位指令。自动直流电流调节器（ACR）由具有 PWM 控制的 16 位片上微处理器（CPU-1）完成。CPU-1 的输入信号是电流指令与直流电流以及同步信号之间的积分信号。

15.6.3 功率因数校正

典型的功率因数校正变换器具有 3 个控制闭环：电流内环、线路电压前馈回路和电压外环^[46]。平均输出直流电压通过响应较慢的外环调节，而控制输入电流的电流内环响应更快。然而，由于当输入范围较大以及控制回路带宽有限时开环线路调节较差，通常在控制回路中包含一个输入电压前馈回路，而且它是响应最慢的。输出电压外环调节输出电压为一给定参考值。因为输出电压包含较大的二次谐波（120Hz）纹波，所以需设计低带宽控制器以保证输入电流不会受二次谐波纹波的影响。典型控制器的穿越频率设计大约为 20Hz，可产生较差的阶跃负载响应。穿越频率的增大会增大输入电流失真以至于无法接受。为增大穿越频率而不增大输入

[⊖] 此处原书有误，图 15-12 与图 15-11 不应一致，请读者注意。——译者注

电流失真, 需采用一个采样保持电路 (S/H)。在电压外环中加入该 S/H 电路, 输出电压控制环就变成一个数据采样系统, 可设计成具有数字控制器的动态性能良好的电压外环。包括前馈通道和一个 S/H 电路的控制系统如图 15-13 所示。

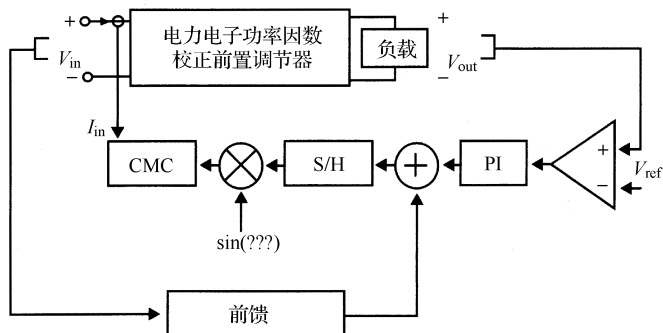


图 15-13 正向前馈和 S/H 的功率因数校正控制

在参考文献 [46] 中, 提出了一个模糊逻辑控制 (FLC) 和一个数字比例积分 (PI) 控制用于高性能在线 UPS 中一个功率因数校正预调节器的反馈控制应用中的方法。由于模糊逻辑控制器的性能只取决于成员函数和模糊规则的选择, 而且模糊集理论本质上就是用于非线性系统, 模糊逻辑控制器在处理功率因数校正预调节器中开关的时变非线性时有着很大优势, 并且在控制器设计中, 无需建立功率因数校正预调节器的精确数学模型。另一方面, 尽管数字 PI 控制器算法简单、执行时间短、软件代码所占空间较少, 但需要被控对象的精确数学模型, 在参数变化、非线性以及负载干扰等条件下, 无法得到满意性能。参考文献 [46] 的仿真结果表明, 在负载大扰动和被控对象不确定情况下, 基于模糊逻辑推理的控制器比数字 PI 控制器能达到更好的动态响应。

15.6.4 有源功率滤波的备用电源

采用微处理器或数字信号处理器 (DSP) 的实时数字控制技术在电力电子应用中越来越广泛。近年来, 对于关键负载, 如计算机和专用电子设备, 其电源品质成为了一个主要问题。UPS 系统可提供高品质电源, 在噪声干扰和断电情况下可保持设备电源。参考文献 [58] 的作者提出了一个备用电源/有源电源滤波 (SPS/APF) 系统。系统提供高效电源备用和有害谐波消除等功能。基于双边变换器电流开关机制, 线路电流在 APF 模式下可为单位功率因数进行正弦调节, 在 SPS 模式下保持电压波形失真很小, 通过瞬时电压控制。

双边变换器系统如图 15-14 所示。整流模式控制器和逆变模式控制器由选择开关自动选择。在整流模式下, 线路电流可通过瞬时电流控制技术以单位功率因数进行正弦控制。而直流电压以低纹波调节。另外, 在逆变模式下, 采用瞬时电压控制技术可获得低谐波失真的正弦交流输出电压和良好的调节特性。

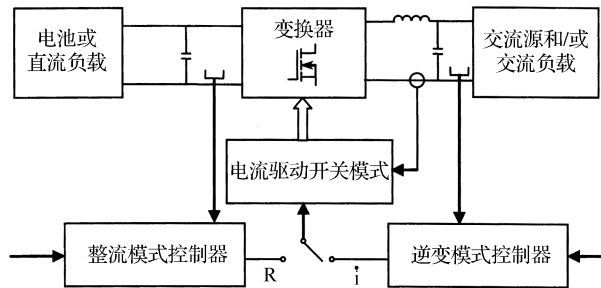


图 15-14 双边变换器系统的控制框图

15.6.5 分布式电源系统

几个功率因数校正变换器并联的典型分布式电池备用电源系统的框图如图 15-15 所示，它可作为台式个人计算机或服务器的供电系统。图 15-15 中的架构已用于单相单开关反激功率因数校正 AC-AC 变换器的数字控制^[59]。反激变换器中的主动电流整形技术用于 48V 电源供电的线路谐波控制和直流电压调节。48V 供电的输出电压用作备用，通过 DSP 数字控制下的电池连接的 DC-DC 变换器进行电压补偿。

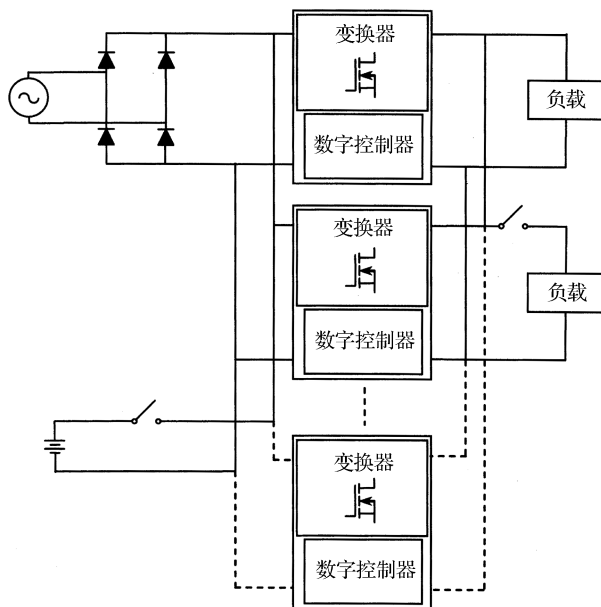


图 15-15 采用数字控制技术用于功率因数控制和自动负载共享的分布式电池备份供电

可采用 DSP 控制的单相反激功率因数校正变换器来实现分布式供电系统。反激功率因数校正变换器具有高效、成本低和隔离等特点，而其缺点是只适用于

功率小于 500W 的场合。如果用常用的控制技术将这些变换器并联可解决该缺点。为使这些 AC/DC 功率模块易于并联连接,需开发一个自动电流共享技术,这需要一个带宽较宽的变换器具有伪输出电感或小输出电感。通常,为保持正弦输入电流,功率因数校正变换器的闭环带宽需远小于其整流线路频率,对单相系统是线路频率的两倍。

图 15-16 给出了所提出的单相反激功率因数校正变换器的数字控制器,采用单片 DSP 来实现所提控制算法。控制方案包括 4 个主要部分:一个电流环控制器、一个非线性电流参考、一个电压环控制器和一个电压纹波估计器。

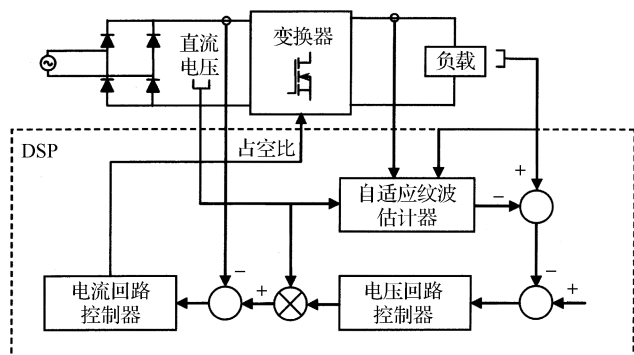


图 15-16 单相反激功率因数校正变换器的 DSP 控制器

15.6.6 DC-DC 变换器

数字控制的另一个应用是在 DC-DC 变换器中。采用一个 8 位微处理器的数字控制已用于一个 DC-DC 降压变换器^[7]。在该应用中,采用的控制器是数字实现的 PID。已有设计数字比例微分 (PD) 控制器用于 DC-DC 降压变换器^[60]。在参考文献 [61] 和参考文献 [62] 中给出了采用 PID 控制器实现数字控制的 DC-DC 变换器的动态特性。参考文献 [63] 的作者对开关 DC-DC Ćuk 变换器设计了一个自适应数字控制器,结果表明该方法的计算速度较慢并有限。参考文献 [64] 和参考文献 [65] 中实现了采用数字 PI 控制器的升压功率因数校正变换器的数字控制。参考文献 [54] 对升压变换器利用一个 Posicast 元素实现的数字控制器进行了分析、设计、仿真和基于 DSP 实现。典型 Posicast 是一个前馈控制方法用于系统中的行为。一个采用 Posicast 的升压变换器框图如图 15-17 所示,图中 $1+P(s)$ 是 Posicast 元素。

功率变换器的 PID 控制需要对某些算法进行改进来获得良好的瞬态性能和稳态性能^[60-66],而采用 Posicast 的数字控制变换器不需任何改进。在变换器的动态性能方面,Posicast 元素的频率响应本身可减少高频噪声并避免由 RHP 为零和 Posicast 元素引起的系统稳定性的不利影响。

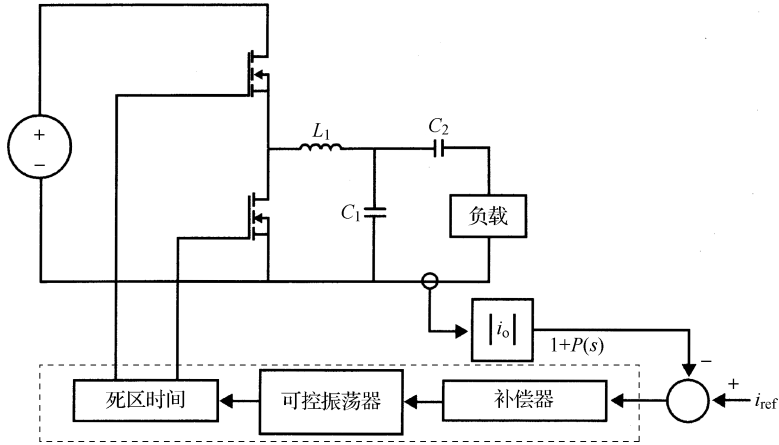


图 15-17 采用 Posicat 的控制电源变换器的框图

15.6.7 电子镇流器

基于高频谐振开关逆变器的电子镇流器用于驱动节能荧光灯泡，如图 15-18 所示。通过有源控制利用开关频率的变化可实现最优的点火和调光功能。在镇流应用中，控制器的鲁棒性和简单性十分必要。

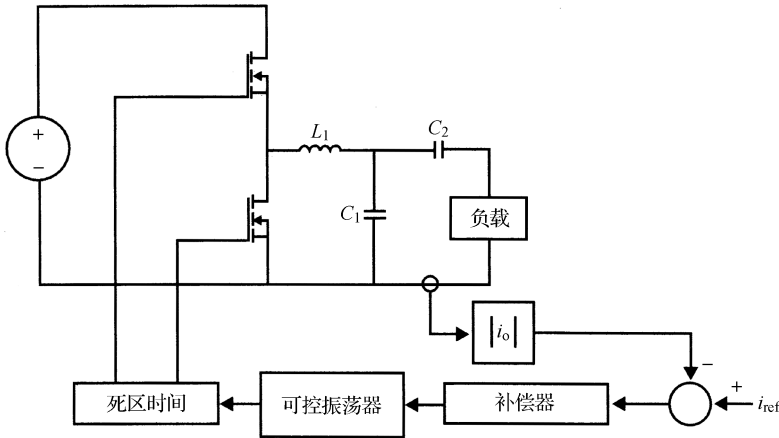


图 15-18 电子镇流器[⊖]

对于电子镇流器应用，直接数字相位控制具有谐振频率相关的自校正优点，可降低敏感度，从而提高谐振频率处的控制，并且对于低于谐振工作保护可避免非零电压开关条件^[53]。

⊖ 原书中本图与图 15-17 相同，原书似有误，现已更正图 15-17。——译者注

15.7 数字控制器的实现

电力电子系统的一个实际数字控制器实现过程中具有不同因素。与一个高性能数字控制器的实现有关的主要实际问题包括控制处理器的选择、采样率的确定、控制器与电源电路的接口、硬件设计、固件设计和控制算法的软件实现。这都不是一个简单的事情,需要非常仔细的设计和实际预测。软件实现在设计一个实际控制器中有着关键作用,必须从实际约束的理论角度来分析,这也是一个数字控制器成功设计的关键因素。

近年来,在数字控制的软件实现中有两个主要方法引起了人们广泛关注,分别是基于数字信号处理和基于现场可编程门阵列(FPGA)的编程方法^[67-70]。

在此讨论 CCM 下的一个 DC-DC 升压变换器的数字控制^[68],利用超高速集成电路硬件描述语言(VHDL)在 FPGA 下实现数字控制。参考文献[69]和参考文献[70]的作者对 PWM 功率变换器中基于 DSP 和基于 FPGA 的控制性能进行了全面分析,而且实现了在 DSP 和 FPGA 中的最少拍控制^[69]。

大多数电力电子系统的数字控制都是在 DSP 下实现的^[71]。基于 DSP 的控制器实现需要具有许多算术操作的复杂算法,然而 DSP 在高开关频率或低成本应用领域并不常用。功率因数校正并没有期望也实现数字化,但目前也有少量的数字控制器用于该应用领域,而且都是基于 DSP 的,利用其算术运算能力。

DSP 的主要局限性在于其序列操作,即指令是一条一条执行的。然而 DSP 在电力电子应用领域增加外设,如 PWM 模块、通用定时器和事件中断模块,这些外设可允许某种并发操作,即某些控制任务可同时执行。同时执行的任务必须很简单(PWM 操作,定时),而且对于并发操作的一般结构还应不足。

根据这种趋势,在控制中使用并发硬件。通常的硬件解决方法是在数字控制实现中用 FPGA 代替 DSP,即利用其并发操作。FPGA 的所有内部逻辑元素,即所有控制过程,都是连续和同时执行的。该方法可采用高速算法,如所提出的电流环中的数字充电控制^[67],这是采用 DSP 不可能实现的。

FPGA 的控制算法通常利用 VHDL 来开发,它和其他软件方法一样方便,如对于 DSP 用 C 语言开发控制算法。VHDL 的另一个优点是技术独立^[67,68],同样的算法可移植到任何一种 FPGA 甚至一个定制芯片,因此 FPGA 可由一个专用的集成电路(ASIC)所代替,对于电力系统中性能和成本方面具有开放可能性。VHDL 也用于建模,电力变换器和 A/D 转换器用 VHDL 建模来模拟整个

系统。这些模型设计简单,以便在合适的时间内仿真运行更长。因此,尽管其特性时间相差很大,控制闭环也都可同时仿真。

基于FPGA的解决方法改变了设计理念,算术运算应最少来优化所需的逻辑资源(硅区域)。然而,由于FPGA的硬件特性,应考虑条件执行(在VHDL中转换为if条件)。

另外,与DSP实现的控制器相比,FPGA实现的控制器中PWM纹波和高频抑制较高,可保证对非理想条件的鲁棒调节。而且,由于FPGA的并行处理能力,其计算时间小于DSP。

FPGA的缺点是成本高,要比DSP贵很多,不用集成A/D转换器。然而,所提出的控制中的高速A/D转换器不能由DSP中通常所集成的A/D转换替代。用适于大规模生产的ASIC代替FPGA可解决成本高的缺点。

15.8 小结

本章深入学习了功率变换器的数字控制,对数字控制的优点和缺点、数字控制方法及其应用实现进行了讨论。而且,本章还介绍了不同的数字方法,比较了数字系统基于DSP和基于FPGA的实现。根据文献资料,得出用基于FPGA的解决方法替代常用的DSP是对DSP算术运算能力和FPGA并发之间的一种权衡。为解决FPGA并发,必须研究新的控制算法,因为仅将DSP算法用于FPGA并不能产生特殊功能。这些新算法可能相当简单,如所提出的数字充电控制,但这些算法必须从并发角度进行设计。

对于未来工作,第16章将介绍一种新的数字控制技术,用于具有恒定功率负载(CPL)的DC-DC变换器的控制,通过实验验证仿真输出和理论分析结果。在模拟和数字控制方案中应深入学习该方法,这种新方法的成本、实现难易度、简单性以及功能都将是未来工作的重点。

参 考 文 献

- [1] Maksimovic D., R. Zane, and R. Erickson. 2004. Impact of digital control in power electronics. In *Proceedings of the IEEE 16th International Symposium on Power Semiconductor Devices and ICs*. May: 13–22.
- [2] Saggini, S., M. Ghioni, and A. Geraci. 2004. An innovative digital control architecture for low-voltage, high-current DC-DC converters with tight voltage regulation. *IEEE Transactions on Power Electronics*. 19(1):210–218.
- [3] Saggini, S., M. Ghioni, and A. Geraci. 2003. A low-complexity high-performance digital control architecture for voltage regulator modules. In *Proceedings of the IEEE 34th Annual Power Electronics Specialist Conference*. 1 (June): 121–126.
- [4] Martin, T. W., and S. S. Ang. 1995. Digital control for switching converters.

- In *Proceedings of the IEEE International Symposium on Industrial Electronics*. 2 (July): 480–484.
- [5] Vallittu, P., T. Suntio, and S. J. Ovaska. 1998. Digital control of power supplies: opportunities and constraints. In *Proceedings of the IEEE 24th Annual Industrial Electronics Society Conference*. 1 (September): 562–567.
 - [6] Barreto, L. H. S. C., M. G. Sebastiao, L. C. de Freitas, E. A. A. Coelho, V. J. Farias, and J. B. Jr. Vieira. 2005. Analysis of a soft-switched PFC boost converter using analog and digital control circuits. *IEEE Transactions on Industrial Electronics*. 52(1):221–227.
 - [7] Boudreaux, R. R., R. M. Nelms, and J. Y. Hung. 1997. Simulation and modeling of a DC-DC converter controlled by an 8-bit microcontroller. In *Proceedings of the IEEE 12th Annual Applied Power Electronics Conference and Exposition (APEC 1997)*. 2 (February): 9615–9669.
 - [8] Holme, P. R., and C. D. Manning. 1993. Digital control of high frequency PWM converters. In *Proceedings of the 15th European Power Electronics and Applications Conference*. 4 (September): 260–265.
 - [9] Ying-Yu, T., and J. Shih-Liang. 1998. Full control of a PWM DC-AC converter for AC voltage regulation. *IEEE Transactions on Aerospace and Electronic Systems*. 34(4):1218–1226.
 - [10] Kurokawa, F., M. Sasaki, S. Hiura, and H. Matsuo. 2003. 1 MHz high-speed digitally controlled DC-DC converter. In *Proceedings of the IEEE 25th International Telecommunications Energy Conference*. October: 549–554.
 - [11] Li, P., K. Xuejuan, K. Yong, and C. Jian. 2001. A novel PWM technique in digital control and its application to an improved DC/DC converter. In *Proceedings of the IEEE 32nd Annual Power Electronics Specialists Conference*. 1 (June): 254–259.
 - [12] Peterchev, A. V., and S. R. Sanders. 2003. Quantization resolution and limit cycling in digitally controlled PWM converters. *IEEE Transactions on Power Electronics*. 18(1 Part 2):301–308.
 - [13] Sprock, D., and H. Ping. 1997. Predictive discrete time control of switched-mode applications. In *Proceedings of the IEEE 28th Annual Power Electronics Specialists Conference*. 1 (June): 175–181.
 - [14] Franklin, G. F., J. D. Powell, and M. Workman. 1999. *Digital Control of Dynamic Systems*. Addison-Wesley Longman.
 - [15] Duan, Y., H. Jin. 1999. Digital controller design for switched-mode power converters. In *Proceedings of the IEEE 14th Annual Applied Power Electronics Conference and Exposition*. 2 (March): 967–973.
 - [16] Ogata, K. 1971. *Designing Linear Control Systems with MATLAB*. McCutchan.
 - [17] Dorf, R. C., and R. H. Bishop. 2005. *Modern Control systems*. Prentice Hall.
 - [18] Williamson, G. A. 2004. Discrete time systems. Class notes of course work, Illinois Institute of Technology, fall semester.
 - [19] Bibian, S., and H. Jin. 2001. Digital control with improved performance for boost power factor correction circuits. In *Proceedings of the IEEE 16th Annual Applied Power Electronics Conference and Exposition*. 1 (March): 137–143.
 - [20] Bibian, S., and J. Hua. 2002. High performance predictive dead-beat digital controller for DC power supplies. *IEEE Transactions on Power Electronics*. 17(3):420–427.
 - [21] Gokhale, K. P., A. Kawamura, and R. G. Hoft. 1985. Deadbeat microprocessor control of PWM inverter for sinusoidal output waveform synthesis. In *Proceedings of the IEEE 16th Annual Power Electronics Specialists Conference*. 28–36.
 - [22] Kawamura, A., T. Haneyoshi, and R. G. Hoft. 1988. Deadbeat controlled

- PWM inverter with parameter estimation using only voltage sensor. *IEEE Transactions on Power Electronics*. 3(2):118–125.
- [23] Kawamura, A., and K. Ishihara. High frequency deadbeat control of three phase PWM inverter used for uninterruptible power supply. In *Proceedings of the IEEE 19th Annual Power Electronics Specialists Conference*. April: 644–649.
 - [24] Kawamura, A., and K. Ishihara. 1988. Real time digital feedback control of three phase PWM inverter with quick transient response suitable for uninterruptible power supply. In *Proceedings of the IEEE Industry Applications Society Annual Meeting Conference*. October: 728–734.
 - [25] Kawamura, A., R. Chuarayapratip, and T. Haneyoshi. 1988. Deadbeat control of PWM inverter with modified pulse patterns for uninterruptible power supply. *IEEE Transactions on Industrial Electronics*. 35(2):295–300.
 - [26] Nishida, Y., and T. Haneyoshi. 1992. Predictive instantaneous value controlled PWM inverter for UPS. In *Proceedings of the IEEE 23rd Annual Power Electronics Specialists Conference*. June/July: 776–783.
 - [27] Malesani, L., P. Mattavelli, and S. Buso. 1999. Robust dead-beat current control for PWM rectifiers and active filters. *IEEE Transactions on Industry Applications*. 35(3):613–620.
 - [28] Nishida, K., Y. Konishi, and M. Nakaoka. 2001. Novel current control scheme with deadbeat algorithm and adaptive line enhancer for three-phase current-source active power filter. In *Proceedings of the IEEE 36th IAS Annual Industry Applications Conference*. 1 (September/October): 194–201.
 - [29] Hamasaki, S., and A. Kawamura. 2003. Improvement of current regulation of line-current-detection-type active filter based on deadbeat control. *IEEE Transactions on Industry Applications*. 39(2):536–541.
 - [30] Hua, C., and R. G. Hoft. 1992. High performance deadbeat controlled PWM inverter using a current source compensator and nonlinear loads. In *Proceedings of the IEEE 23rd Annual Power Electronics Specialists Conference*. June/July: 443–450.
 - [31] Lau, C. E., and M. H. Pong. 1994. Comparison of three approaches on DSP based digital controlled 2-wheeler forward converter. In *Proceedings of the IEEE International Conference on Industrial Technology*. December: 164–168.
 - [32] Liping, J. Y., G. Hung, and R. M. Nelms. 2002. PID controller modifications to improve steady-state performance of digital controllers for buck and boost converters. In *Proceedings of the IEEE 17th Annual Applied Power Electronics Conference and Exposition*. 1 (March): 381–388.
 - [33] Rattan, K. 1984. Digitalization of existing continuous control systems. *IEEE Transactions on Automatic Control*. 29(3):282–285.
 - [34] Rattan, K. S. 1989. Compensating for computational delay in digital equivalent of continuous control systems. *IEEE Transactions on Automatic Control*. 34(8):895–899.
 - [35] Hall, S. R. 1994. Comments on two methods for designing a digital equivalent to a continuous control system. *IEEE Transactions on Automatic Control*. 39(2):420–421.
 - [36] Ferdowsi, M., Z. Nie, and A. Emadi. 2004. A new estimative current mode control technique for DC-DC converters operating in discontinuous conduction mode. In *Proceedings of the IEEE 4th International Power Electronics and Motion Control Conference*. 2 (August): 497–501.
 - [37] Ferdowsi, M., and A. Emadi. 2004. Estimative current mode control technique for DC-DC converters operating in discontinuous conduction mode. *IEEE Power Electronics Letters*. 2(1):20–23.

- [38] Shanker, P., and J. M. S. Kim. 1994. A new current programming technique using predictive control. In *Proceedings of the IEEE 16th International Telecommunications Energy Conference*. October/November: 428–434.
- [39] Oruganti, R., K. Nagaswamy, and K. S. Lock. 1998. Predicted (on-time) equal-charge criterion scheme for constant-frequency control of single-phase boost-type AC-DC converters. *IEEE Transactions on Power Electronics*. 13(1):47–57.
- [40] Nagaswamy, K., R. Oruganti, and K. S. Lock. 1997. Implementation of predicted (on-time) equal charge criterion control of a single phase boost AC-DC converter. In *Proceedings of the IEEE International Power Electronics and Drive Systems*. 1 (May): 494–500.
- [41] Wu, R., S. B. Dewan, and G. R. Slemon. 1991. Analysis of a PWM AC to DC voltage source converter under the predicted current control with a fixed switching frequency. *IEEE Transactions on Industry Applications*. 27(4):756–764.
- [42] Chattopadhyay, S., V. Ramanarayanan, and V. Jayashankar. 2003. A predictive switching modulator for current mode control of high power factor boost rectifier. *IEEE Transactions on Power Electronics*. 18(1 Part 1):114–123.
- [43] Ying-Yu, T. 1995. DSP-based fully digital control of a PWM DC-AC converter for AC voltage regulation. In *Proceedings of the IEEE 26th Annual Power Electronics Specialists Conference*. 1 (June): 138–144.
- [44] Shih-Liang, J., and T. Ying-Yu. 1994. Discrete feedforward sliding mode control of a PWM inverter for sinusoidal output waveform synthesis. In *Proceedings of the IEEE 25th Annual Power Electronics Specialists Conference*. June: 552–559.
- [45] Vlatkovic, V., and D. Borojovic. 1994. Digital-signal-processor-based control of three-phase space vector modulated converters. *IEEE Transactions on Industrial Electronics*. 41(3):326–332.
- [46] Yu, Q., and D. Shanshan. 1996. Comparison of fuzzy logic and digital PI control of single phase power factor pre-regulator for an on-line UPS. In *Proceedings of the IEEE 22nd International Industrial Electronics, Control, and Instrumentation Conference*. 3 (August): 1796–1801.
- [47] Meng-Yueh, C., O. Rong-Shyang, and T. Ying-Yu. 1993. DSP-based fuzzy control of bilateral IGBT PWM DC-to-AC and DC-to-DC converters for battery energy storage system. In *Proceedings of the IEEE International Industrial Electronics, Control, and Instrumentation*. November: 1117–1122.
- [48] Gupta, T., R. R. Boudreaux, R. M. Nelms, and J. Y. Hung. 1997. Implementation of a fuzzy controller for DC-DC converters using an inexpensive 8-b micro-controller. *IEEE Transactions on Industrial Electronics*. 44(5):661–669.
- [49] Ferdowsi, M., and A. Emadi. 2005. Pulse regulation control technique for integrated high-quality rectifier-regulators. *IEEE Transactions on Industrial Electronics*. 52(1):116–124.
- [50] Telefus, M., A. Shteynberg, M. Ferdowsi, and A. Emadi. 2003. Pulse train, a novel digital control method, applied to a discontinuous conduction mode flyback converter. In *Proceedings of the IEEE 34th Annual Power Electronics Specialist Conference*. 3 (June): 1141–1146.
- [51] Ferdowsi, M., A. Emadi, M. Telefus, and A. Shteynberg. 2005. Suitability of pulse train control technique for BIFRED converter. *IEEE Transactions on Aerospace and Electronic Systems*. 41(1):181–189.
- [52] Ferdowsi, M., A. Emadi, M. Telefus, and A. Shteynberg. 2003. Suitability of pulse train, a novel digitally implemented real-time control technique, for BIFRED converter. In *Proceedings of the IEEE 25th International Telecommunications Energy Conference*. October: 542–548.

- [53] Bowes, S. R. 1990. Regular-sampled harmonic elimination/minimization PWM techniques. In *Proceedings of the IEEE 15th Annual Applied Power Electronics Conference and Exposition*. March: 532–540.
- [54] Zhang, W., K. Xing, and R. Hao. 1992. Microprocessor-based new PWM technique for unity power factor AC/DC converter. In *Proceedings of the IEEE International Symposium on Industrial Electronics*. 2 (May): 671–675.
- [55] Bowes, S. R. 1995. Advanced regular-sampled PWM control techniques for drives and static power converters. *IEEE Transactions on Industrial Electronics*. 42(4):367–373.
- [56] Hui, S. Y. R., I. Oppermann, and S. Sathiakumar. 1997. Microprocessor-based random PWM schemes for DC-AC power conversion. *IEEE Transactions on Power Electronics*. 12(2):253–260.
- [57] Inaba, H., K. Hirasawa, T. Ando, M. Hombu, and M. Nakazato. 1992. Development of a high-speed elevator controlled by current source inverter system with sinusoidal input and output. *IEEE Transactions on Industry Applications*. 28(4):893–899.
- [58] Jae-Ho, C., P. Ga-Woo, and S. B. Dewan. 1995. Standby power supply with active power filter ability using digital controller. In *Proceedings of the IEEE 10th Annual Applied Power Electronics Conference and Exposition*. 0(Part 2):7815–7819.
- [59] Ya-Tsung, F., T. Gow-Long, and T. Ying-Yu. 2001. Digital control of a single-stage single-switch flyback PFC AC/DC converter with fast dynamic response. In *Proceedings of the IEEE 32nd Annual Power Electronics Specialists Conference*. 2 (June): 1251–1256.
- [60] Wu, A. M., X. Jinwen, D. Markovic, and S. R. Sanders. 1999. Digital PWM control: application in voltage regulation modules. In *Proceedings of the IEEE 30th Annual Power Electronics Specialists Conference*. 1 (June): 77–83.
- [61] Matsuo, H., F. Kurokawa, T. Tauchi, and H. Sako. 1988. Dynamic characteristics of the digitally controlled DC-DC converter. In *Proceedings of the IEEE 19th Annual Power Electronics Specialists Conference*. 2 (April): 997–1004.
- [62] Capponi, G., P. Livreri, M. Minieri, and F. Marino. 2002. Modeling and simulation of new digital control for power conversion systems. In *Proceedings of the IEEE 33rd Annual Power Electronics Specialists Conference*. 1 (June): 155–158.
- [63] Leung, F. H. F., and P. K. S. Tam. 1991. An adaptive digital controller for switching DC-DC converters. In *Proceedings of the IEEE International Industrial Electronics Control and Instrumentation*. October: 507–512.
- [64] De Gusseme, K., D. M. Van de Sype, A. P. Van den Bossche, and J. A. Melkebeek. 2004. Digital control of boost PFC converters operating in both continuous and discontinuous conduction mode. In *Proceedings of the IEEE 35th Annual Power Electronics Specialists Conference*. 3 (June): 2346–252.
- [65] De Gusseme, K., D. M. Van de Sype, and J. A. A. Melkebeek. 2002. Design issues for digital control of boost power factor correction converters. In *Proceedings of the IEEE International Symposium on Industrial Electronics*. 3 (May): 731–736.
- [66] Feng, Q., J. Y. Hung, and R. M. Nelms. 2003. Digital control of a boost converter using Posicast. In *Proceedings of the IEEE 18th Annual Applied Power Electronics Conference and Exposition*. 2 (February): 990–995.
- [67] de Castro, A., P. Zumel, O. Garcia, T. Riesgo, and J. Uceda. 2003. Concurrent and simple digital controller of an AC/DC converter with power factor correction based on an FPGA. *IEEE Transactions on Power Electronics*. 18(1 Part 2):334–343.

- [68] Mattavelli, P. 2004. Digital control of DC-DC boost converters with inductor current estimation. In *Proceedings of the IEEE 19th Annual Applied Power Electronics Conference and Exposition*. 1:74–80.
- [69] Fratta, A., G. Griffero, and S. Nieddu. 2004. Comparative analysis among DSP and FPGA-based control capabilities in PWM power converters. In *Proceedings of the IEEE 30th Annual Industrial Electronics Society*. 1 (November): 257–262.
- [70] Fratta, A., G. Griffero, P. Guglielmi, S. Nieddu, and G. M. Pellegrino. 2004. Application of new FPGA-based top-performance digital control techniques to PWM power converters. In *Proceedings of the IEEE 30th Annual Industrial Electronics Society (IECON'04)*. 1 (November): 810–815.
- [71] Khaligh, A., A. M. Rahimi, Y. J. Lee, J. Cao, A. Emadi, S. D. Andrews, C. Robinson, and C. Finnerty. 2007. Digital control of an isolated active hybrid fuel cell/Li-ion battery power supply. *IEEE Transactions on Vehicular Technology*. 56(6):3709–3721.

第 16 章 基于 DSP 的数字控制实现

采用可编程数字设备 [如可编程逻辑器件 (PLD)、微处理器/控制器和数字信号处理器 (DSP)] 进行控制已广泛用于从家电用品到工业生产的大量应用场合。由于 DSP 通过其具有乘法器的专用算术单元以及模/数转换器和数/模转换器可进行快速操作, 因此可用作系统控制器。在快速性方面, DSP 足以替代目前所有的模拟控制器。不过, 与传统的模拟控制器相比, DSP 仍然存在数字控制器在带宽方面的固有局限性。在很多应用场合, 系统设计者根据性能要求可选择合适的微控制器或 DSP。另外, 可编程控制器对意外情况有着良好的灵活性, 并易于实现。

一般来说, 为合理使用 DSP 和微控制器, 设计者应首先对所选择的处理器、软件开发环境以及处理器与外部电路间的接口收集必要的相关物理信息, 然后再考虑系统的具体实现。本章将详细阐述基于可编程数字处理器尤其是 DSP 的系统控制器实现, 并提供有用指导。为便于解释和理解, 在此以同相降压升压 DC-DC 变换器的控制器为例^[1-16], 并给出部分源代码和物理波形。

16.1 基于 DSP 的数字控制实现概述

在开始实现基于 DSP 的控制器之前, 首先介绍有关 DSP 硬件和软件的基本概念、期望系统的规范、功能需求的控制流程、微处理器或 DSP 的合理选型以及详细的参数表和使用手册。

16.1.1 DSP 的基本概念 (从软件和硬件角度看)

从软件和硬件角度来看, DSP 具有两种含义。硬件上, DSP 实际上就是一种微处理器。

表 16-1 给出了各种半导体公司所生产的 DSP。图 16-1 所示的是由德州仪器公司所生产的 DSP 芯片。该芯片放置于印制电路板 (PCB) 上, 并具有与外部电路进行数字或模拟信号交换的引脚。一旦 DSP 芯片上电, 就可根据晶体振荡器或谐振器产生的时钟信号开始执行设计者所编制的代码。

表 16-1 DSP 硬件制造商

制 造 商	备 注
Advanced Devices, Inc.	16bit/32bit/浮点型
Advanced RISC Machines	(ARM) CPU 核心供应商
Analog Devices	16bit/32bit DSP-SHARC

(续)

制 造 商	备 注
AverLogic Technologies, Inc.	
DSP Group	
Freescall Semiconductor, Inc.	32 位 嵌入式处理器 $\mu\text{P}/68000\text{-}\mu\text{CRISC}/\text{DSP}$ Combo 集成电路
Hyperstone	RISC/DSP Combo 集成电路
IDT	包分类处理器
Infineon Technologies	
Intersil	8bit/16bit CMOS 微处理器
Intrinsity, Inc.	
Logic Devices	DSP 设备
LSI	
MicroChip	dsPIC 16bit RISC 数字信号控制器
NXP	
STMicorelectronics	
TexasInstruments, Inc.	TI320Cxx DSP—高速 CMOS 信号处理/全数字降压/升压变换器, 数字滤波器, 高速 QAM 调制芯片组
VeriSilicon	DSP 协处理器, VoIP
Vitesse Semiconductor Corporation	基于 DSP 的 T3/E3 收发器
Zilog	16 位多功能 DSP 制造商

注：来源于 Davis, L. 2008. DSP processor vendors. http://www.interfacebus.com/Digital_Signal_Processor_Manufacturers.html.

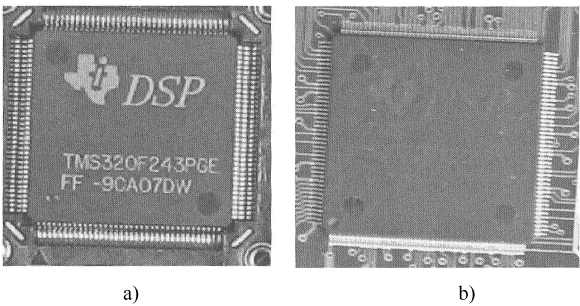


图 16-1 DSP 芯片示例 (德州仪器公司制造)
a) TMS320F243PGE b) TMS320F2812PGFA

从软件角度来看, 数字信号处理过程也可称为 DSP (Digital Signal Processing), 它是指由算法和软件代码组成的一系列处理过程。换句话说, DSP 就是如何从模/数输入信号获得系统期望的模/数输出信号的处理方法。DSP 处理过程包括:

- 1) 通过外部接口电路从硬件引脚处获取模/数输入信号 (采样和保持)。

- 2) 通过模/数转换器从采样信号获取数字信号。
- 3) 对采样信号进行操作和计算（包括整型、定点或浮点运算），从而得到数字结果。
- 4) 通过数/模转换器或数字输出端口将数字结果转化为系统所需的模拟信号。

图 16-2 给出了 DSP 芯片上电后程序执行过程的整体流程。数字信号处理过程框图如图 16-3 所示，包括 DSP 芯片及用户程序。

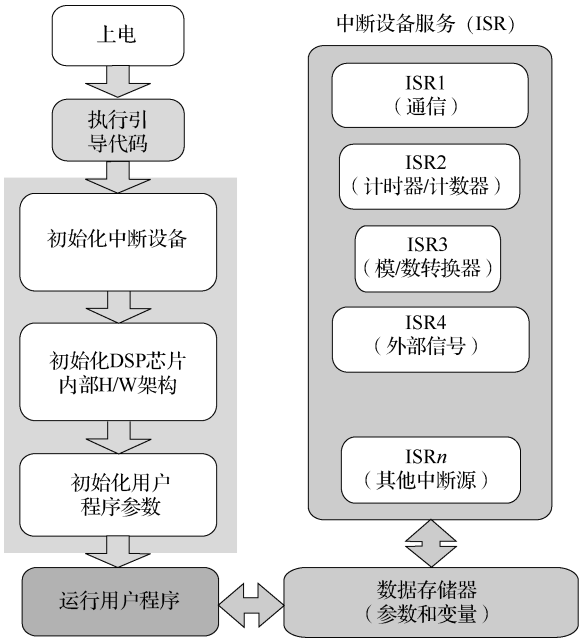


图 16-2 DSP 芯片源代码执行的一般流程

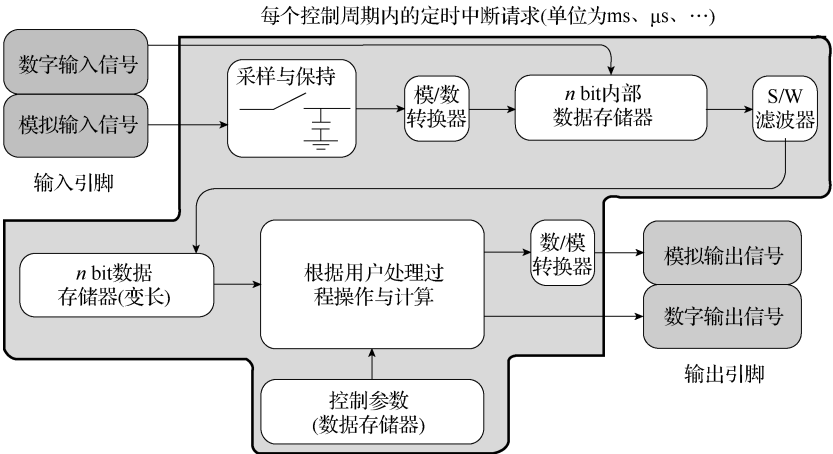


图 16-3 数字信号处理的整体流程

16.1.2 期望系统描述

下面将以同相降压升压 DC-DC 变换器的实现为例，首先确定功能需求。对于设计者而言，功能分类是最重要的工作。通过规范要求，可将工程分解为子工程，并将各个子任务分配给项目组成员来完成，这有助于单个子任务的集成和评估。

16.1.2.1 同相降压升压变换器的功能需求

同相降压升压变换器的电气规范见表 16-2。图 16-4 给出了整体系统的结构框图，其中误差放大器和 PWM 信号发生器通过 DSP 芯片、用户程序和 PLD 等数字部件实现。一般来说，同相降压升压变换器有 3 种工作模式：降压、升压和降压升压。与其他两种模式相比，降压升压模式是有损耗的。

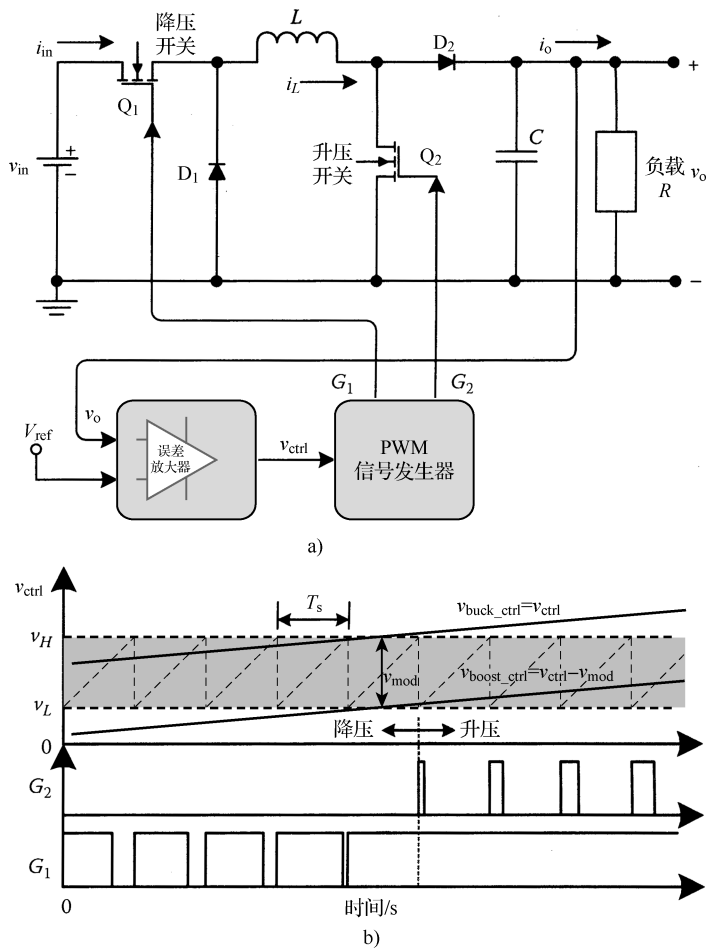


图 16-4 同相降压升压变换器^[8]

a) 变换器 b) PWM 策略

表 16-2 同相降压升压变换器的电气规范

参 数	值
输入电压	$V_{in}=4.2\sim 2.5V$
输出电压	$V_o=3.3V$
电感	$L=100\mu H$
输出电容	$C=330\mu F$
负载	$R=4.7\Omega$
开关频率	$f_s=110kHz$
最小有效占空比	$D_{min_eff}=6.265\%$
最大有效占空比	$D_{max_eff}=98.67\%$

16.1.2.2 变换器模型及状态框图

接下来通过推导系统模型建立变换器的状态框图。在每个开关周期内工作模式的等效电路如图 16-5 所示。降压和升压模式不能在同一个控制周期内同时出现，采用状态空间平均技术^[18]对同相降压升压变换器进行建模。

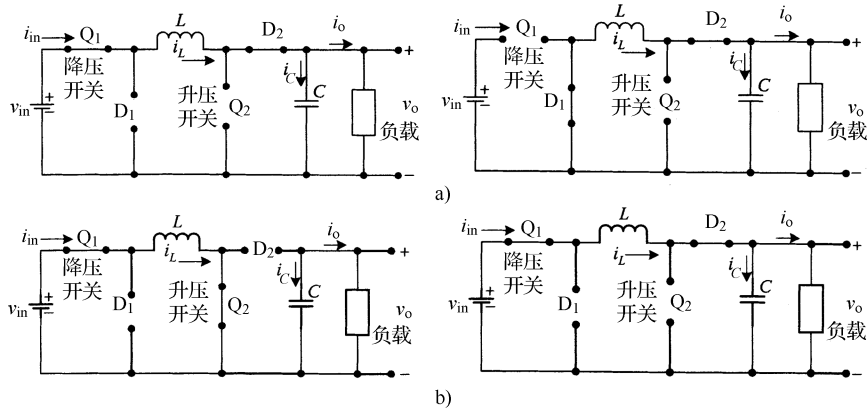


图 16-5 工作模式的等效电路
a) 降压操作 b) 升压操作

对于小信号建模^[18]有

$$\begin{aligned} i_L &= I_L + \tilde{i}_L & v_o &= V_o + \tilde{v}_o & v_{in} &= V_{in} + \tilde{v}_{in} & \tilde{v}_{in} &\approx 0 \\ d_{buck} &= D_{buck} + \tilde{d}_{buck} = d_{ctrl} \leq 1 & d_{boost} &= D_{boost} + \tilde{d}_{boost} = d_{ctrl} - 1 \geq 0 \\ d_{buckboost} &= D_{buckboost} + \tilde{d}_{buckboost} \end{aligned} \tag{16-1}$$

降压工作模式下，传递函数和直流增益为

$$\frac{di_L}{dt} = \frac{1}{L} (d_{\text{buck}} v_{\text{in}} - v_o) \quad (16-2)$$

$$\frac{dv_o}{dt} = \frac{1}{C} (i_L - \frac{v_o}{R}) \quad (16-3)$$

$$\frac{\tilde{v}_o(s)}{\tilde{d}_{\text{buck}}(s)} = \frac{\frac{1}{LC} V_{\text{in}}}{s^2 + \frac{1}{RC} s + \frac{1}{LC}} \quad (\text{小信号模型}) \quad (16-4)$$

$$\frac{\tilde{v}_o(0)}{\tilde{d}_{\text{buck}}(0)} = V_{\text{in}} \quad (\text{小信号直流增益}) \quad (16-5)$$

$$V_o(s) = \frac{\frac{1}{LC} V_{\text{in}} D_{\text{buck}}}{s^2 + \frac{1}{RC} s + \frac{1}{LC}} \quad (\text{大信号模型}) \quad (16-6)$$

升压工作模式下, 传递函数与直流增益为

$$V_o(0) = V_{\text{in}} D_{\text{buck}} \quad (\text{大信号直流增益}) \quad (16-7)$$

$$\frac{di_L}{dt} = \frac{1}{L} [v_{\text{in}} - (1 - d_{\text{boost}}) v_o] \quad (16-8)$$

$$\frac{dv_o}{dt} = \frac{1}{C} [(1 - d_{\text{boost}}) i_L - \frac{v_o}{R}] \quad (16-9)$$

$$\frac{\tilde{v}_o(s)}{\tilde{d}_{\text{boost}}(s)} = \frac{\frac{D'_{\text{boost}}}{LC} V_o - \frac{I_L s}{C}}{s^2 + \frac{1}{RC} s + \frac{D'^2_{\text{boost}}}{LC}} \quad (16-10)$$

$$\frac{\tilde{v}_o(0)}{\tilde{d}_{\text{boost}}(0)} = \frac{V_o}{D'_{\text{boost}}} = \frac{V_o}{1 - D_{\text{boost}}} \quad (\text{小信号直流增益}) \quad (16-11)$$

$$V_o(s) = \frac{\frac{1}{LC} V_{\text{in}} (1 - D_{\text{boost}})}{s^2 + \frac{1}{RC} s + \frac{1}{LC} (1 - D_{\text{boost}})^2} \quad (\text{大信号模型}) \quad (16-12)$$

$$V_o(0) = \frac{V_{\text{in}}}{1 - D_{\text{boost}}} \quad (\text{大信号直流增益}) \quad (16-13)$$

根据式 (16-1) ~ 式 (16-13), 同相降压升压变换器的直流增益 (稳态特性) 如图 16-6 所示。稳态特性在 $d_{\text{ctrl}}=1$ 附近连续, 这有利于在两个不同工作模式下为变换器构建单个控制器。即使式 (16-5) 和式 (16-11) 中的直流增益信号很小, 在 $D_{\text{boost}}=D_{\text{ctrl}}-1=0$ 时也会连续。

根据式 (16-2) ~ 式 (16-9), 图 16-7 给出了状态结构框图。变换器的输出电压可由参数 d_{buck} 和 d_{boost} 调节, 状态结构框图提供了控制器输入 (反馈) 和输出信号的直观信息。如图 16-7 所示, 控制器的反馈和期望输出电压分别用 v_o 和

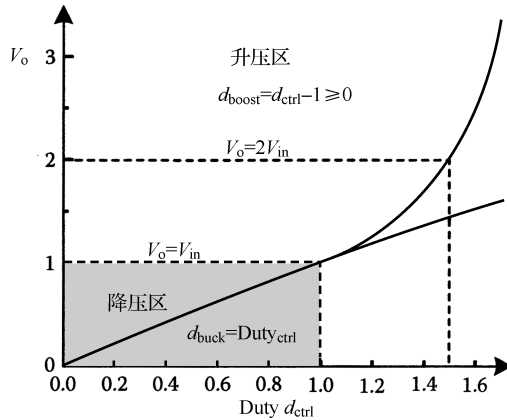


图 16-6 大信号模型的直流增益

v_{o_ref} 表示，这两个信号根据图 16-3 中的用户程序进行处理。输出信号 d_{buck} 和 d_{boost} 以数字脉冲流形式输出，具有固定频率和可变脉宽。

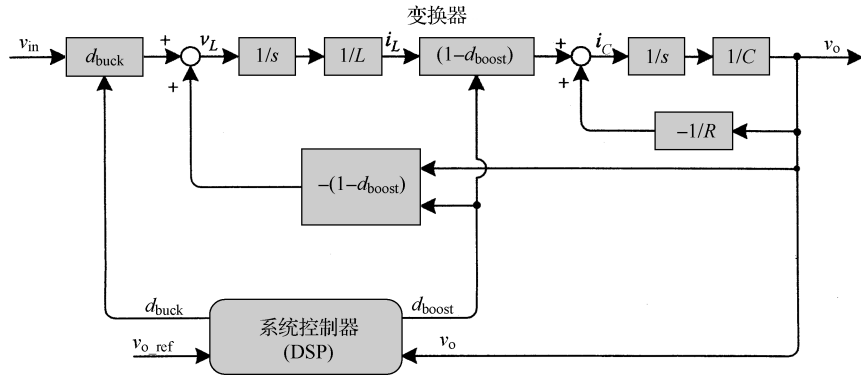


图 16-7 系统状态框图

16.1.3 基于状态框图的控制流程

系统的控制器可采用传统的 PID 控制或如滑膜控制、自适应控制等先进控制方法^[19]。利用状态框图，为选择合适的方法提供了有用信息。本节将以 PI 控制器为例进行说明。

图 16-8 给出了经典 PI 控制的控制流程，其中具有抗饱和性能以及按照图 16-4 实现模拟 PWM。在脉宽调制器中， d_{boost} 必须小于 1 以防止在升压工作模式下电感电流 i_L 过大。也就是说， v_{ctrl} 总是小于 $2V_{mod}$ （见图 16-8）。根据框图，控制流程可转化为离散控制。每个控制闭环中的采样周期、系统稳定性和控制增益可采用不同的离散控制技术来选择^[20]。

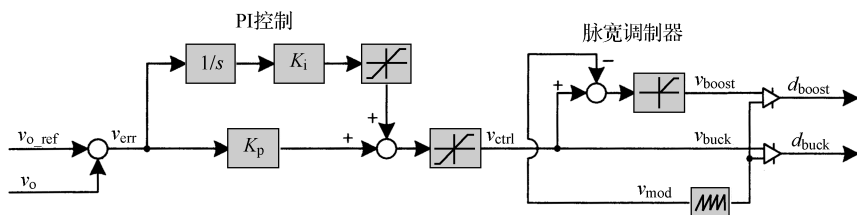


图 16-8 经典 PI 控制流程框图

16.1.4 DSP 及微控制器的选择

16.1.4.1 DSP 选择准则

为合理使用硬件接口，数据类型（符号、 n bit 整型数据、定点数据和浮点数据）、硬件架构以及输入/输出端口都应根据系统需求来定义。DSP 芯片和微处理器的制造商都提供了包括可用数据类型、专用乘法器以及芯片内置的内部架构等信息。选择合适的 DSP 芯片和微处理器应考虑如下准则：

1. 建立一个输入/输出信号规范表

- 1) 需要多少输入和输出？
- 2) 信号是模拟的还是数字的（模/数转换器/数模转换器/数字 I/O 端口）？
- 3) 每个输入/输出端口的电压和电流范围是什么？

2. 控制器需要什么样的和多少操作/计算

基于控制策略的整型/定点/浮点操作/计算（8bit、16bit、32bit、64bit）。

3. DSP 可提供多少 MIPS？

- 1) 系统所需的控制周期越短，平均所需的 MIPS 越高。
- 2) 可获得的 MIPS 通常随芯片的时钟速度（取决于晶体振荡器）增加而增加。

4. 可提供多少和什么类型的存储器

数据和程序存储的大小及类型如图 16-9 所示。

5. 系统需要 DSP 芯片的哪些具体/特殊功能

定时器/计数器、外部中断请求、模/数转换器、数/模转换器、两相增量编码信号的计数器、电动机控制的对称状态向量 PWM 输出、通信协议（异步/同步，CAN，I²C，TCP/IP 等）、程序下载（通过 JTAG，RS232 等）。

6. 其他要求

成本、物理尺寸、焊接条件等。

16.1.4.2 DSP 芯片的选择

现在考虑操作量/计算量和数据类型。根据图 16-8 所示的控制流程框图，可推导 DSP 差分方程为

$$v_{err}[kT_s] = v_{o_ref}[kT_s] - v_o[kT_s] \quad (16-14)$$

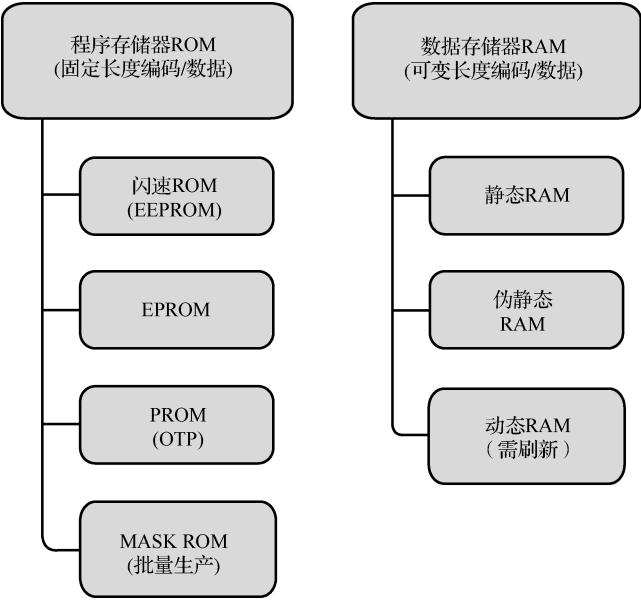


图 16-9 存储类型的一般准则

$$v_{\text{ctrl}}[(k+1)T_s] = K_p v_{\text{err}}[kT_s] + K_i \sum_{n=0}^k v_{\text{err}}[nT_s] \quad (16-15)$$

$$v_{\text{ctrl}}[(k+1)T_s] \leq V_{\text{ctrl_max}} \quad (16-16)$$

$$v_{\text{buck}}[(k+1)T_s] = v_{\text{ctrl}}[(k+1)T_s] \quad 0 \leq v_{\text{buck}}[(k+1)T_s] \leq 1 \quad (16-17)$$

$$v_{\text{boost}}[(k+1)T_s] = v_{\text{ctrl}}[(k+1)T_s] - V_{\text{mod}} \quad 0 \leq v_{\text{boost}}[(k+1)T_s] < 1 \quad (16-18)$$

$$d_{\text{buck}}[(k+1)T_s] = \frac{v_{\text{buck}}[(k+1)T_s]}{V_{\text{mod}}} \quad (16-19)$$

$$d_{\text{boost}}[(k+1)T_s] = \frac{v_{\text{boost}}[(k+1)T_s]}{V_{\text{mod}}} \quad (16-20)$$

式中， $v_{o_ref}[kT_s]$ 、 $v_o[kT_s]$ 、 K_p 、 K_i 和 T_s 分别是采样输出参考电压、输出电压、比例增益、积分增益和采样周期。

式 (16-14) ~ 式 (16-20) 是在每次采样/控制周期（由定时中断请求设置）由 DSP 或微处理器执行的。

由表 16-2 中的电气规范可知，开关频率 f_s 为 100kHz，也就是说 $T_s=10\mu\text{s}$ 。换句话说，离散控制的操作/计算以及比较必须在 $10\mu\text{s}$ 内完成。但执行时间不能超过采样周期的一半，这是因为用户程序的子程序必须在控制程序的空闲时间执行。因此，一个控制程序的总的执行时间必须小于 $5\mu\text{s}$ 。如果数据类型是 16bit 整型，那么通过专用架构或软件，DSP 能执行 16×16 次乘法运算和 32/16 次除

法运算。对于定点或浮点数据,通过专用的算术逻辑单元或软件,DSP 应具有定点/浮点乘法运算和除法运算的能力。

根据制造商的规范表,可选择许多不同的 DSP 芯片。在同相降压升压变换器的例子中,选择德州仪器公司生产的 TMS320F2812 芯片。该芯片为 150 MIPS,这对于电动机驱动、逆变器和变换器的离散控制足够了。它同时还具有一个专用乘法器提供浮点操作,另外存储程序的闪速存储器也为用户方便地修改系统程序提供了可能。

16.1.5 参数表及使用说明

为正确使用所选择的 DSP 或微处理器,设计者需要收集详细的电气参数表、各种应用注意事项以及有关软件开发环境的手册。首先,对于系统硬件设计和软件开发,充分理解 DSP 的内部架构和电气规范是非常重要的。

为正确使用一个 DSP 芯片,设计者需要的一些相关材料如下:

- 1) DSP 芯片的内部硬件和电气规范。
- 2) 通过编译器/连接器产生用户程序代码(假设软件开发环境已提供)。
- 3) 下载或重写代码到 DSP 芯片(假设下载工具已提供)。
- 4) 通过软件初始化和使用 DSP 的内部外设。
- 5) 上电时改变启动模式。
- 6) 为初学者提供开发套件。
- 7) 有关用户应用的注意事项。

设计者应熟悉与所选 DSP 芯片配套的 C/C++ 语言或汇编语言。

16.1.5.1 内部架构和电气规范

数据手册包括 DSP 芯片的总体信息和详细信息,图 16-10 给出了所选芯片的架构。对于 TMS320F2812 芯片,制造商提供了文献 SPRS174M,即《TMS320F2810, TMS320F2811, TMS320F2812, TMS320C2810, TMS320C2811, TMS320C2812 Digital Signal Processors Data Manual(数字信号处理器数据手册)》,由此,设计者可知道提供了哪些内部硬件功能以及需要哪些更详细的手册。

表 16-3 给出了与 TMS320F2812 相关的一些材料,这些材料对于一个同相降压升压变换器的数字控制器实现非常有用。设计者也可在德州仪器公司网站很容易地找到相关文献。

表 16-3 TMS320F2812 硬件相关材料

名 称	文 献 号
TMS320F2810, TMS320F2811, TMS320F2812, TMS320C2810, TMS320C2811, TMS320C2812 Digital Signal Processors Data Manual	SPRS174M
TMS320x28xx, 28xxx DSP Peripheral Reference guide(Rev. F)	SPRU566F
TMS320x281x System Control and Interrupts Reference Guide(Rev. E)	SPRU078E

(续)

名 称	文 献 号
TMS320x281x Multichannel Buffered Serial Port(McBSP)Reference Guide (Rev. C)	SPRU061C
TMS320x281x Event Manger(EV)Reference Guide(Rev. E)	SPRU065E
TMS320x281x, 28xxx Serial Peripheral Interface(SPI) Rrference Guide (Rev. D)	SPRU059D
TMS320x28xx, 28xxx Enhanced Controller Area Network(eCAN)Refer- ence Guide(Rev. E)	SPRU074E
TMS320x281x Analog-to-Digital Converter (ADC) Reference Guide (Rev. D)	SPRU060D
F2810, F2811, and F2812 ADC Calibration	SPRA989A
TMS320x28xx, 28xxx Serial Communication Interface (SCI) Reference Guide(Rev. B)	SPRU051B
TMS320x28x DSP CPU and Instruction Set Reference Guide(Rev. D)	SPRU430D
TMS320x281x Boost ROM Reference Guide(Rev. C)	SPRU095C
TMS320x281x External Interface(XINTF)Reference Guide(Rev. C)	SPRU067C

注：来源于 Texas Instruments. 2008. Technical documents: C2000™ high performance 32-bit controllers—tools user guide. <http://focus.ti.com/dsp/docs/dpsupporttechdocs.tsp?sectionId=3&tabId=409&techDoc=6&familyId=1406&documentCategoryId=6&toolTypeId=0&viewType=0&toolTypeFlagId=2>.

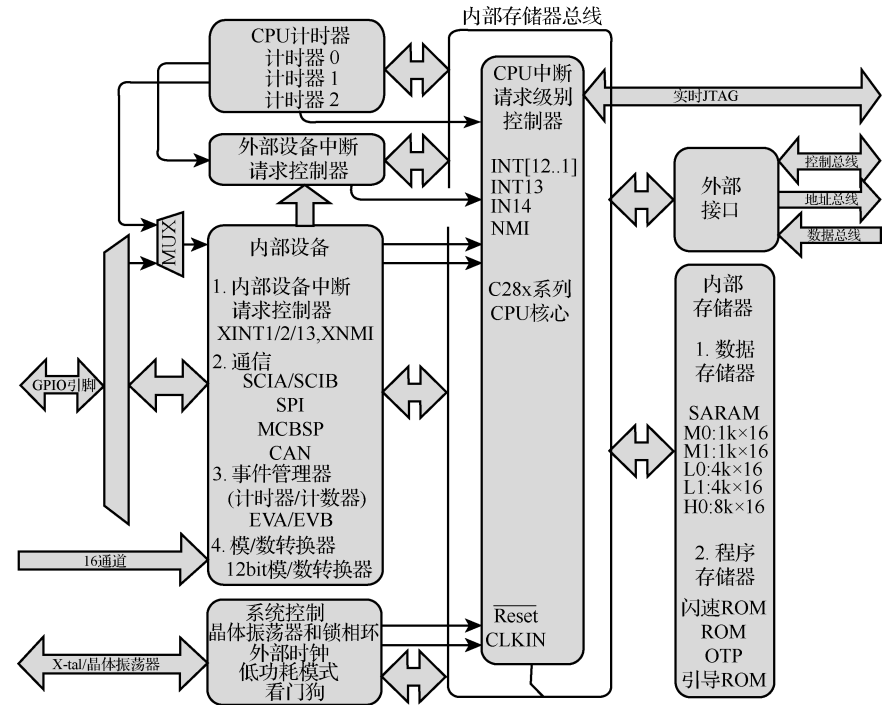


图 16-10 TMS320F281x DSP 的内部总体结构

16.1.5.2 软件开发环境（汇编器、编译器、连接器和程序下载器）

根据所选 DSP 芯片或微处理器的硬件手册，设计者也应该具有足够的软件开发环境材料。一般来说，这些材料包括汇编器、编译器、连接器、程序下载器和统一的开发工具手册。统一的开发工具可帮助用户执行从源代码产生到最终可执行代码的所有过程。对于德州仪器公司生产的 DSP 产品，制造商在 CCS(代码调试器)集成开发环境中提供了统一工具。即使设计者是在统一工具的基础上开发 DSP 芯片的软件，也希望设计者掌握足够的汇编器、编译器、连接器、程序下载器的知识。基于 CCS 的软件开发流程如图 16-11 所示，该流程与其他 DSP 芯片制造商提供的开发工具相似。表 16-4 列出了相关材料。

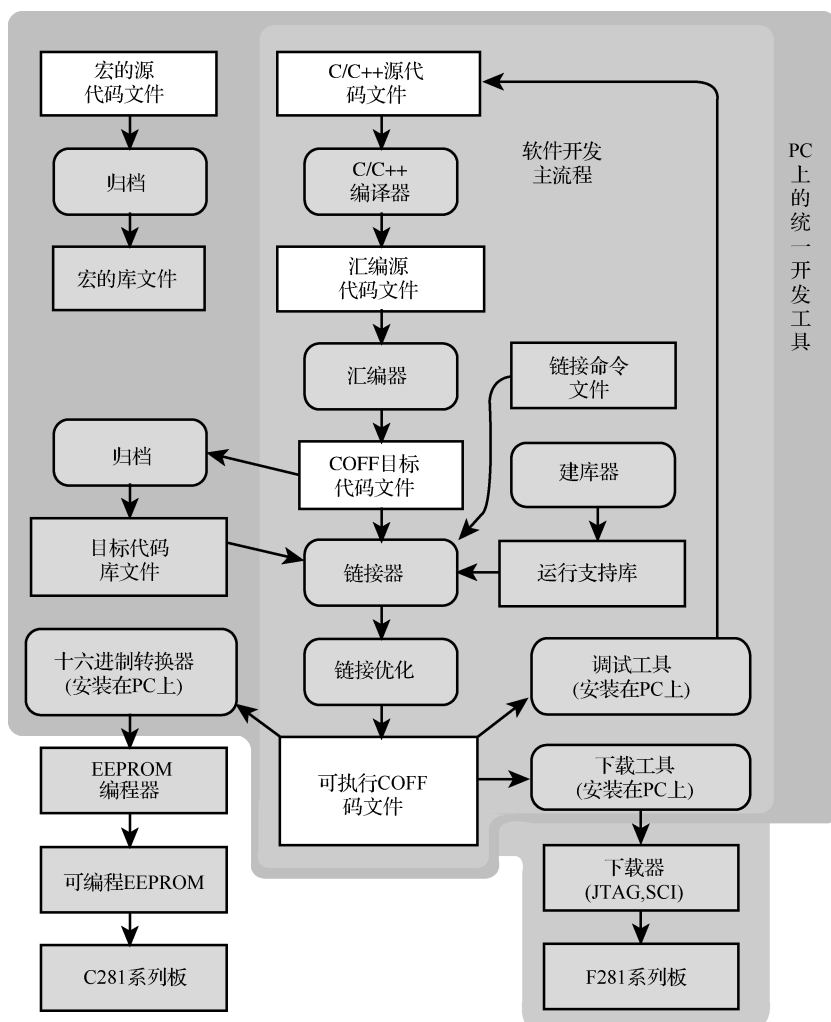


图 16-11 TMS320F281x DSP 软件开发流程

表 16-4 软件开发环境相关的材料^[22]

名 称	文 献 号
Code Composer Studio Development Tools v3.1 Getting Started Guide (Rev. H)	SPRU509H
TMS320C28x Optimizing C/C++ Compiler User's Guide (Rev. C)	SPRU514C
TMS320C28x Assembly Language Tools User's Guide (Rev. C)	SPRU513C
TMS320F29xx SDFlash Serial RS232 Flash Programming Reference Guide	
IQmath Library (A Virtual Floating Point Engine) Module User's Guide	

16.1.5.3 商用 DSP 开发套件

商用 DSP 开发套件对初学者非常有用。该套件为用户提供了具有各种测试引脚/端口的 DSP 板，由此可得到所选 DSP 功能的处理和理解的基本经验。大多数初学者建议使用开发套件来实现一些功能需求。根据系统需求，设计和构建定制的 DSP 板非常有用，但该过程需要经验。根据所提供的功能、成本和下载工具，开发套件也不同。德州仪器公司提供了开发套件的相关信息^[23]。

16.1.5.4 应用注意事项

根据所选的 DSP 芯片或微处理器，制造商提供了大量的应用注意事项来提高产品销售^[24]。应用注意事项涵盖了如电动机控制、通信、图像处理、逆变器/变换器控制、温度控制、电池充电、汽车系统、显示设备控制以及其他大量应用等领域。通常，用户可在芯片制造商的网站上找到这些应用注意事项。具体应用和技术可能不同，但这些应用注意事项会为用户提供有用信息。

16.2 同相降压升压变换器和 DSP 控制板的硬件设计简图

本节将介绍了用 PCB 实现的实际电路图以及相关解释说明。在此假设设计者已对所选 DSP 芯片和软件开发环境都有所了解，另外对控制对象和控制方案也相当熟悉。电路图给出了同相降压升压变换器以及 DSP 芯片与外部电路的连接。外部电路包括模拟信号接口、数字信号接口、电压电源电路、启动模式选择电路、RS232 串口通信电路、串口数/模转换器、串口 EEPROM 以及 JTAG 接口电路。

16.2.1 同相降压升压变换器简图

在 DSP 芯片或微处理器的设计开始是绘制被控对象简图。从图 16-4 和图 16-5 可得到简图。如开关、二极管、电阻、电感和电容等元器件的选择应根据设计者偏好和电路参数^[18]。在实际选择时，设计者需要大量元器件参数，如工作电压/电流/功率，散热，频率特性，开关时间， R 、 L 、 C 值以及成本等。在所提供的简图中，所有参数都应根据设计者的偏好。图 16-12 给出了同相降压升压变换器的简图，其中 G_1 、 G_2 、 v_{in} 、 v_o 和 v_{o_fbk} 分别表示降压开关门信号、升压开

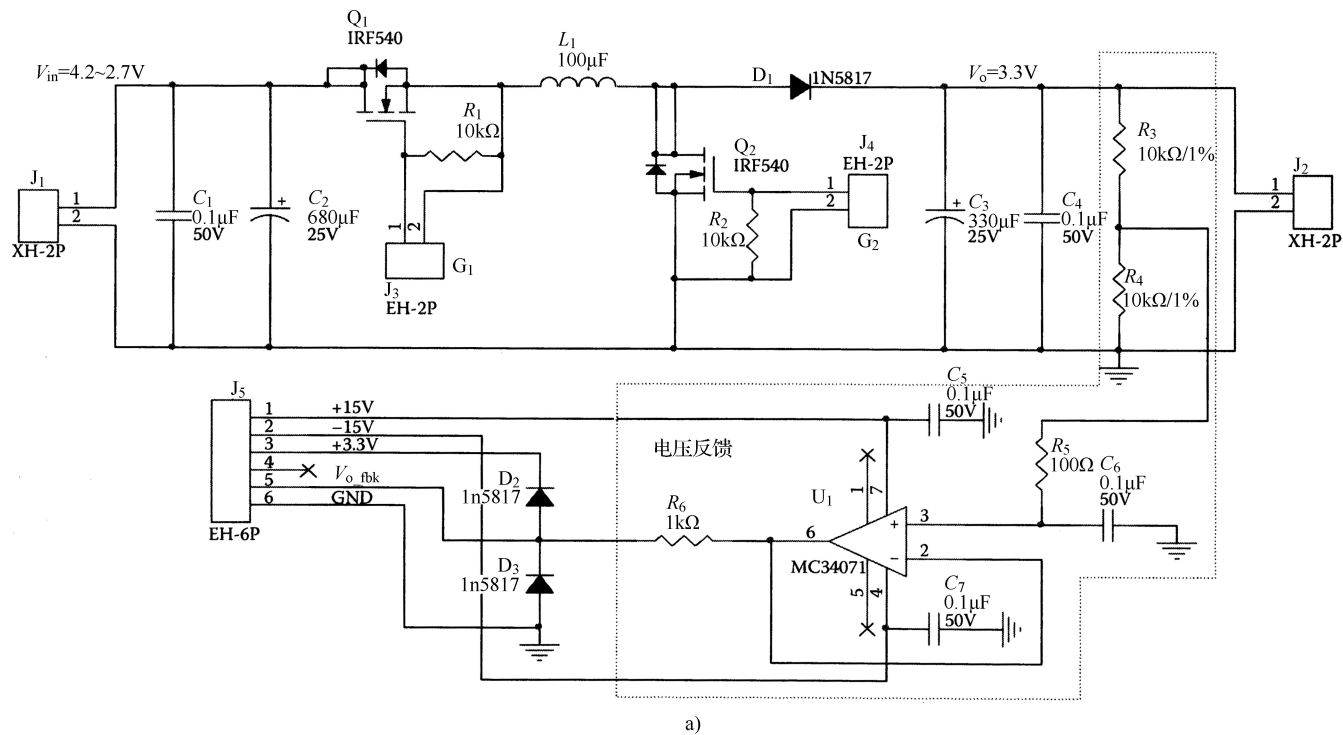
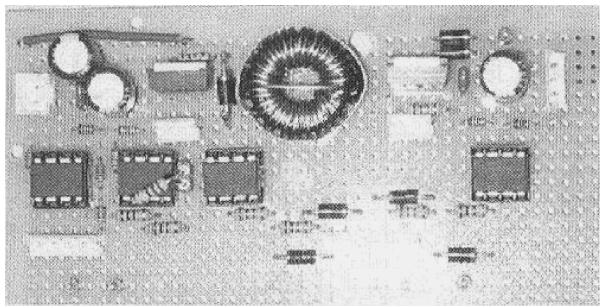


图 16-12 同相降压升压变换器

a) 设计原理图



b)

图 16-12 同相降压升压变换器 (续)

b) 内置转换器

关门信号、变换器输入电压、输出电压和输出电压反馈信号。电路只用于解释说明。

16.2.2 所选 DSP 芯片的连接

图 16-13 给出了 TMS320F2812 DSP 芯片的连接。必须仔细阅读芯片参数表

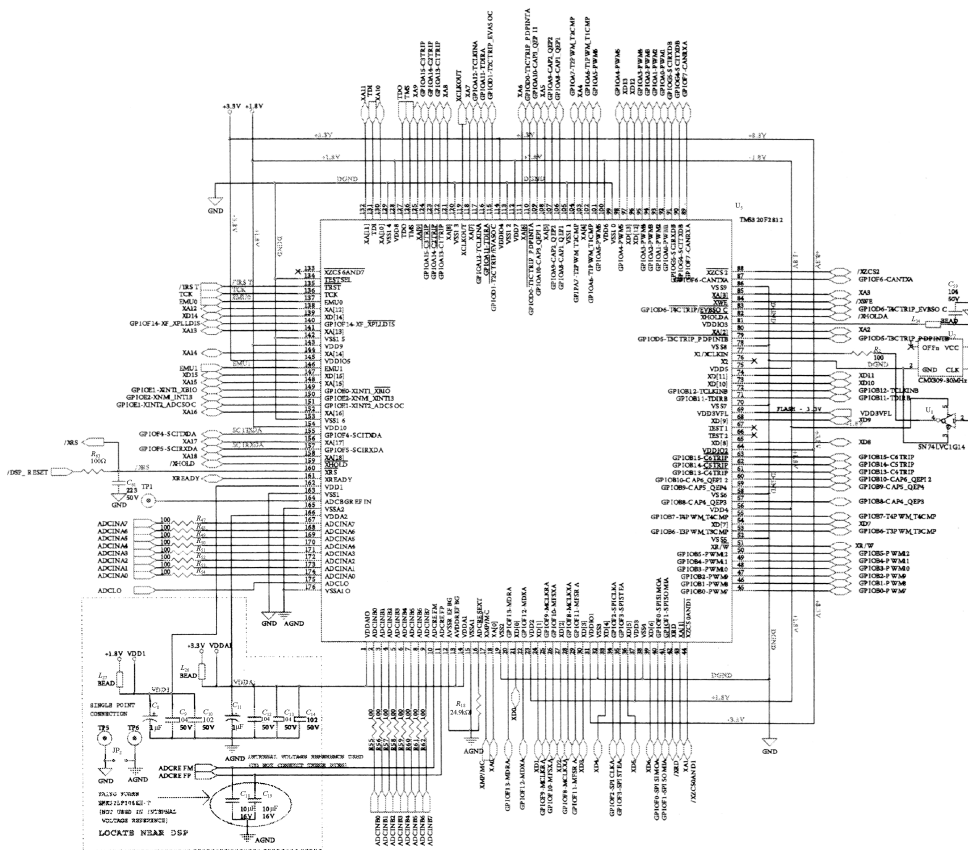


图 16-13 TMS320F2812 DSP 芯片连接

或手册的电气规范, 以保证在最大允许范围内进行正确的信号变换。

16.2.3 模拟和数字信号接口

图 16-14 给出了 DSP 和外部数/模信号之间的接口电路。外部数/模信号由

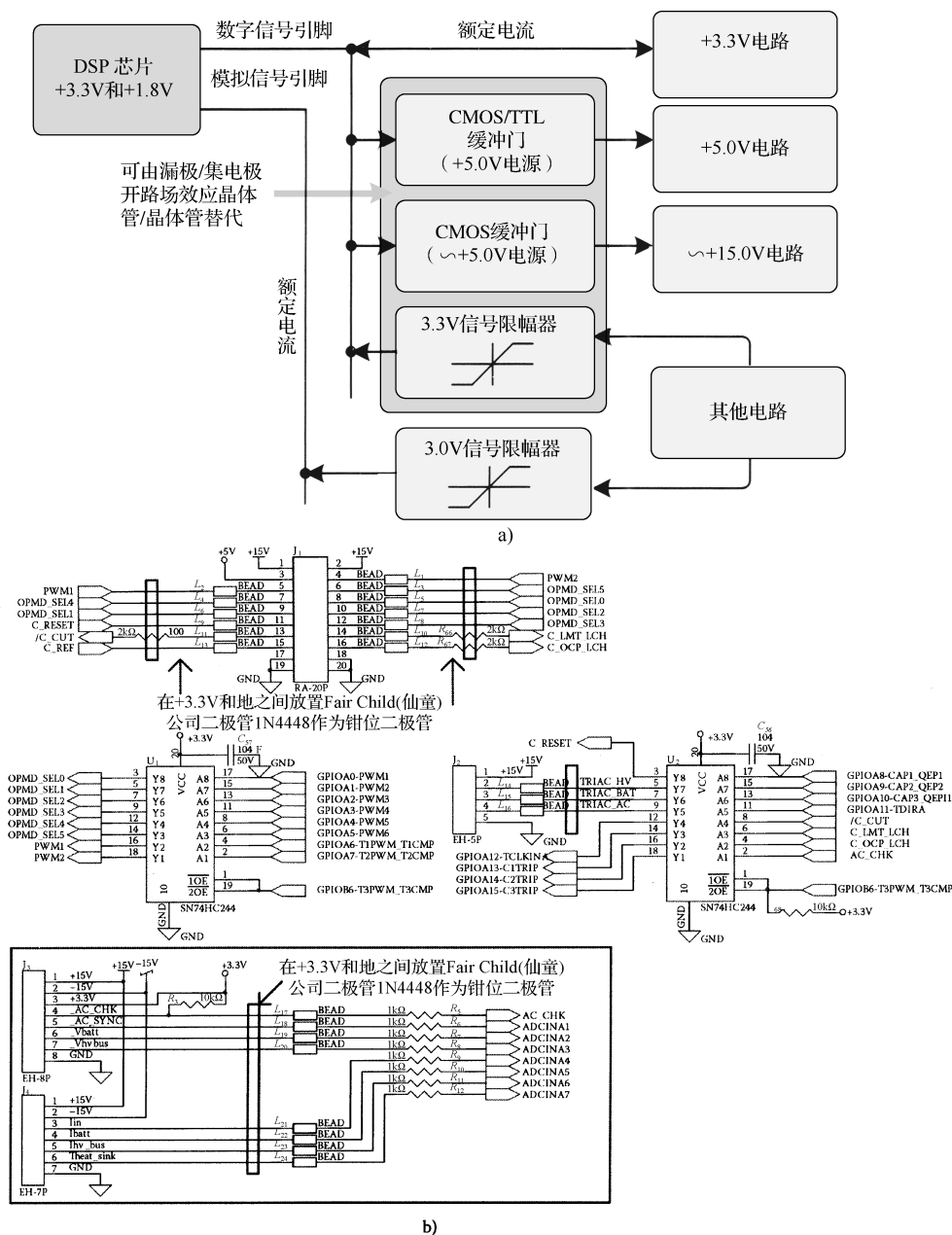


图 16-14 数/模信号接口

a) DSP 芯片与外部电路之间的电子信号接口框图 b) 电路示意图

门控 PWM 信号、门控逻辑控制信号、输出电压反馈信号和低压电源线组成。通过这些电路的滤波功能,对 DSP 芯片进行线路 EMI 和浪涌电压/电流保护。

16.2.4 低压电源和 DSP 芯片复位电路

图 16-15 中所示为 DSP 控制板供电以及为同相降压升压变换器提供辅助电源的电路。供电电压为 +15V、-15V、+5V、+3.3V 和 +1.8V,其中 +15V、-15V 和 +5V 电压的另一个用途是与外部电路接口,如模拟放大器、电流传感器、MOSFET、晶体管和 TTL/CMOS 器件。图 16-15a 是 +15V、-15V 和 +5V 供电的电路,图 16-15b 是 +3.3V 和 +1.8V 的电路为 DSP 芯片供电。根据设计硬件简图,设计者需要完成描述硬件简图中电源线连接的电压图。根据电压图,电路可分为几部分,接口也更清晰。

16.2.5 降压模式选择电路

降压模式选择电路用于在上电后设置 DSP 的操作(见图 16-16)。这个操作包括微处理器或微控制器的模式选择、PLL 模式选择和启动代码操作。微处理器模式/微控制器模式用于决定内部程序存储器的使用。通过使用启动代码,程序选择用户启动代码和用户程序的执行媒介。这些媒介是 SPI、SCI、并行 I/O 端口、H0 SARAM、闪速 ROM 和 OTP ROM,详见参考文献[25]和参考文献[26]。

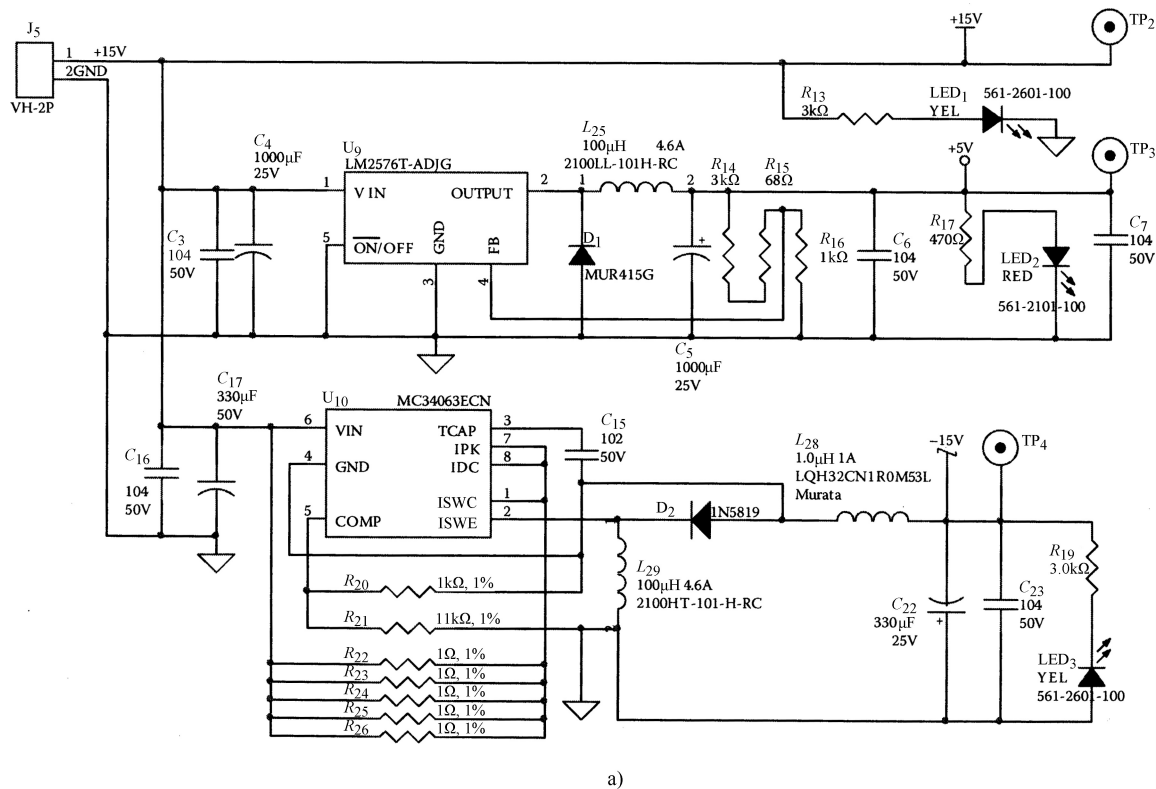
16.2.6 RS232 串口通信电路

基于 RS232 协议的异步串行通信是在数字设备之间传输数据的有效方式之一,尽管通信速度比其他最新通信协议较慢。然而,由于其实现简单,RS232 异步通信仍广泛用于许多应用场合。这里,RS232 串行通信用于监视用户程序的内部操作,是一种调试用户程序的有效方法,即充分利用处理器模拟器。图 16-17 给出了 TMS320x281x DSP 芯片 RS232 通信的简图。

16.2.7 数/模转换器、EEPROM 和 JTAG 端口的串口

数/模转换器用于将数字操作结果转换为模拟信号,这是数字信号处理过程的最后阶段。另外,数/模转换器在实时监视内部计算结果上非常有用。软件开发能够通过观测示波器来跟踪控制程序的计算结果。为在控制系统中存储用户参数,经常使用 EEPROM。没有内部 EEPROM 时,设计者为 DSP 芯片或微处理器增加外部 EEPROM。将数/模转换器和 EEPROM 引入串行接口可减少连接 DSP 芯片和外部设备的导线个数。许多 DSP 芯片和微控制器编程人员基于边界扫描技术用 JTAG 下载和仿真用户程序。为便于软件开发,许多 DSP 芯片和微处理器制造商在其产品上提供了一个 JTAG 端口以及 JTAG 下载器和仿真器。图 16-18 给出了数/模转换器、EEPROM 和 JTAG 的串口简图。

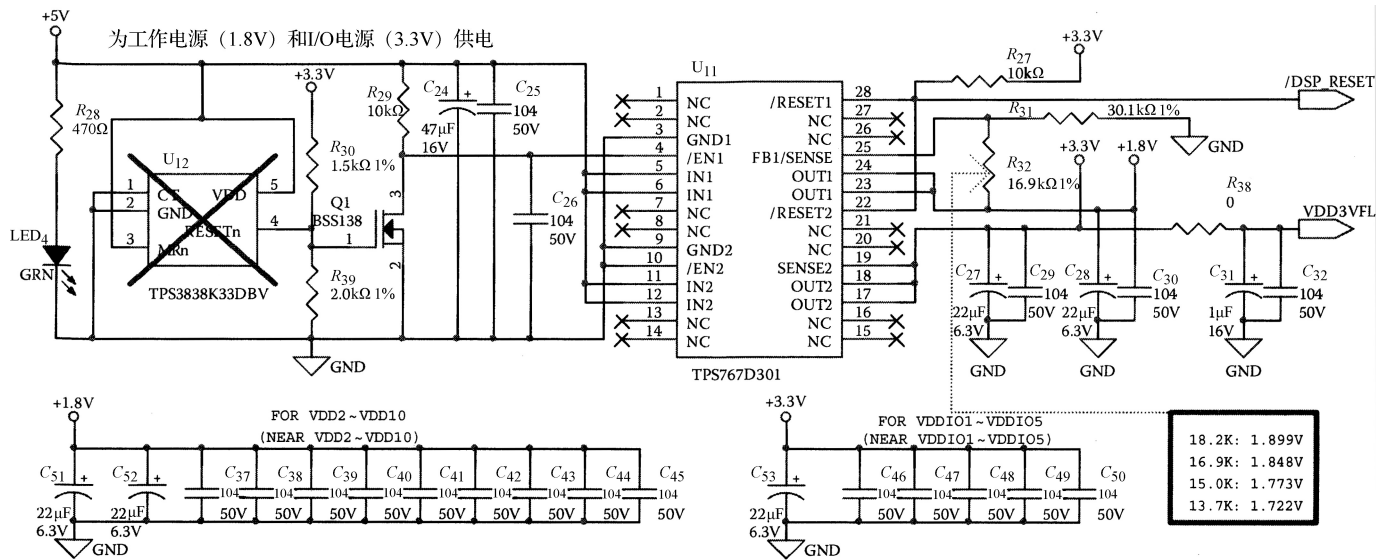
根据图 16-13~图 16-18 所示的简图,自主设计的数字控制器 PCB 如图 16-19 所示。



a)

图 16-15 低压电源电路

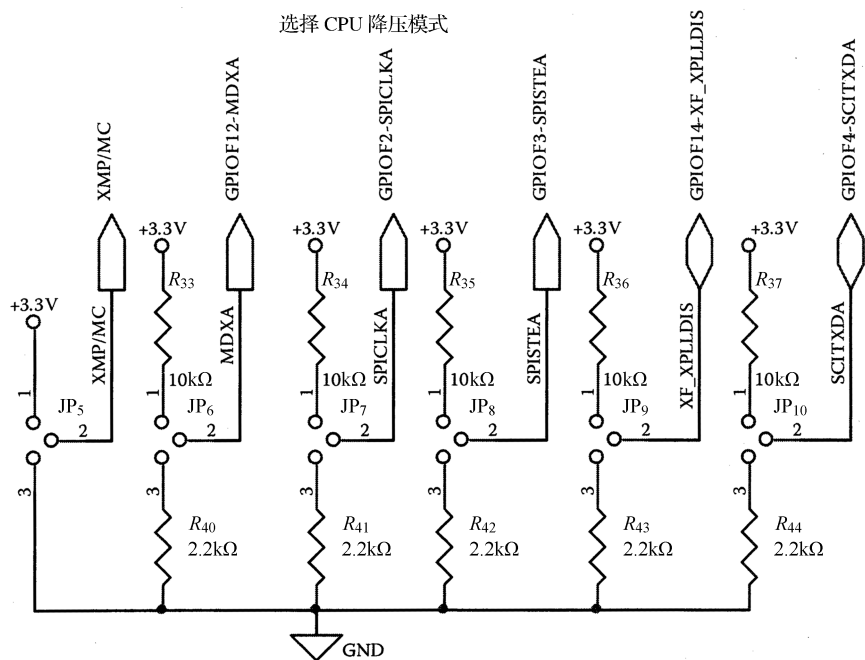
a) +15V、-15V 和 +5V 电源电路



b)

图 16-15 低压电源电路 (续)

b) +3.3V 和+1.8V 电源电路



- 1.根据图16-16b设置跳线和开关
- 2.如果通过SCI-A下载代码，则切换开关使SCITXDA为低电平
- 3.如果执行下载代码，则切换开关使SCITXDA为高电平

a)

模式	SCITXDA	MDXA	SPISTEA	SPICLKA
闪存存储器	1	X	X	X
SPI	0	1	X	X
SCI	0	0	1	1
HO	0	0	1	0
OTP	0	0	0	1
并口	0	0	0	0

PLL 使能/禁用

禁用	XF_XPLLDIS=0
使能	XF_XPLLDIS=1

微处理器/微控制器

微处理器	XMP/MC=1
微控制器	XMP/MC=0

b)

图 16-16 降压模式选择

a) 降压模式选择电路 b) 降压模式选择表

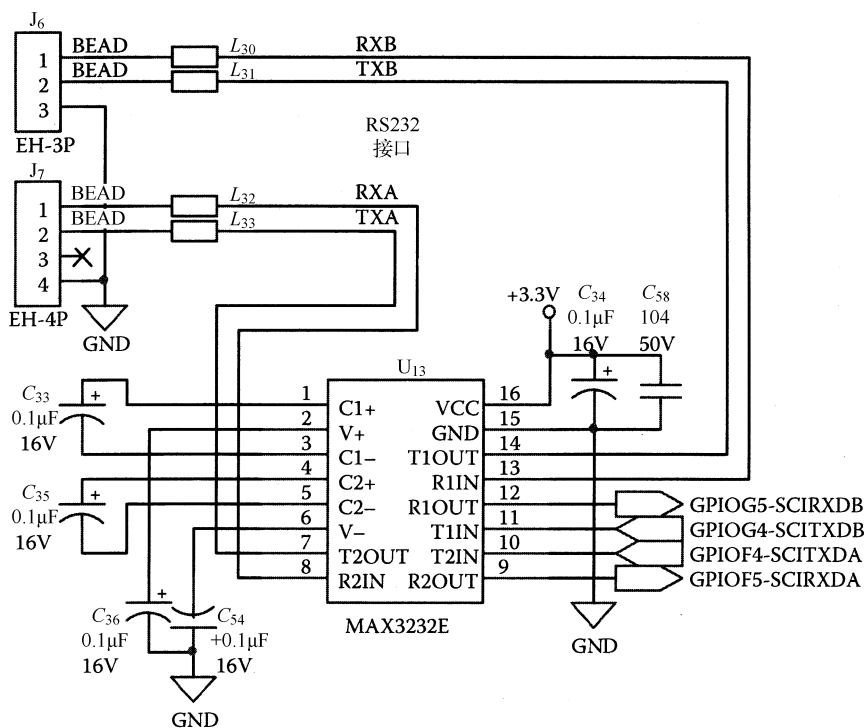


图 16-17 RS232 通信电路

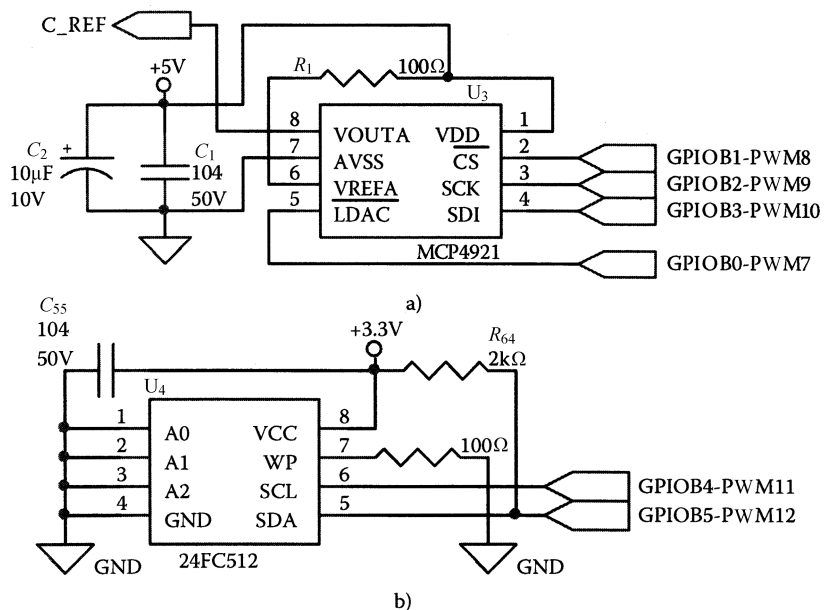


图 16-18 数/模转换器、EEPROM 和 JTAG 端口的串口

a) 数/模转换器串口 b) EEPROM 串口

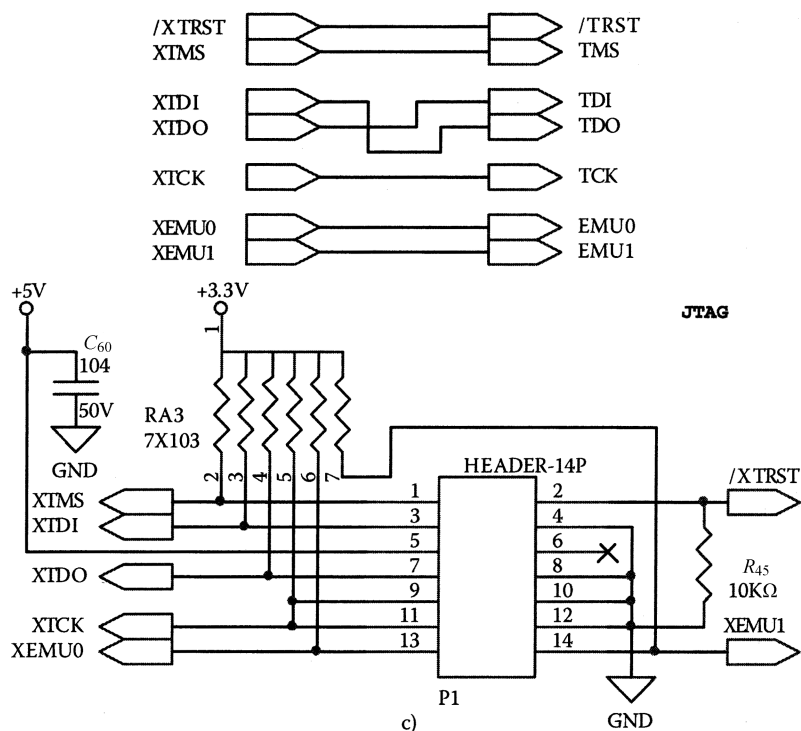
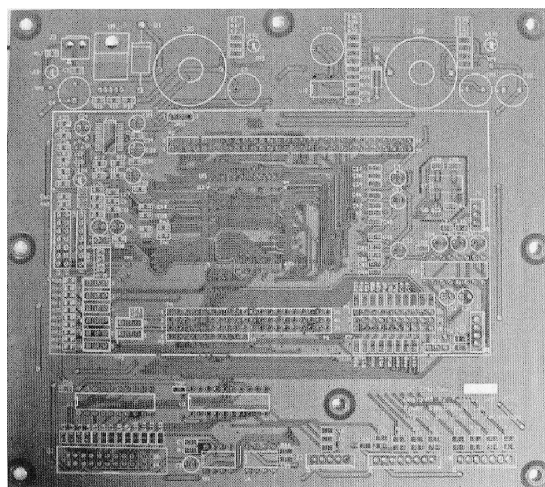


图 16-18 数/模转换器、EEPROM 和 JTAG 端口的串口 (续)

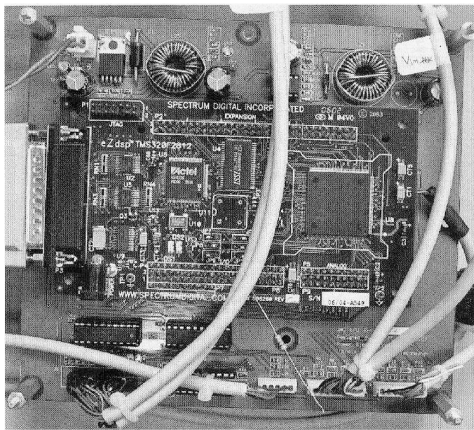
c) JTAG 串口



a)

图 16-19 自主设计的数字控制器 PCB 和具有开发套件的完整控制器

a) 自主设计的数字控制器 PCB



b)

图 16-19 自主设计的数字控制器 PCB 和具有开发套件的完整控制器 (续)

b) 具有开发套件的完整控制器

16.3 控制系统的软件实现

16.3.1 根据功能 (任务) 定义程序模块图

在用户程序中实现功能需求的基本结构如图 16-2 所示, 设计者根据功能需求 (任务) 将整个软件分为几个模块。图 16-20 给出了控制一个同相降压升压变

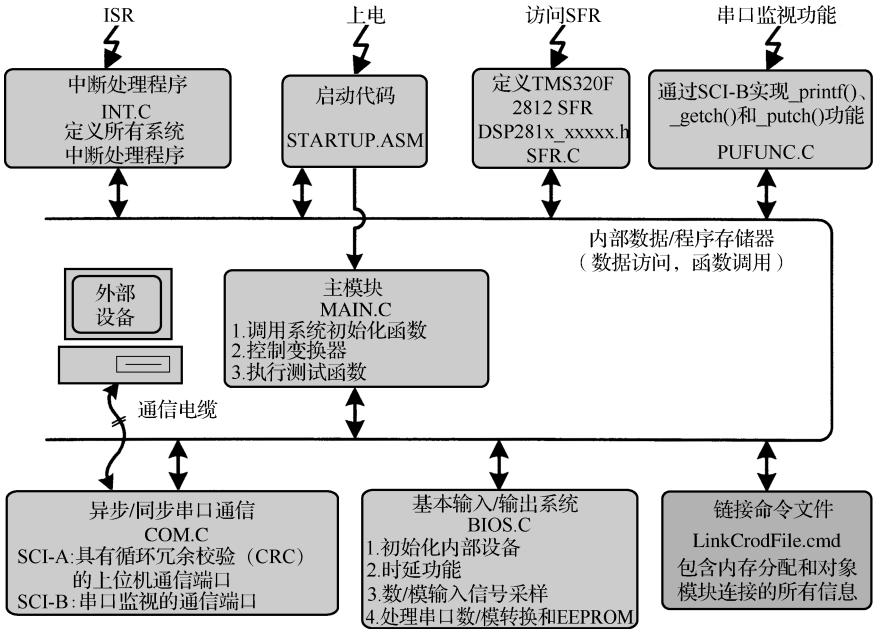
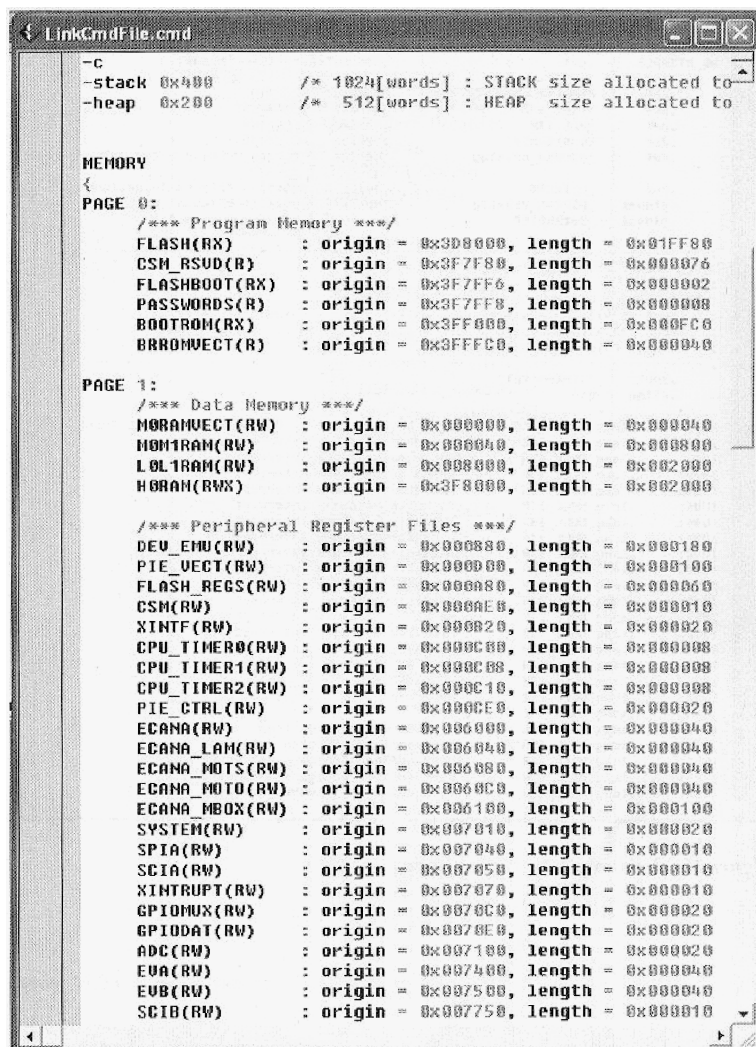


图 16-20 源代码的模块框图

换器的软件模块图。如前所述,设计者需熟悉 C/C++ 编程语言和表 16-4 中软件开发环境的相关材料。下载和使用基本源代码非常有用,如启动代码文件、连接命令文件和 DSP 内部总线的头文件。

16.3.2 连接命令文件

在图 16-11 中,软件开发流程中连接器根据用户给定信息,将所有目标代码模块连接成可执行文件。连接信息在连接命令文件中描述,定义了程序/数据存储器的尺寸和位置,详见参考文献 [22]。图 16-21 给出了统一开发工具上的一部分连接命令文件。



```

LinkCmdFile.cmd
-c
-stack 0x400 /* 1024[words] : STACK size allocated to
-heap 0x200 /* 512[words] : HEAP size allocated to

MEMORY
{
PAGE 0:
    /*** Program Memory ***/
    FLASH(RX) : origin = 0x3D0000, length = 0x01FF00
    CSM_RSUD(R) : origin = 0x3F7F80, length = 0x000076
    FLASHBOOT(RX) : origin = 0x3F7FF0, length = 0x000002
    PASSWORDS(R) : origin = 0x3F7FF0, length = 0x000008
    BOOTROM(RX) : origin = 0x3FF000, length = 0x0000C0
    BRROMVECT(R) : origin = 0x3FFFC0, length = 0x000040

PAGE 1:
    /*** Data Memory ***/
    NORAMVECT(RW) : origin = 0x000000, length = 0x000040
    NORAM(RW) : origin = 0x000040, length = 0x000000
    L0L1RAM(RW) : origin = 0x000000, length = 0x002000
    NORAM(RWX) : origin = 0x3F8000, length = 0x002000

    /*** Peripheral Register Files ***/
    DEV_EMU(RW) : origin = 0x000880, length = 0x000100
    PIE_VECT(RW) : origin = 0x000000, length = 0x000100
    FLASH_REGS(RW) : origin = 0x000880, length = 0x000060
    CSM(RW) : origin = 0x000AE0, length = 0x000010
    XINTF(RW) : origin = 0x000820, length = 0x000020
    CPU_TIMER0(RW) : origin = 0x000C00, length = 0x000008
    CPU_TIMER1(RW) : origin = 0x000C08, length = 0x000008
    CPU_TIMER2(RW) : origin = 0x000C10, length = 0x000008
    PIE_CTRL(RW) : origin = 0x000CE0, length = 0x000020
    ECANA(RW) : origin = 0x006000, length = 0x000040
    ECANA_LAH(RW) : origin = 0x006040, length = 0x000040
    ECANA_MOTS(RW) : origin = 0x006080, length = 0x000040
    ECANA_MOTO(RW) : origin = 0x0060C0, length = 0x000040
    ECANA_MBOX(RW) : origin = 0x006100, length = 0x000100
    SYSTEM(RW) : origin = 0x007010, length = 0x000020
    SPIA(RW) : origin = 0x007040, length = 0x000010
    SCIA(RW) : origin = 0x007050, length = 0x000010
    XINTRUPT(RW) : origin = 0x007070, length = 0x000010
    GPIOMUX(RW) : origin = 0x0070C0, length = 0x000020
    PIODAT(RW) : origin = 0x0070E0, length = 0x000020
    ADC(RW) : origin = 0x007100, length = 0x000020
    EVA(RW) : origin = 0x007400, length = 0x000040
    EUB(RW) : origin = 0x007500, length = 0x000040
    SCIB(RW) : origin = 0x007750, length = 0x000010

```

图 16-21 连接命令文件

16.3.3 启动代码

启动代码是一个为 C/C++ 语言代码执行而准备的汇编语言程序。连接器将启动代码连接到可执行文件中，然后当用户程序在 DSP 芯片上运行时，首先执行启动代码。

启动代码为内部总线、数据存储器 and 中断向量/处理执行几种初始化，然后跳转或调用初始函数，如“main()”，实时运行库或用户程序。在用户级 C/C++ 语言程序中，初始函数是程序起始点。在许多情况下，由软件工具供应商提供启动代码。编程人员可能或根本不用对应用程序的启动代码进行小的改变。一旦启动代码固定，编程人员只能在 C/C++ 语言平台上开发用户应用代码。图 16-22 给出了一个启动代码实例。

```

STARTUP.ASM

JTAGRDX      .set      1           ;JTAG RDX enabled
WD_DISABLE   .set      1           ;set watchdog timer disabled

.def         RESETIV           ;define RESETIV
.def         RESET_ISR         ;define RESET_ISR
.def         NULL_ISR          ;define NULL_ISR
.def         WD_Disable        ;define WD_Disable
.def         _DSP28x_usDelay    ;define _DSP28x_usDelay externally referred

.ref         _c_int00           ;refer to function externally defined
.global      _DSP28x_usDelay    ;declare global function or variables
.global      _SetDBGIER

;-----
; CPU Interrupt Vector Table
;
; 32 interrupt vector addresses - Each 32 Bits long.
; - First 32 bits = 24-bit address of Interrupt Service Routine (ISR).
; - Second 32 Bits executed before transferring control to the ISR.
; - Must be aligned on a 256 boundary.
;-----
.sect        ".intvectbl"
.align      256

RESETIV: .long RESET_ISR    ;Point Reset Vector to C Environment Entry Point
IU01:    .long NULL_ISR     ; Maskable hardware interrupt
IU02:    .long NULL_ISR     ; Maskable hardware interrupt
IU03:    .long NULL_ISR     ; Maskable hardware interrupt
IU04:    .long NULL_ISR     ; Maskable hardware interrupt
IU05:    .long NULL_ISR     ; Maskable hardware interrupt
IU06:    .long NULL_ISR     ; Maskable hardware interrupt
IU07:    .long NULL_ISR     ; Maskable hardware interrupt
IU08:    .long NULL_ISR     ; Maskable hardware interrupt
IU09:    .long NULL_ISR     ; Maskable hardware interrupt
IU10:    .long NULL_ISR     ; Maskable hardware interrupt
IU11:    .long NULL_ISR     ; Maskable hardware interrupt
IU12:    .long NULL_ISR     ; Maskable hardware interrupt
IU13:    .long NULL_ISR     ; Maskable hardware interrupt
IU14:    .long NULL_ISR     ; Maskable hardware interrupt
IU15:    .long NULL_ISR     ; LOGINT
IU16:    .long NULL_ISR     ; RTOSINT
IU17:    .long NULL_ISR     ; Reserved
IU18:    .long NULL_ISR     ; NMI
IU19:    .long NULL_ISR     ; Illegal instruction trap
IU20:    .long NULL_ISR     ; User defined Software Interrupt
IU21:    .long NULL_ISR     ; User defined Software Interrupt
IU22:    .long NULL_ISR     ; User defined Software Interrupt
IU23:    .long NULL_ISR     ; User defined Software Interrupt
  
```

图 16-22 启动代码示例

16.3.4 定义特殊功能寄存器的头文件和模块

如图 16-10 所示, DSP 芯片或微控制器的内部架构具有特殊功能寄存器, 与总线设备对应, 如模/数转换器、定时器/计数器、数字 I/O 端口、通信端口、中断服务请求屏蔽等。特殊功能寄存器 (SFR) 指定或确定内部总线设备的详细操作。因此, 无论何时需要内部总线, 为具体使用 SFR, 编程人员都需查找相关硬件手册^[21,26]。为便于编程, 软件开发工具提供商给出了一些定义 SFR 的头文件和 C/C++ 语言代码文件。编程人员只需将这些文件包含、编译和连接到其他模块即可。无论何时需要进入某一 SFR, 只需给 SFR 赋值来设置相应的总线设备。图 16-23 给出了软

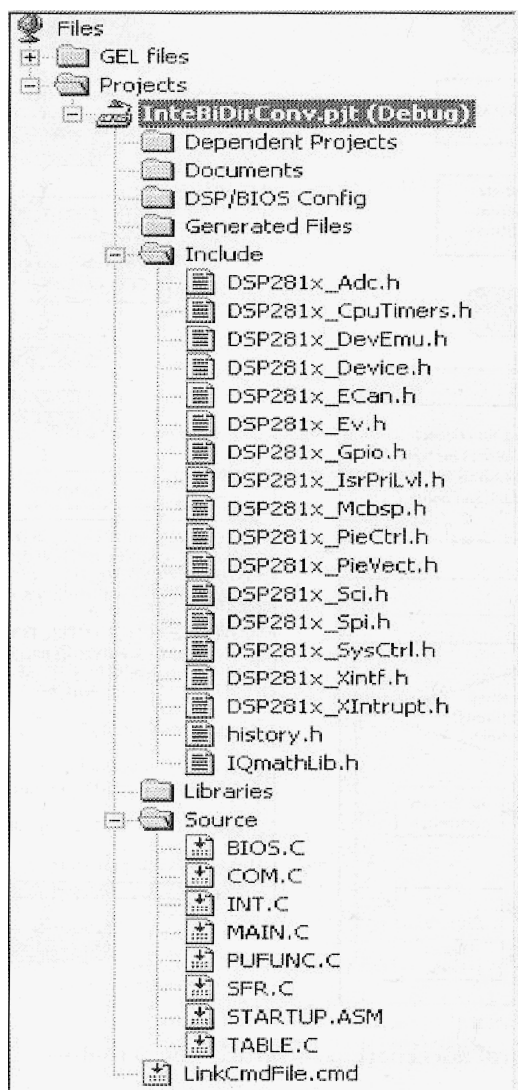


图 16-23 头文件和源文件模块

件开发工程的文件，其中 DSP281x_ xxxxxxxxx.h 和 SFR.C 文件包含 SFR 的定义。

16.3.5 控制器控制流程图的构建

已讨论过预安装文件，如连接命令文件、启动代码文件和 SFR 相关文件。同时理解这些文件，编程人员需根据实际模块和函数名建立控制流程图。如图 16-3 所示，DSP 或微控制器的数字信号处理过程是基于通过定时中断服务请求的控制程序的周期执行的。通过为定时器/计数器相关的 SFR 赋予一个正确的计数值，使能定时器/计数器操作和中断请求处理来设置时间间隔（采样时间）。参考文献[26-28]对设置 TMS320F2812 的内部定时器/计数器十分有用。图 16-24 给出了一个构建用户程序的控制程序流程图的实例。

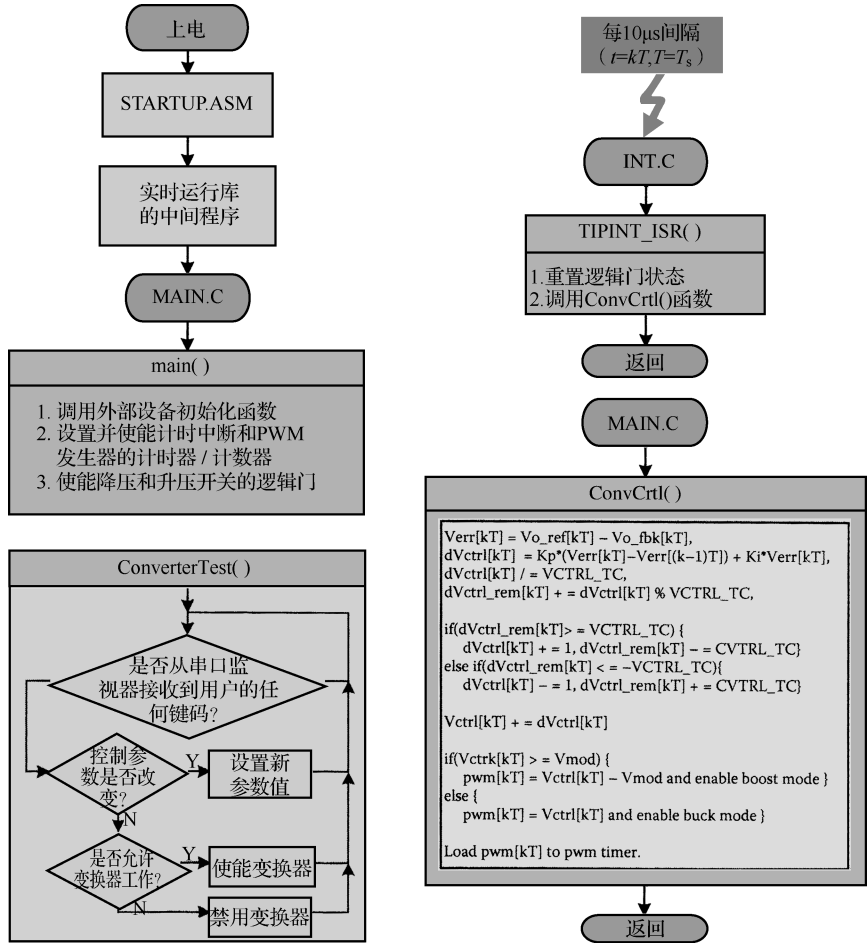


图 16-24 控制程序流程图

16.3.6 同相降压升压变换器的编译源代码

为理解图 16-24 所示的流程图，本节将介绍图 16-20 和图 16-23 中所示一些

文件的主程序, 这些文件是 BIOS.C、COM.C、INT.C、MAIN.C 和 PU-FUNC.C。这些程序只是编译取决于编程人员偏好的源代码的例程。另外, 德州仪器公司提供了许多为编程人员提供参考的有关内部总线和应用的实例程序。

A.MAIN.C

```
void main(void) {
//-----
//--- 初始化 GPIO端口的方向寄存器和数据寄存器 ---
//--- 设置所有GPIO端口为输入端口,防止执行器 ---
//--- 激活 ---
//-----
    callow(); //受保护的寄存器访问允许
    GPADIR.all = 0x0000;
    GPBDIR.all = 0x0000;
    GPDDIR.all = 0x0000;
    GPEDIR.all = 0x0000;
    GPFDIR.all = 0x0000;
    GPGDIR.all = 0x0000;
    GPADAT.all = 0xFFFF;
    GPBDAT.all = 0xFFFF;
    GPDDAT.all = 0xFFFF;
    GPEDAT.all = 0xFFFF;
    GPFDAT.all = 0xFFFF;
    GPGDAT.all = 0xFFFF;
    edis(); //受保护的寄存器访问禁止

    InitPeripherals(); //通过调用每个初始化函数,使得外部设备初始化为默认状态

    enEN_244(); //SN74HC244 使能

    setPWM1Freq(SW_FREQ); //PWM1 频率设为 100kHz
    setPWM1Duty(10); //PWM1占空比设为 10使得 ADCSEQ1开始转换
    enPWM1(); //允许 PWM1 操作
    enPWM1Timer(); //允许 PWM1 计时器工作
    enPWM1out(); //允许 PWM1 输出

    GATEMD = NULL_MD; //
    setGATEMD(GATEMD); //门控逻辑禁止: 所有开关关断
    rstGateOut(); //G1_O ~ G6_O 禁止, 清除内部锁存
    enGateOut(); //启用 G1_O ~ G6_O
    setC_REF(10000); //设C_REF为10.000[A]

    ConverterTest(); //变换器测试
}

void ConverterTest(void) {
int Vo_volt = 0, Vo_fbk = 0, Vo_max = 0;
    PrintMsg(msg_ConverterTest);
    while(1) {
        if(key_fg) { //是否通过串口监视器从用户接收到任何键码?
            switch(_getch()) {
                case '1': if(CONVERTER_EN) {
                            _printf("Disable converter first!!!\n"); }
                            else {
                                _printf("Mode 1 selected.\n");
                                IBCCTRL_MD = IBCCTRL_MD1; }
                            break;
                case '2': if(CONVERTER_EN) {
                            _printf("Disable converter first!!!\n"); }
                            else {
                                _printf("Mode 2 selected.\n");
                                IBCCTRL_MD = IBCCTRL_MD2; }
                            break;
                case '3': if(CONVERTER_EN) {
                            _printf("Disable converter first!!!\n"); }
                            else {
                                _printf("Mode 3 selected.\n");
                                IBCCTRL_MD = IBCCTRL_MD3; }
                            break;
                case 'c': DISCON_CMP_EN ^= 1;
                            if(DISCON_CMP_EN) _printf("Discontinuity compensation enabled...\n");
                            else _printf("Discontinuity compensation disabled...\n");
            }
        }
    }
}
```

```

        break;
    case 'l': LNR_CMP_EN ^= 1;
        if(LNR_CMP_EN) _printf("Linearized compensation enabled...\n");
        else _printf("Linearized compensation disabled...\n");
        break;
    case 's': if(!CONVERTER_EN) {
        _printf("Converter enabled...\n");
        CONVERTER_EN = 1; }
        else { _printf("Converter disabled...\n");
        CONVERTER_EN = 0; }
        break;
    case '+': if(IBCCTRL_MD == IBCCTRL_MD1 || IBCCTRL_MD == IBCCTRL_MD3) {
        if(Vbatt_volt + 5 < VBATT_LMT) {
            Vbatt_volt += 5;
            SetADC_ref(Vbatt_volt, VBATT_MAX, &Vbatt_ref);
        }
        }
        else if(IBCCTRL_MD == IBCCTRL_MD2) {
            if(Vhv_volt + 5 < VHV_LMT) {
                Vhv_volt += 5;
                SetADC_ref(Vhv_volt, VHV_MAX, &Vhv_ref);
            }
        }
        break;
    case '-': if(IBCCTRL_MD == IBCCTRL_MD1 || IBCCTRL_MD == IBCCTRL_MD3) {
        if(Vbatt_volt >= 5) {
            Vbatt_volt -= 5;
            SetADC_ref(Vbatt_volt, VBATT_MAX, &Vbatt_ref);
        }
        }
        else if(IBCCTRL_MD == IBCCTRL_MD2) {
            if(Vhv_volt >= 5) {
                Vhv_volt -= 5;
                SetADC_ref(Vhv_volt, VHV_MAX, &Vhv_ref);
            }
        }
        break;
    case 'e': enGateOut(); _printf("%s", msg_ConverterTest[11]); break;
    case 'r': rstGateOut(); _printf("%s", msg_ConverterTest[12]); break;
    case 'x': CONVERTER_EN = 0; _printf("%s", msg_ConverterTest[13]); return;
    case 'd': break;
    default: _printf("Invalid key pressed\n");
        PrintMsg(msg_ConverterTest);
        break;
}
if(IBCCTRL_MD == IBCCTRL_MD1 || IBCCTRL_MD == IBCCTRL_MD3) {
    Vo_volt = Vbatt_volt;
    Vo_fbk = Vbatt_fbk;
    Vo_max = VBATT_MAX;
}
else if(IBCCTRL_MD == IBCCTRL_MD2) {
    Vo_volt = Vhv_volt;
    Vo_fbk = Vhv_fbk;
    Vo_max = VHV_MAX;
}
_printf("%d: %d: %d: %d: %d\n", Vo_volt, GetVoltAmp(Vo_fbk, Vo_max), Ictrl, Iref, Vctrl);
}
}

//-----
//---
//---控制非反相降压升压变换器
//---
//-----

#define VCTRL_TC3 2560

nline void NIBCCtrl(void) {
ong dPID;
nt Verr, quot, Vbnd, VltH;

Vbatt_fbk = SampleADCRESULT2(Vbatt_fbk); //利用平均滤波器对ADCRESULT2采样
Vhv_fbk = SampleADCRESULT3(Vhv_fbk); //利用平均滤波器对ADCRESULT3采样

//--- 变换器禁用时 ---
if(!CONVERTER_EN) {
    Ictrl = 0;
    Iref = 0;
    Vctrl = 0;
    Verr1 = Verr2 = 0;
    rem_sum1 = 0;
    GATEMD = NULL_MD;
    setGATEMD(GATEMD);
    goto CtrlEnd;
}
}

```

```

//--- 电压控制产生 Ictrl 信号 ---
Verr = Vhv_ref - Vhv_fbk;

dPID = (long)Verr * V_GAIN + (long)(Verr - Verr1) * 100;
dPID = (long)Verr * V_GAIN;
quot = (int)(dPID / VCTRL_TC3);
rem_sum1 += (int)(dPID % VCTRL_TC3);
if (rem_sum1 > VCTRL_TC3) [29]
else if(rem_sum1 < -VCTRL_TC3) { quot--; rem_sum1 += VCTRL_TC3; }
Vctrl += quot;

if (Vctrl > BUCK_PWM_MAX + BOOST_PWM_MAX) Vctrl = BUCK_PWM_MAX + BOOST_PWM_MAX;
else if(Vctrl < PWM_LTH) Vctrl = PWM_LTH;
Verr2 = Verr1;
Verr1 = Verr;

//--- 允许断续补偿时 ---
Vbnd = PWM_FULL - 2;
Vlth = PWM_LTH + 2;

//--- 根据工作模式设置PWM值和门控逻辑 ---
if(Vctrl <= Vbnd) {
    TICMPR = Vctrl; // 在下一个T1PR IRQ时重载PWM输出值和效应
    GATEMD = BUCK_MD1;
}
//--- 升压 ---
else {
    TICMPR = Vctrl - Vbnd + Vlth; // 在下一个T1PR IRQ时重载PWM输出值和效应
    GATEMD = BOOST_MD1;
}
}
//--- 结束控制 ---
CtrlEnd;;
}

```

B.BIOS.C

```

//-----
// InitPeripherals() :
//-----
// 该函数初始化外部设备为默认状态。
// 调用每个外部设备的默认化函数。
// 该函数应在启动时或软复位时执行
//-----
void InitPeripherals(void) {

    disable(); // 禁用所有CPU级中断
    InitDevEmu(); // 在revC之前F2812/F2810TMX采样, 需要初始化
    // 对于Rev C及其之后不再需要初始化
    DisWatchDog(); // 禁用看门狗
    InitPLL(0xA); // PLLCR 初始化为0xA: CLKIN(30MHz) x 10 / 2 = 150MHz
    InitPeriphCLK(); // 初始化高速/低速外部设备时钟
    InitInterrupt(); // 初始化PIE控制寄存器:屏蔽所有PIE和CPU中断请求

    //-----
    //--- 为 InitFlash()函数复制 "RamFuncs" 部分 ---
    //-----
    MemCopy(&RamFuncsLoadStart, &RamFuncsLoadEnd, &RamFuncsRunStart);
    InitFlash(); // 初始化闪存ROM控制寄存器

    #if DSP28_F2812
    InitXIntf(); // 初始化外部接口为默认状态
    #endif

    //-----
    //--- 初始化GPIO控制系统 ---
    //-----
    InitGPIO(); // 初始化GPIO端口为已知状态
    InitInputSignal(); // 初始化数/模输入信号
    InitOutputSignal(); // 初始化数/模输出信号

    //-----
    //--- 设置CPU计时器 0、1和2 ---
    //-----
    InitCPUTimer(); // 初始化CPU计时器为默认状态
    //--- 设置计时器0为通用计时器, 并允许PIE中断请求 ---
    SetCPUTimer(0, 500); // 设置CPU计时器0的间隔为500μs
    enTINT0_PHP(); // 允许CPU计时器0的外部设备级中断请求
    setACK1(); // 设置INT1组的中断请求响应
    enINT1(); // 允许INT1组的CPU级中断响应请求
}

```



```

//--- 设置计时器1为通用计时器 ---
// SetCPUTimer(1, 100); //设置CPU计时器1的间隔为500μs
// enINT13(); //允许INT13组的CPU级中断请求响应

//--- 设置计时器2为通用计时器与外部控制器通信 ---
// SetCPUTimer(2, 20); //设置CPU计时器2的间隔为500μs
// enINT14(); //允许INT14组的CPU级中断请求响应

//-----
//--- 设置SCI-A、SICI-B为一般UART操作 ---
//-----
InitSCI(); //初始化SCI外部设备为默认状态

//--- SCI A : 与外部控制器通信 ---
SetSCIUART(SCI_A, BD_38400, DATA_8BIT | IDLE_MD | LPBK_DIS | PRTY_DIS | ODD_PRTY | STOP_1BIT);
enSCIA_RXD(); //使能 SCIA RX
enSCIA_TXD(); //使能 SCIA TX
rstSCIA_RTX(); //复位和释放 SCIA RTX 通道
rstSCIA_TXFFPNT(); //复位和释放 SCIA TX FIFO 指针
rstSCIA_RXFFPNT(); //复位和释放 SCIA RX FIFO 指针
enSCIRXINTA_SRC(); //在中断源使能 SCIA RXINT
enSCITXINTA_SRC(); //在中断源使能 SCIA TXINT
disSCIRXFFINTA_SRC(); //在中断源屏蔽 SCIA RXFFINT
disSCITXFFINTA_SRC(); //在中断源屏蔽 SCIA TXFFINT
enSCIRXINTA_PHP(); //在外部设备级使能 SCIA RX IRQ
enSCITXINTA_PHP(); //在外部设备级使能 SCIA TX IRQ

//--- SCI B : 用于串口监视器调试 ---
SetSCIUART(SCI_B, BD_115200, DATA_8BIT | IDLE_MD | LPBK_DIS | PRTY_DIS | ODD_PRTY | STOP_1BIT);
enSCIB_RXD(); //使能 SCIB RX
enSCIB_TXD(); //使能 SCIB TX
rstSCIB_RTX(); //复位和释放 SCIB RTX 通道
rstSCIB_TXFFPNT(); //复位和释放 SCIB TX FIFO 指针
rstSCIB_RXFFPNT(); //复位和释放 SCIB RX FIFO 指针

enSCIRXINTB_SRC(); //在中断源使能 SCIB RXINT
enSCITXINTB_SRC(); //在中断源使能 SCIB TXINT
disSCIRXFFINTB_SRC(); //在中断源屏蔽 SCIB RXFFINT
disSCITXFFINTB_SRC(); //在中断源屏蔽 SCIB TXFFINT
enSCIRXINTB_PHP(); //在外部设备级使能SCIB RX-IRQ
enSCITXINTB_PHP(); //在外部设备级使能SCIB TX-IRQ
setACK9(); //在外部设备级设置INT9组的IRQ
enINT9(); //允许CPU级的INT9组IRQ

//-----
//--- 初始化SPI外部设备为默认状态 ---
//-----
InitSPI();

//-----
//--- 初始化McBSP外部设备为默认状态 ---
//-----
InitMcBSP();

//-----
//--- 初始化A/D转换器 ---
//-----
InitADC(); //初始化A/D转换器外部设备为默认状态
StartADCSEQ(); //以级联模式启动A/D转换器SEQ
enADCSEQINT_SRC(); //在中断源允许A/D转换器SEQ1 IRQ
enADCINT_PHP(); //在外部设备级允许A/D转换器IRQ
setACK1(); //设置INT1组IRQ
enINT1(); //在CPU级允许INT1组IRQ

//-----
//--- 初始化 eCAN ---
//-----
InitCAN(); //初始化eCAN外部设备为默认状态

//-----
//--- 初始化事件管理器 ---
//-----
InitEV(); //初始化事件管理器外部设备为默认状态

disT1(); //允许T1 操作
disT1CMP(); //允许T1 比较操作
disT1CMPOE(); //允许T1 比较输出

```

```

disT2();           //禁止T2 操作
disT2CMP();        //禁止T2 比较操作
disT2CMPOE();      //禁止T2 比较输出

enT1PINT_SRC();    //在中断源允许T1周期IRQ
enT1PINT_PHP();    //在外部设备级允许T1周期IRQ

enT2PINT_SRC();    //在中断源屏蔽T2周期IRQ
enT2PINT_PHP();    //在外部设备级屏蔽T2周期IRQ

setACK2();         //设置INT2组IRQ
setACK3();         //设置INT3组IRQ
enINT2();          //在CPU级允许INT2组IRQ
enINT3();          //在CPU级允许INT3组IRQ
enable();          //在CPU级允许所有CPU IRQ
}

C.COM.C

//-----
// InitSCI() : 该函数初始化 SCI(s) 为已知状态
//-----
void InitSCI(void) {

    uint BRR;
//-----
//---初始化 SCI-A:
//-----
//--- SCICCR :控制寄存器通信 ---
SCIACCR.bit.SCICHAR = 7; //0 :数据长度=SCICHAR+[bit]

//1 :
//2 :
SCIACCR.bit.ADDRIDLE_MODE = 0; //3 : 0(RS 232 模式下的空闲线), 1(处理器下的地址位)
SCIACCR.bit.LOOPBKENA = 0; //4 : 测试 禁止 (0)/ 使能 (1)
SCIACCR.bit.PARITYENA = 0; //5 : 奇偶校验 禁止 (0)/ 使能 (1)
SCIACCR.bit.PARITY = 0; //6 : 奇偶校验位 偶校验 (0)/ 奇校验 (1)
SCIACCR.bit.STOPBITS = 0; //7 : 停止校验位 1 bit(0)/2 bit (1)

//--- SCICTL1 : 控制寄存器1 ---
SCIACTL1.bit.RXENA = 0; //0 : RX 禁止 (0)/ 使能 (1)
SCIACTL1.bit.TXENA = 0; //1 : TX 禁止 (1)/ 使能 (1)
SCIACTL1.bit.SLEEP = 0; //2 : 睡眠模式 禁止 (0)/ 使能 (1)
SCIACTL1.bit.TXWAKE = 0; //3 : TX 唤醒模式 未使用 (0)/使用 (1)
//4 : 保留
SCIACTL1.bit.SWRESET = 1; //5 : 软件复位 复位 (0)/ 释放 (1)
SCIACTL1.bit.RXERRINTENA = 0; //6 : RX错误 IRQ 禁止 (0)/ 使能 (1)
//7 : 软件复位

//--- SCI波特率选择寄存器 ---
BRR = (uint)(LOSPDCLK / (38400 * 8) - 1); //默认波特率为 38400 bit/s
SCIAHBAUD = BRR & 0xFF00; //SCIHBAUD:波特率(高位)寄存器: 使用高8位
SCIALBAUD = BRR & 0x00FF; //SCILBAUD:波特率(低位)寄存器: 使用低8位

//--- SCIACTL2 :控制寄存器2 ---
SCIACTL2.bit.TXINTENA = 0; //0 : TX IRQ 禁止 (0)/ 使能 (1)
SCIACTL2.bit.RXBKINTENA = 0; //1 : RX/BRK IRQ 禁止 (0)/ 使能 (1)
//2 : 保留
//3 : 保留
//4 : 保留
//5 : 保留
//6 : TX 传输缓存不为空 (0) / 为空 (1)
//7 : TX 数据缓存标志未准备好 (0) / 已准备好 (1)

//---接收状态寄存器 ---
//0 : 保留
//1 : 接收器唤醒检测标志位 否 (0)/是 (1)
//2 : 奇偶校验错误标志位 无误 (0)/ 有误 (1)
//3 : 溢出错误标志位 无误 (0)/ 有误 (1)
//4 : 帧错误标志位 无误 (0)/ 有误 (1)
//5 : 中断检测标志位 未中断 (0)/ 已中断 (1)
//6 : 从SCI_RXBUF标志位 否 (0)/ 是 (1)
//7 : 接收器错误标志位 无误 (0)/ 有误 (1)

```

```

//--- 接收器模拟缓存寄存器:8 bit    ---
// SCIRXEMU = 0x0000;
//---接收数据缓存器    ---
// SCIRXBUF.bit.RXDT = 0x00;          //0~7:接收数据字节 (8 bit)
//                                     //8~13:保留
// SCIRXBUF.bit.SCIFPPE = 0;          //14 : FIFO模式下SCIPPE错误 : 有误(1)/ 无误(0)
// SCIRXBUF.bit.SCIFFFE = 0;          //15 : FIFO模式下SCIPPE错误 : 有误(1)/ 无误(0)
//--- 发送数据缓存器:8 bit    ---
// SCITXBUF = 0x00;

//--- FIFO发送寄存器    ---
// SCIAFFTX.bit.TXFFILIL = 0;          //0~4: TX FIFO IRQ级
// SCIAFFTX.bit.TXFFIENA = 0;          //5 : TX FIFO IRQ 禁止(0)/使能(1)
// SCIAFFTX.bit.TXINTCLR = 0;          //6 :清除 TX FIFO INT 标志位 无(0)/清除(1)
// SCIAFFTX.bit.TXFFINT = 0;          //7 : TX FIFO IRQ 标志位 否(0)/是(1)
// SCIAFFTX.bit.TXFFST = 0;          //8~12: FIFO 状态: 00000 - 发送 FIFO为空
//                                     //00001 - 发送 FIFO是1个字
//                                     //00010 - 发送 FIFO是2个字
//                                     //00011 - 发送 FIFO是3个字
//                                     //0xxxx - 发送FIFO具有x个字
//                                     //10000 - 发送FIFO具有16个字
// SCIAFFTX.bit.TXFIFOXRESET = 0;      //13 :复位TX FIFO指针(0)/TX FIFO重使能(1)
// SCIAFFTX.bit.SCIFFENA = 0;          //14 :SCI FIFO增强禁用(0)/使能(1)
// SCIAFFTX.bit.SCIRST = 0;           //15 :SCI复位RX/TX通道(0)/RTX通过SCI FIFO恢复(1)

//--- FIFO 接收寄存器    ---
// SCIAFFRX.bit.RXFFIL = 0;           //0~4: RX FIFO 中断请求级
// SCIAFFRX.bit.RXFFIENA = 0;          //5 : RX FIFO 中断请求 禁用(0)/使能(1)
// SCIAFFRX.bit.RXFFINTCLR = 0;        //6 :清除 TX FIFO IRQ 标志位 无(0)/清除(1)
// SCIAFFRX.bit.RXFFINT = 0;          //7 : RX FIFO IRQ 标志位 否IRQ(0)/是(1)
// SCIAFFRX.bit.RXFIFST = 0;          //8~12: FIFO 状态: 00000 - 接收FIFO为空
//                                     //00001 - 接收FIFO是1个字
//                                     //00010 - 接收FIFO是2个字
//                                     //00011 - 接收FIFO是3个字
//                                     //0xxxx - 接收FIFO是x个字
//                                     //10000 - 接收FIFO是16个字
// SCIAFFRX.bit.RXFIFOXRESET = 0;      //13 : RX FIFO复位(0)/RX FIFO重使能(1)
// SCIAFFRX.bit.RXFFOVRLR = 0;         //14 : 清除RX FIFO溢出 无(0)/清除(1)
// SCIAFFRX.bit.RXFFOVF = 0;          //15 : RX FIFO溢出 否(0)/溢出(1)

//--- FIFO 控制寄存器    ---
// SCIAFFCT.bit.FFTXDLY = 10;          //0~7: FIFO传输延时(0~255个SCI时钟周期)
//                                     //8~12:保留
// SCIAFFCT.bit.CDC = 0;               //13 : 自动波特率模式 禁用(0)/使能(1)
// SCIAFFCT.bit.ABDCLR = 0;            //14 : 自动波特率清除 无(0)/清除(1)
// SCIAFFCT.bit.ABD = 0;               //15 : 自动波特率检测 不完全(0)/完全(1)

//--- FIFO 优先级控制    ---
// SCIAPRI.bit.FREE = 0;
// SCIAPRI.bit.SOFT = 1;
//                                     //0~2:保留
//                                     //3 :自由模拟挂起模式
//                                     //4 :软件模拟挂起模式
//                                     //(00-挂起立即停止)
//                                     //(10-停止前完成当前接收发送队列)
//                                     //(X1-不论是是否挂起,继续SCI操作)
//                                     //5~7:保留

//-----
//--- 初始化 SCI-B:
//-----
//--- SCICCR : 控制寄存器通信    ---
// SCIBCCR.bit.SCICHR = 7;          //0:数据长度=SCICHR+1bit
//                                     //1:
//                                     //2:
// SCIBCCR.bit.ADDRIDLE_MODE = 0;      //3:0(RS232模式下的空闲线),1(多处理器下的地址位)
// SCIBCCR.bit.LOOPBKENA = 0;          //4:测试禁用(0)/使能(1)
// SCIBCCR.bit.PARITYENA = 0;          //5:奇偶校验禁用 (0)/使能(1)
// SCIBCCR.bit.PARITY = 0;             //6:奇偶校验位 偶校验 (0)/奇校验(1)
// SCIBCCR.bit.STOPBITS = 0;           //7:停止位:1 bit (0)/2 bit(1)

//--- SCICTL1: 控制寄存器 1 ---
// SCIBCTL1.bit.RXENA = 0;            //0: RX 禁用(0)/使能(1)
// SCIBCTL1.bit.TXENA = 0;            //1: TX 禁用(1)/使能(1)
// SCIBCTL1.bit.SLEEP = 0;            //2:睡眠模式 禁用(0)/使能(1)
// SCIBCTL1.bit.TXWAKE = 0;           //3:TX唤醒模式 未使用(0)/已使用(1)

```

```

SCIBCTL1.bit.SWRESET      = 1;
SCIBCTL1.bit.RXERRINTENA = 0;

//--- SCI波特率选择寄存器 ---
BRR = LOSPDCLK / (38400 * 8) - 1;
SCIBHBAUD = BRR & 0xFF00;
SCIBLBAUD = BRR & 0x00FF;

//--- SCIACTL2:控制寄存器 2 ---
SCIBCTL2.bit.TXINTENA      = 0;
SCIBCTL2.bit.RXBKINTENA    = 0;

//
// SCIBCTL2.bit.TXEMPTY = 1;
// SCIBCTL2.bit.TXRDY = 1;

//--- 接收状态寄存器

//
// SCIBRXST.bit.RXWAKE = 0;
// SCIBRXST.bit.PE      = 0; ---
// SCIBRXST.bit.OE      = 0;
// SCIBRXST.bit.FE      = 0;
// SCIBRXST.bit.BRKDTC  = 0;
// SCIBRXST.bit.RXRDY   = 0;
// SCIBRXST.bit.RXERROR = 0;

//--- 接收器模拟缓存寄存器:8 bit
// SCIBRXEMU = 0x0000;

//--- 接收数据缓存寄存器 ---
// SCIBRXBUF.bit.RXDT = 0x00;

//
// SCIBRXBUF.bit.SCIFFPE = 0;
// SCIBRXBUF.bit.SCIFFFE = 0;

//--- 发送数据缓存寄存器:8 bit ---
// SCIBTXBUF = 0x00;

//--- FIFO 发送寄存器 ---
SCIBFFTX.bit.TXFFILIL = 0;
SCIBFFTX.bit.TXFFIENA = 0;
SCIBFFTX.bit.TXINTCLR = 0;
// SCIBFFTX.bit.TXFFINT = 0;
// SCIBFFTX.bit.TXFFST = 0;

SCIBFFTX.bit.TXFIFOXRESET = 1;
SCIBFFTX.bit.SCIFFENA      = 0;
SCIBFFTX.bit.SCIIRST       = 0;

//--- FIFO 接收寄存器 ---
SCIBFFRX.bit.RXFFIL = 0;
SCIBFFRX.bit.RXFFIENA = 0;
SCIBFFRX.bit.RXFFINTCLR = 0;
// SCIBFFRX.bit.RXFFINT = 0;
// SCIBFFRX.bit.RXFFST = 0;

SCIBFFRX.bit.RXFIFOXRESET = 0;
SCIBFFRX.bit.RXFFOVRCCLR = 1;
// SCIBFFRX.bit.RXFFOVF = 0;

//--- FIFO 控制寄存器 ---
SCIBFFCT.bit.FFTXDLY = 10;

SCIBFFCT.bit.CDC      = 0;
SCIBFFCT.bit.ABDCCLR = 0;
SCIBFFCT.bit.ABD      = 0;

```

//4: 保留
//5: 软件复位 复位(0)/释放(1)
//6: RX错误IRQ 禁用(0)/使能(1)
//7: 保留

// 默认波特率为15200bit/s
//SCIHBAUD: 波特率(高位)寄存器:高8位使用
//SCILBAUD: 波特率(低位)寄存器:低8位使用

//0: TX IRQ 禁用(0)/使能(1)
//1: RX/BRK IRQ 禁用(0)/使能(1)
//2: 保留
//3: 保留
//4: 保留
//5: 保留
//6: TX传输缓存器不为空(0)/为空(1)
//7: TX传输缓存器标志未准备好(0)/准备好(1)

//0: 保留
//1: 接收器唤醒检测标志位 否(0)/是(1)
//2: 奇偶校验错误标志位 无误(0)/有误(1)
//3: 溢出错误标志位 无误(0)/有误(1)
//4: 帧错误标志位 无误(0)/有误(1)
//5: 中断检测标志位 不中断(0)/中断(1)
//6: 从SCIRXBUF读数据准备好标志位 否(0)/是(1)
//7: 接收错误标志位 无误(0)/有误(1)

//0 ~ 7 接收数据字节 (8 bit) //8 ~ 13: 保留
//14 :FIFO模式下SCIFE错误:有误(1)/无误(0)
//15 :FIFO模式下SCIFE错误:有误(1)/无误(0)

//0 ~ 4: TX FIFO IRQ 级
//5 : TX FIFO IRQ 禁用(0)/使能(1)
//6 : 清除 TX FIFO INT标志位 无(0)/清除(1)
//7 : TX FIFO IRQ标志位 否(0)/是(1)
//8 ~ 12: FIFO 状态: 00000 - 发送FIFO为空
// 00001 - 发送FIFO具有1个字
// 00010 - 发送FIFO具有2个字
// 00011 - 发送FIFO具有3个字
// 0xxxx - 发送FIFO具有x个字
// 10000 - 发送FIFO具有16个字
//13 : 复位TX FIFO指针(0)/TX FIFO重使能(1)
//14 : SCI FIFO增强禁用(0)/使能(1)
//15 : SCI复位RX/TX通道(0)/RTX通过SCI FIFO恢复(1)

//0 ~ 4: RX FIFO中断请求级
//5 : RX FIFO 中断 禁用(0)/使能(1)
//6 : 清除 TX FIFO IRQ 标志位 无(0)/清除(1)
//7 : RX FIFO IRQ标志位 否IRQ(0)/是(1)
//8 ~ 12: FIFO 状态: 00000 - 接收FIFO为空
// 00001 - 接收FIFO具有1个字
// 00010 - 接收FIFO具有2个字
// 00011 - 接收FIFO具有3个字
// 0xxxx - 接收FIFO具有x个字
// 10000 - 接收FIFO具有16个字
//13 :RX FIFO复位(0)/RX FIFO重使能(1)
//14 :清除 RX FIFO 溢出 无(0)/清除(1)
//15 :RX FIFO 溢出 无(0)/溢出(1)

//0 ~ 7: FIFO 发送延时(0~255个SCI时钟周期)
//8 ~ 12: 保留
//13 : 自动波特率模式 禁用(0)/使能(1)
//14 : 自动波特率清除 无(0)/清除(1)
//15 : 自动波特率检测 不完全(0)/完全(1)

```

//--- FIFO 优先级控制 ---
SCIBPRI.bit.FREE = 0;          //0~2:保留
SCIBPRI.bit.SOFT = 1;          //3 :自由
                                //4 :软件模拟挂起模式
                                //(00-挂起立即停止)
                                //(10-停止前完成当前接收/发送队列)
                                //(X1-无论是否挂起,继续SCI操作)
                                //5~7:保留
}

//-----
//--- 设置SCI进行UART操作
//-----
void SetSCIUART(uchar SCI_NO, ulong BAUD_RATE, uchar MODE) {
uint BRR;

BRR = (uint)(LOSPDCLK / (BAUD_RATE * 8) - 1); //默认波特率为115200 bit/s

if(SCI_NO == SCI_A) {
    SCIBCCR.all = MODE;          //数据长度|地址模式|返回|奇偶校验|奇偶校验位|停止位
    SCIBHBAUD = BRR & 0xFF00;    //SCIHBAUD:波特率(高位)寄存器:高8位使用
    SCIBLBAUD = BRR & 0x00FF;    //SCILBAUD:波特率(低位)寄存器:低8位使用
}
else if(SCI_NO == SCI_B) {
    SCIBCCR.all = MODE;          //数据长度|地址模式|返回|奇偶校验|奇偶校验位|停止位
    SCIBHBAUD = BRR & 0xFF00;    //SCIHBAUD:波特率(高位)寄存器:高8位使用
    SCIBLBAUD = BRR & 0x00FF;    //SCILBAUD:波特率(低位)寄存器:低8位使用
}
}

```

D.INT.C

```

//--- EV-A ---
interrupt void T1PINT_ISR(void) {
    setGATEMD(GATEMD);          //设置变换器工作模式
    PWM2 = 1;                    //设置PWM1同步时钟
    ConvCtrl();                  //IBC 电压/电流控制方法
    PWM2 = 0;
    rstT1PINT_PHP();             //在外部设备级复位T1PINT IRQ
    setACK2();                    //设置INT2组IRQ
}

```

E.PUFUNC.C

```

//-----
//--- 通过SCI-B UART发送一个字符---
//-----
char _putch(char ch) {
    GTIMER1 = 10;
    GTIMER1_FG = 0;
    while(!SCIBCTL2.bit.TXRDY) { //检查TX数据缓存是否准备在10ms内
        if(GTIMER1_FG)           //返回0x00表明数据没有发送
            return 0x00;
    }
    SCIBTXBUF = ch;              //返回发送数据表明发送成功
    return ch;
}

//-----
//--- 通过SC-B UART接收一个字符---
//-----
char _getch(void) {
    if(key_fg)                   //检查数据是否准备好从SCIRX BUF读取
        key_val = key_code;      //返回接收数据
    else                          //返回0x00
        key_val = 0x00;
    key_fg = 0;
    return key_val;
}

//-----
//--- printf() via SCI-B ---
//-----
void _printf(char *form, ...) {

```

```

char buff[128];
int i, j;
va_list  argptr;

    va_start(argptr, form);
    vsprintf(buff, form, argptr);
    j = strlen(buff);
    for(i = 0; i < j; i++)  _putch(buff[i]);
    va_end(argptr);
}

//-----
//--- 等待键入串行键码 ---
//-----
void _waitkey(char key) {

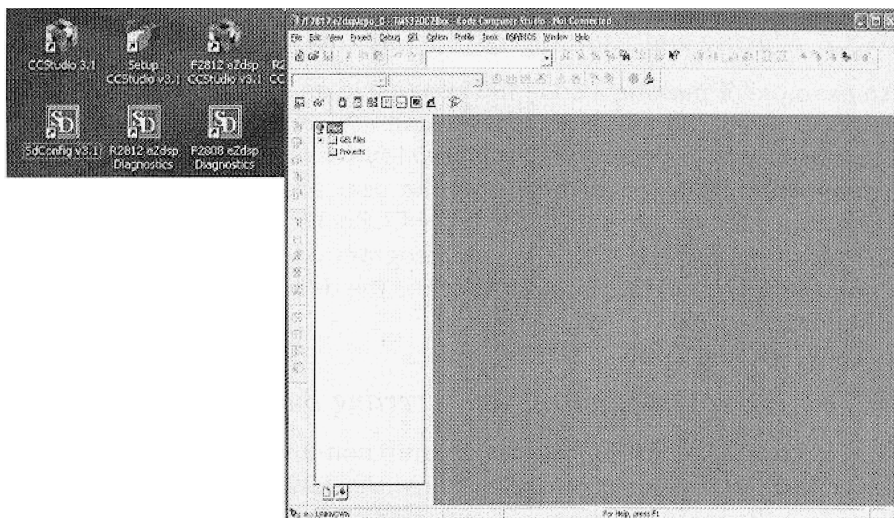
char ch;

    while(1) {
        if(key_fg) {
            ch = _getch();
            if(key >= 'A' && key <= 'Z')    key += 'a' - 'A';
            if(ch >= 'A' && ch <= 'Z')    ch += 'a' - 'A';
            if(ch == key) break;
        }
    }
}

```

16.3.7 可执行代码文件的注释和执行

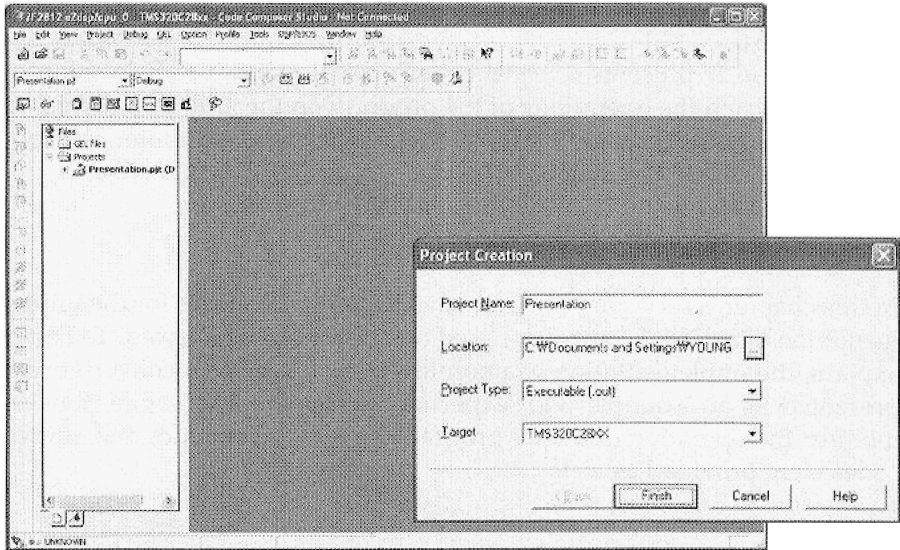
本节将给出一个在 TMS320F2812 上可执行的代码文件实例。软件开发环境是由德州仪器公司提供的 CCS v3.10，为下载用户程序，采用 CCS v3.10 的 F28xx 片上闪存存储器编程即插模块。在 TMS320F2812 DSP 芯片上下载和运行用户程序的步骤如图 16-25a～图 16-25i 所示。详细使用请见参考文献 [29]。



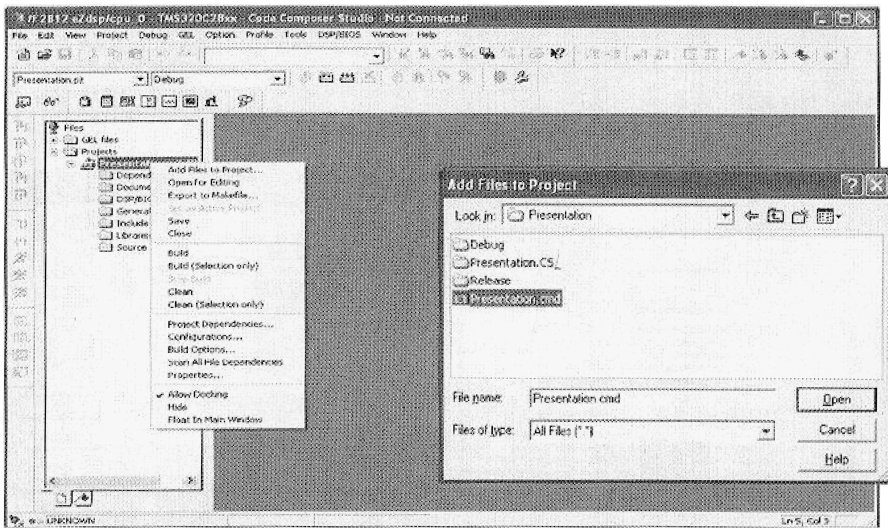
a)

图 16-25 TMS320F2812 DSP 片上用户程序代码的注释与执行

a) 运行 CCSv 3.10



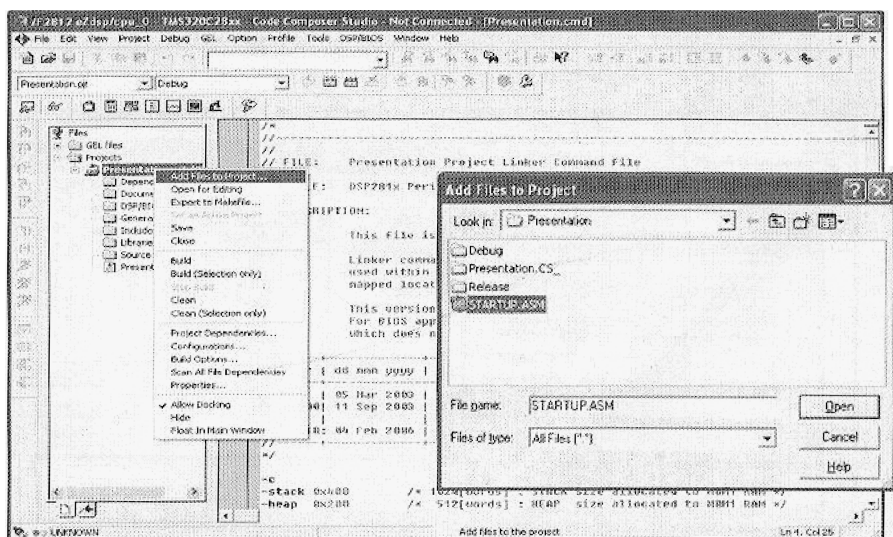
b)



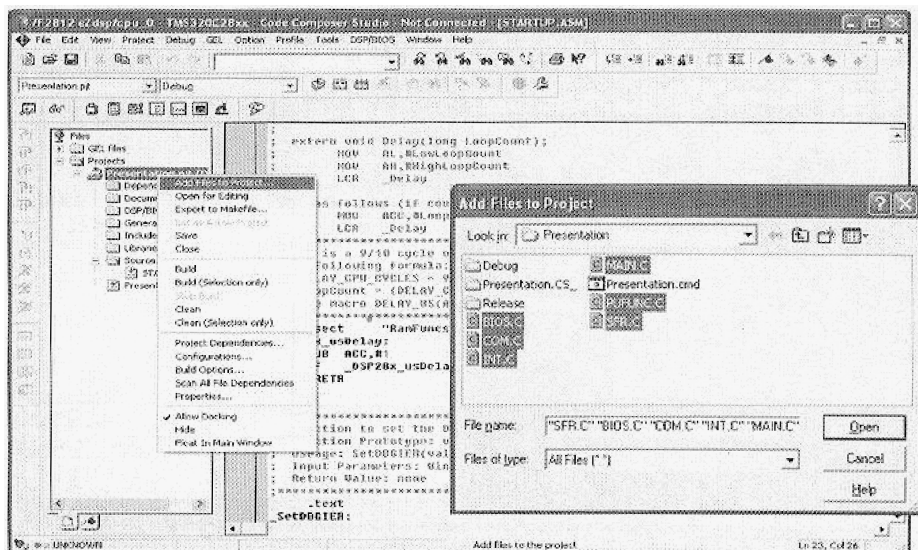
c)

图 16-25 TMS320F2812 DSP 片上用户程序代码的注释与执行 (续)

b) 选择工程→新建 c) 在工程树中添加链接命令文件



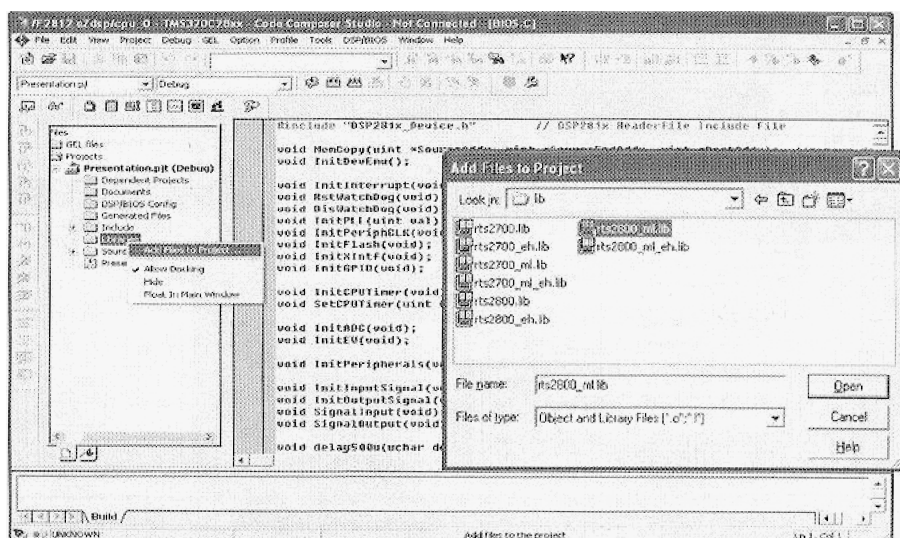
d)



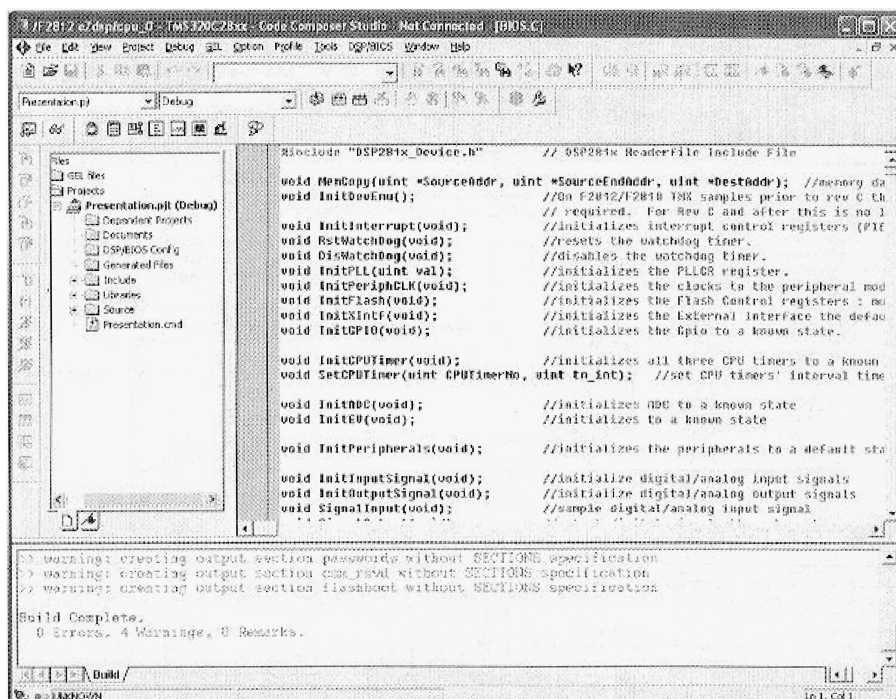
e)

图 16-25 TMS320F2812 DSP 片上用户程序代码的注释与执行 (续)

d) 在工程树中添加启动代码 e) 在工程树中添加用户 C/C++ 源文件



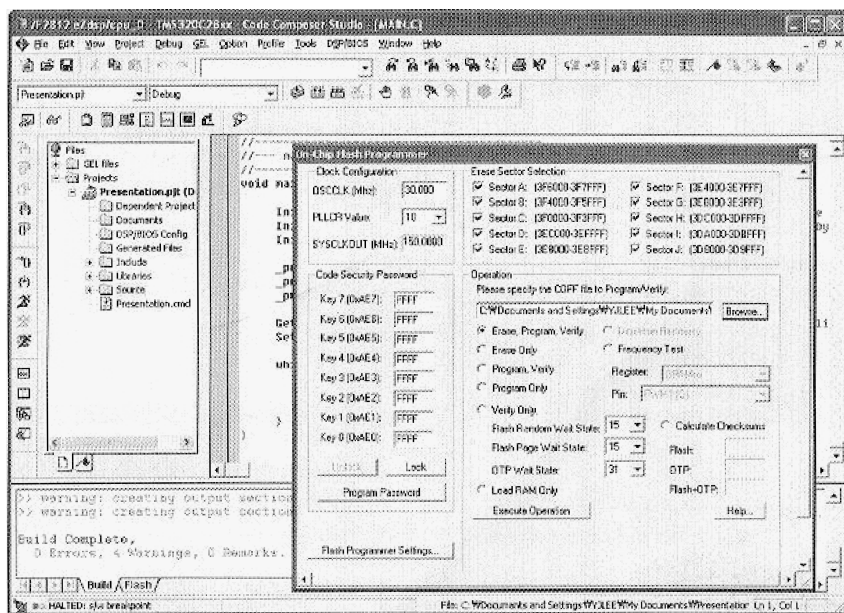
f)



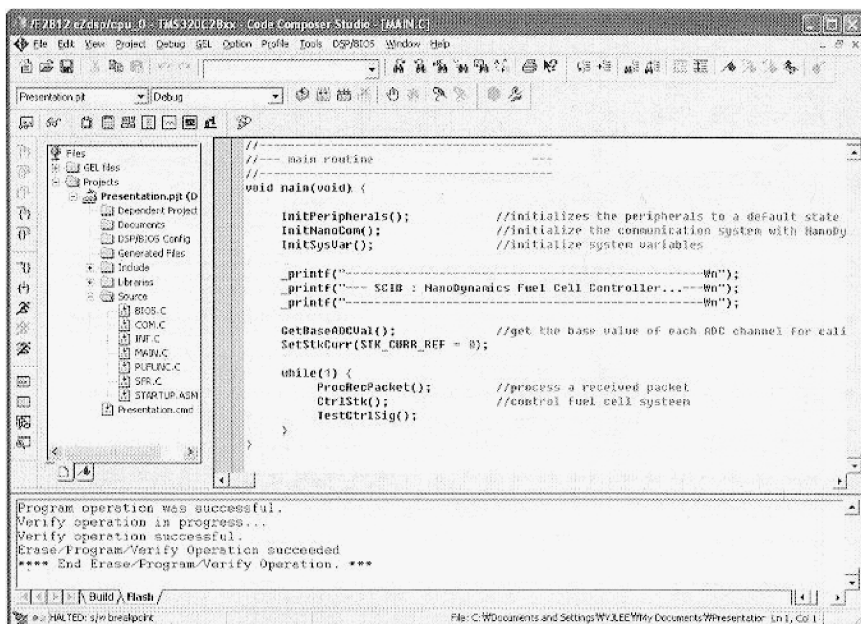
g)

图 16-25 TMS320F2812 DSP 片上用户程序代码的注释与执行 (续)

f) 在工程树中添加实时运行库文件 g) 点击重新编译按钮生成可执行代码文件



h)



i)

图 16-25 TMS320F2812 DSP 片上用户程序代码的注释与执行 (续)

h) 点击 F28xx 片上闪存编译器下载所生成的代码文件 i) 用户程序代码执行图

16.3.8 同相降压升压变换器的测试操作

采用 TM320F2812 DSP 芯片测试同相降压升压变换器和数字控制器的电气规范见表 16-2。图 16-26a 给出了输入电压变化时期望输出电压的波形，图 16-26b～图 16-26d 所示是临界区域的放大波形，这些波形有助于验证图 16-6 中大信号模型的直流增益的稳定性和连续性。

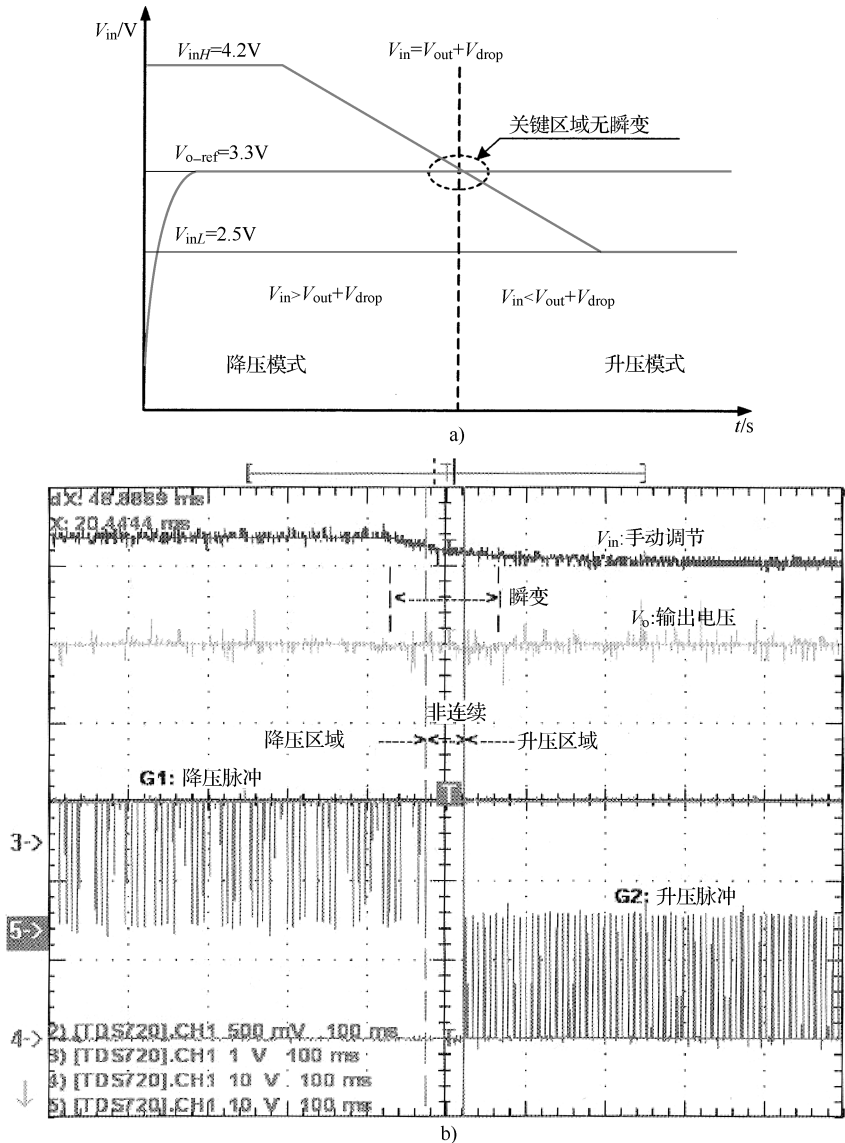


图 16-26 关键区域中的期望输出电压和实际输出电压

a) 随输入电压变化的期望输出电压 b) 从降压到升压平滑传输过程中的输出电压

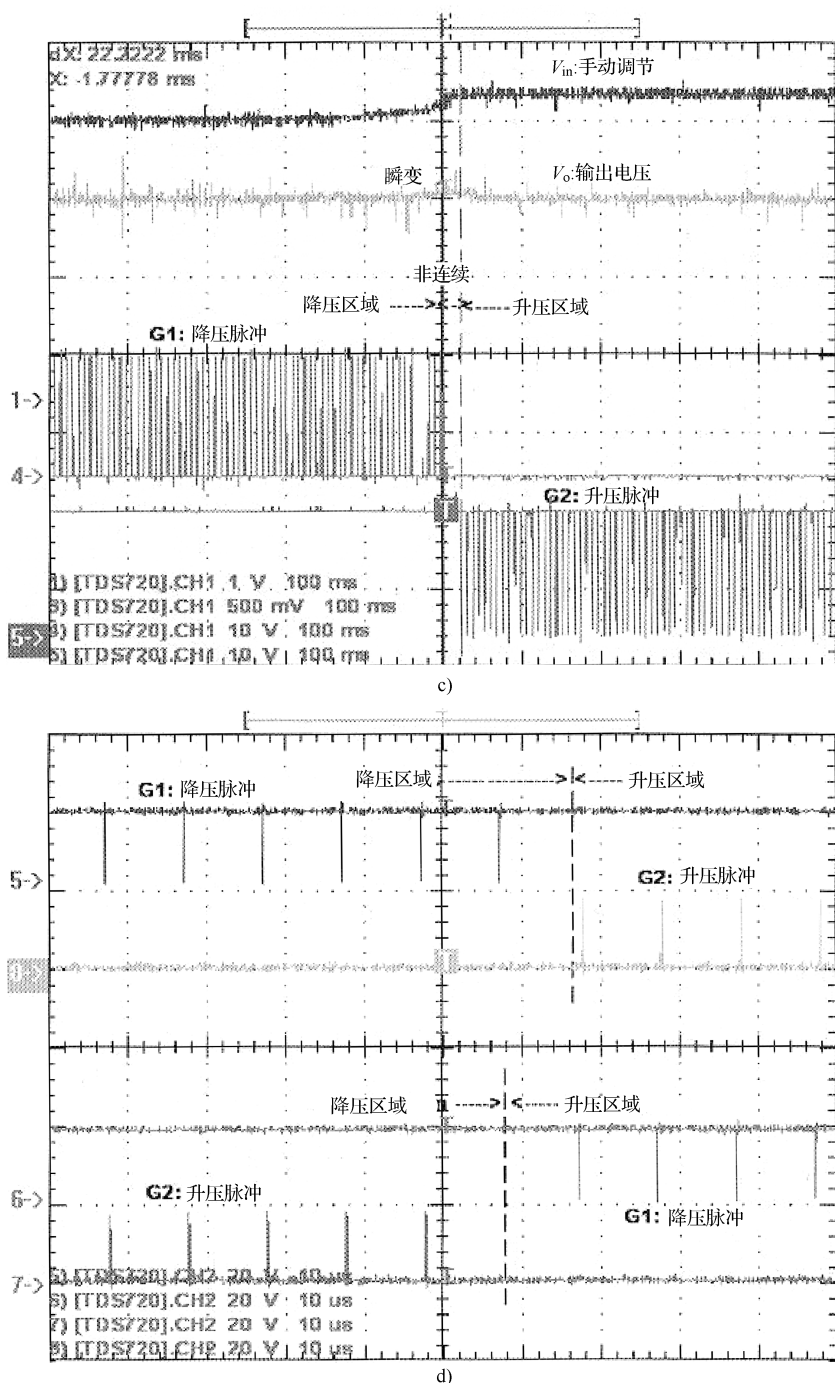


图 16-26 关键区域中的期望输出电压和实际输出电压 (续)

c) 从升压到降压平滑传输过程中的输出电压 d) 平滑传输过程中的门信号放大图

图 16-27 给出了一个串行监视器的截图, 该串行监视器可用于帮助编程人员观察 DSP 芯片上的程序执行。采用通过 RS232 与个人计算机相连的串行监视器, 编程人员可实现终端。

```

CONNECTED TO SERIAL PORT COM2 (115200-8N1)

PWM_MAX=750, PWM_FULL=707, BUCK_PWM_MAX=706, BOOST_PWM_MAX=353
Read System Parameters...
0000 : 0050 02FC 0DB9

//-----//
//--- Integrated Bi-directional AC/DC and DC/DC Converter ---//
//--- '1' : Buck and boost for Plug-in charging of battery---//
//--- '2' : Boost for discharging of battery ---//
//--- '3' : Buck for regenerative charging of battery ---//
//--- 'c' : Enable/disable discontinuity compensation ---//
//--- 'l' : Enable/disable linearization ---//
//--- 's' : Enable/disable converter ---//
//--- '+' : Increase Voref ---//
//--- '-' : Decrease Voref ---//
//--- 'e' : Enable G1_0 ~ G6_0 output ---//
//--- 'r' : Disable G1_0 ~ G6_0 and clear internal latch ---//
//--- 'x' : Exit ---//
//-----//

Mode 1 selected.
0: 0: 0: 0: 0
Discontinuity compensation enabled...
0: 0: 0: 0: 0
Converter enabled...
0: 0: 0: 0: 0
Converter disabled...
0: 0: 0: 0: 47
5: 0: 0: 0: 0
10: 0: 0: 0: 0
15: 0: 0: 0: 0
20: 0: 0: 0: 0
25: 0: 0: 0: 0

```

图 16-27 TMS320F2812 芯片用户程序的串行监视

16.4 小结

本章介绍了基于 DSP 的数字控制器的一系列实现步骤和过程。为便于解释说明, 本章以同相降压升压变换器的实现作为实例, 包括实验结果以及监控用户程序操作的具体建议, 另外还提供了一些示意图和源代码。

参 考 文 献

- [1] Chakraborty, A., A. Khaligh, and A. Emadi. 2006. Combination of buck and boost modes to minimize transients in the output of a positive buck-boost converter. In *32nd Annual Conference on IEEE Industrial Electronics*. November: 2372–2377.
- [2] Chakraborty, A., A. Khaligh, A. Emadi, and A. Pfaelzer. 2006. Digital combination of buck and boost converters to control a positive buck-boost converter. In *37th IEEE Power Electronics Specialists Conference*. June: 1–6.
- [3] Jingquan, C., D. Maksimovic, and R. Erickson. 2001. Buck-boost PWM converters having two independently controlled switches. In *IEEE 32nd Annual Power Electronics Specialists Conference*. 2 (June): 736–741.
- [4] Haibo, Q., Z. Yicheng, Y. Yongtao, and W. Li. 2006. Analysis of buck-boost converters for fuel cell electric vehicles. In *IEEE International Conference on Vehicular Electronics and Safety*. December: 109–113.
- [5] Midya, P., K. Haddad, and M. Miller. 2004. Buck or boost tracking power converter. *IEEE Power Electronics Letters*. 2(4):131–134.
- [6] Andersen, G. K., and F. Blaabjerg. 2005. Current programmed control of a single-phase two-switch buck-boost power factor correction circuit. *IEEE Transactions on Industrial Electronics*. 53(1):263–271.
- [7] Khaligh, A., A. M. Rahimi, and A. Emadi. 2008. Modified pulse-adjustment technique to control DC/DC converters driving variable constant-power loads. *IEEE Transactions on Industrial Electronics*. 55(3):1133–1146.
- [8] Jingquan, C., D. Maksimovic, and R. W. Erickson. 2006. Analysis and design of a low-stress buck-boost converter in universal-input PFC applications. *IEEE Transactions on Power Electronics*. 21(2):320–329.
- [9] Sahu, B., and G. A. Rincon-Mora. 2004. A low voltage, dynamic, noninverting, synchronous buck-boost converter for portable applications. *IEEE Transactions on Power Electronics*. 19(2):443–452.
- [10] LTC3440: Micropower synchronous buck-boost DC/DC converter. www.linear.com.
- [11] Weissbach, R. S., and K. M. Torres. 2001. A noninverting buck-boost converter with reduced components using a microcontroller. In *Proceedings of the IEEE Southeast Conference*. April: 79–84.
- [12] Xiaoyong, R., T. Zhao, R. Xinbo, W. Jian, and H. Guichao. 2008. Four switch buck-boost converter for telecom DC-DC power supply applications. In *Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition*. February: 1527–1530.
- [13] Bryan, D. A. W. 1988. Bi-directional buck-boost DC/DC converter. *US Patent*. 4,736,151 (April).
- [14] Dwelley, M. D., Barecelo, and W. Trevor. 2000. Control circuit and method for maintaining high efficiency in a buck-boost switching regulator. *US Patent*. 6,166,527 (December).
- [15] Paulkovich, R. J., and G. Ernest. 1981. Buck/boost regulator. *US Patent* 4,245,286 (January).
- [16] Hengchun, T. M., and J. Vijayan. 2000. Switching controller for a buck + boost converter and method of operation thereof. *US Patent* 6,037,755 (March).
- [17] Davis, L. 2008. DSP processor vendors. <http://www.interfacebus.com/>

- Digital_Signal_Processor_Manufacturers.html.
- [18] Mohan, N., T. M. Undeland, and W. P. Robbins. 2003. *Power Electronics: Converters, Applications, and Design*. John Wiley & Sons.
 - [19] Slotine, J. J. E., and W. Li. 2004. *Applied Nonlinear Control*. Prentice Hall, Inc.
 - [20] Phillips, C. L., and H. T. Nagle. 1995. *Digital Control System Analysis and Design*, 3rd ed. Prentice Hall.
 - [21] Texas Instruments. 2008. Technical documents: C2000TM high performance 32-bit controllers—products user guides. <http://focus.ti.com/dsp/docs/dspsupporttechdocs.tsp?sectionId=3&tabId=409&techDoc=6&familyId=1406&documentCategoryId=6&Input3=Go>.
 - [22] Texas Instruments. 2008. Technical documents: C2000TM high performance 32-bit controllers—tools user guide. <http://focus.ti.com/dsp/docs/dspsupporttechdocs.tsp?sectionId=3&tabId=409&techDoc=6&familyId=1406&documentCategoryId=6&toolTypeId=0&viewType=0&toolTypeFlagId=2>.
 - [23] Texas Instruments. 2008. TI eStore. http://www.ti-estore.com/Merchant2/merchant.mvc?Screen=CTGY&Category_Code=dStartKit.
 - [24] Texas Instruments. 2008. Technical documents: C2000TM high performance 32-bit controllers—application notes. <http://focus.ti.com/dsp/docs/dsp-supporttechdocs.tsp?sectionId=3&tabId=409&techDoc=1&familyId=110&documentCategoryId=1>.
 - [25] Texas Instruments. 2004. *TMS320x281x Boot ROM Reference Guide (SPRU095B)*.
 - [26] Texas Instruments. 2005. *TMS320F2810, TMS320F2811, TMS320F2812, TMS320C2810, TMS320C2811, TMS320C2812 Digital Signal Processors Data Manual (SPRS174M)*.
 - [27] Texas Instruments. 2006. *TMS320x281x DSP Event manager (EV) Reference Guide (SPRU065D)*.
 - [28] Texas Instruments. 2005. *TMS320x281x DSP System Control and Interrupts Reference Guide (SPRU078C)*.
 - [29] Texas Instruments. 2005. *Code Composer Studio Development Tools v3.1: Getting Started Guide (SPRU509F)*.

本书包括:

- 1) 隔离式DC-DC变换器, 如反激变换器、正激变换器、推挽变换器、全桥变换器和半桥变换器;
- 2) 功率因数校正及其应用;
- 3) 集成开关电源的定义;
- 4) 升压集成反激整流器/储能变换器的稳态分析;
- 5) 降压集成正激变换器的动态分析;
- 6) 基于DSP的数字控制。

随着数字控制领域的创新越来越普遍, 系统设计者也将不断引入集成数字电源管理和控制集成电路等产品(混合的或纯数字的)。对该领域最新进展的详细阐述将有助于从事电力电子和相关领域的研究人员处于领先地位。

国际电气工程先进技术译丛

传播国际最新技术成果 搭建电气工程技术平台

- 《集成电力电子变换器及数字控制》
- 《风力发电系统》
- 《风电场并网稳定性技术》
- 《智能电网中的电力电子技术》
- 《电接触理论、应用与技术》
- 《模糊控制器设计理论与应用》
- 《电磁屏蔽原理与应用》
- 《高效可再生分布式发电系统》
- 《移动设备的电源管理》
- 《电网保护》
- 《分布式发电——感应和永磁发电机》
- 《电力系统谐波》
- 《电气测量原理与应用》
- 《测量仪表与测量技术》（原书第2版）
- 《风能与太阳能发电系统——设计、分析与运行》（原书第2版）
- 《瞬时功率理论及其在电力调节中的应用》
- 《风力机控制系统原理、建模及增益调度设计》
- 《高压输配电设备实用手册》
- 《电力变流器电路》
- 《电力系统中的电磁兼容》
- 《超高压交流输电工程》（原书第3版）
- 《高压直流输电与柔性交流输电控制装置——静止换流器在电力系统中的应用》
- 《电磁兼容原理与应用》（原书第2版）
- 《电力电子技术手册》
- 《基于晶闸管的柔性交流输电控制装置》
- 《电力电容器》
- 《电力系统谐波——基本原理、分析方法和滤波器设计附习题解答》
- 《基于MATLAB的线性控制系统分析与设计》（原书第5版）
- 《配电可靠性与电能质量》
- 《现代电动汽车、混合动力电动汽车和燃料电池车——基本原理、理论和设计》（原书第2版）

上架指导：工业技术/电力电子

 CRC Press
Taylor & Francis Group

地址：北京市百万庄大街22号
电话服务
社服务中心：(010)88361066
销售一部：(010)68326294
销售二部：(010)88379649
读者服务部：(010)68993821

邮政编码：100037
网络服务
门户网：<http://www.cmpbook.com>
教材网：<http://www.cmpedu.com>
封面无防伪标均为盗版

● ISBN 978-7-111-32195-8
● 封面设计：马精明

定价：68.00元



ISBN 978-7-111-32195-8



9 787111 321958 >